



Optimierung der Inter-Prozessor-Kommunikation in Dual Baseband/Dual Mode-Mobiltelefonen

Von Ming Hoong Chong, Associate Product Manager, Cypress Semiconductor Corp.

Einführung

Moderne Mobiltelefone werden nicht nur zum Telefonieren, sondern auch als MP3-Player, Kamera, Terminplaner und Mini-Spielkonsole genutzt und entwickeln sich dadurch zu einem immer unentbehrlicheren Begleiter auf Reisen. Ein Hindernis stellen dabei allerdings die unterschiedlichen Mobilfunk-Standards dar. Während in Europa ausschließlich GSM unterstützt wird, setzt man in Japan und Korea auf CDMA und FOMA, und in wieder anderen Staaten wird abhängig vom jeweiligen Anbieter per GSM oder CDMA mobil telefoniert.

Viele Reisende haben deshalb stets zwei Mobiltelefone dabei, um immer erreichbar zu sein. Da dies als umständlich empfunden wird, entstanden die Dual Baseband Dual Mode (DBDM) Handys mit zwei Basisband-Prozessoren und meist zwei Steckplätzen: einer für die SIM-Karte der GSM-Netze und einer für das Removable User Identification Module (RUIM), das in CDMA-Netzen benötigt wird.

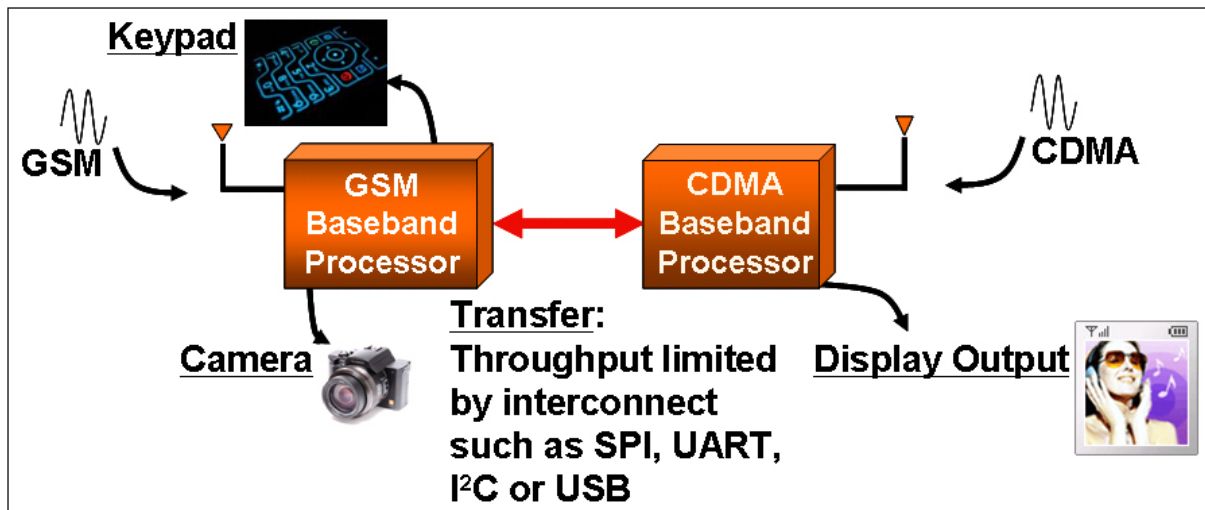
Jeder Basisband-Prozessor muss nicht nur die CDMA- bzw. GSM-Signale verarbeiten, sondern zusätzlich weitere Aufgaben übernehmen, deren Spanne von einfachen Dingen (Ansteuerung von Tastenfeld und LEDs) bis zu komplexeren Funktionen (LCD- und Kamerabetrieb, Videoverarbeitung) reicht. Die Existenz zweier Prozessoren im Handy macht eine effiziente Datenübertragung zwischen den beiden Bausteinen erforderlich, zumal die Dateien immer größer werden und die Übertragungsraten ebenfalls in die Höhe schnellen. In jedem Fall sind lange Wartezeiten für den Anwender zu vermeiden. Wie oft mussten wir bisher frustriert warten, wenn das Mobiltelefon beim Zugriff auf Bilder und Videos allzu langsam war.

Bewegten sich die Übertragungsraten bei den bisherigen Mobiltelefonen der Generationen 2.5 bis 2.75 noch im Bereich von Kilobit/s, sind bei den HSPA-fähigen 3.5G-Handys Werte von einigen Megabit/s erforderlich, und die Tendenz zeigt angesichts der gegenwärtig noch im Versuchsstadium befindlichen Techniken wie WiMax, WiBro, LTE und UMB weiter nach oben.

Mobilkommunikations-Standards		
Technologie	Generation	Datenrate
EDGE	2.5G	474 KBit/s
CDMA2000	2.5G	307 KBit/s
EV-DO	3G	3.1 MBit/s
HSDPA	3G	14.4 MBit/s
WiBro	4G	50 MBit/s
WiMax	4G	70 MBit/s
UMB	4G	280 MBit/s
LTE	4G	277 MBit/s

Der zunehmenden Leistungsfähigkeit der Mobilfunknetze steht die nach wie vor antiquierte Architektur der Mobiltelefone gegenüber. Insbesondere die Kommunikation der Prozessoren untereinander wirkt als Bremse. Es gibt durchaus Basisband- und Applikations-Prozessoren mit Verarbeitungsleistungen von vielen Millionen Instruktionen pro Sekunde (MIPS) und Datenraten von 10 MBit/s oder mehr, doch die Inter-Processor-Kommunikation hinkt gravierend hinterher. Viele Handy-Hersteller kennen dieses Problem, wenn sich die Leistungsfähigkeit ihrer Produkte trotz der Ausstattung mit modernsten Prozessoren und Chipsätzen nicht nennenswert steigern lässt.

Die Mängel der aktuellen Lösungen



Für die Inter-Processor-Kommunikation sind derzeit mehrere direkte Schnittstellen wie etwa SPI, I²C, UART und USB gebräuchlich. SPI erlaubt Datenraten bis über 20 MBit/s, doch ist diese Schnittstelle aufgrund des Fehlens einer einheitlichen Spezifikation sehr processorabhängig, was das Kombinieren zweier Basisband-Prozessoren riskant macht.

Die neueste I²C-Spezifikation sieht einen High-Speed-Modus mit bis zu 3,4 MBit/s vor, doch unterstützt die Mehrzahl der derzeit angebotenen Bausteine nur Datenraten zwischen 400 KBit/s und 1 MBit/s – zu wenig für die Anforderungen der modernen Telekommunikation.

Wie sieht es bei den UARTs aus, der dritten verbreiteten Kommunikationstechnik in Mobiltelefonen? Hier beträgt die typische Datenrate ca. 1,5 MBit/s, und bei High Speed UART sind es sogar bis zu 5 MBit/s, doch auch diese Werte sind unzureichend für eine breitbandige Inter-Processor-Kommunikation.

Große Popularität genießt der USB (Universal Serial Bus). Die meisten Prozessoren unterstützen Full Speed USB (FS-USB) mit einer maximalen Datenrate von 12 MBit/s, doch liegt die echte Nutz-Datenrate wegen des großen Paketverarbeitungs-Aufwands im USB-Protokoll eher bei 6 MBit/s, was für HSPA nicht ausreicht. Zudem fehlt den meisten Basisband-Prozessoren die unerlässliche USB-Host-Funktionalität, sodass ein zusätzlicher Host eingebaut werden muss, der immer Strom verbraucht, auch wenn gerade keine Daten übertragen werden.

Interconnect	Disadvantages
SPI	- No uniformed specification, compatibility issues
I ² C	- Low speed
UART	- Low speed
FS-USB	- Power consumption, low 3G speeds

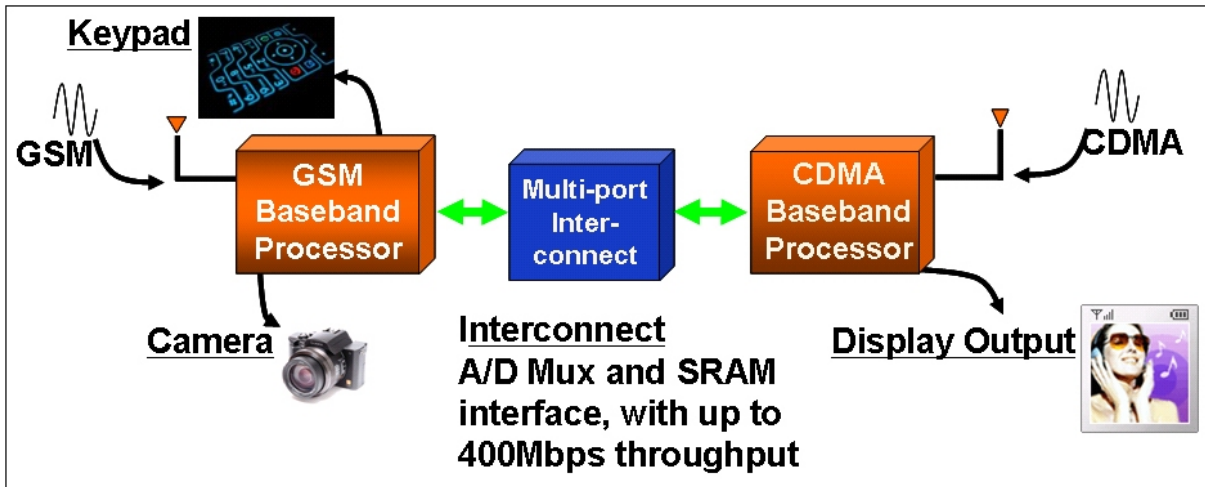
Die Alternativen

In vielen DBDM-Architekturen ermöglicht ein gepufferter Multi-Port-Speicher schnelle Datentransfers zwischen beiden CPUs. Bei Zugriffszeiten von 40 ns unterstützen Dual-Port-Speicher bis zu 400 MBit/s – ausreichend nicht nur für die heutige HSPA-Technik, sondern auch für die noch höheren Durchsatzanforderungen künftiger Techniken (z. B. LTE). Die Inter-Prozessor-Kommunikation stellt damit keinen Engpass mehr dar.

Ein weiterer Vorteil des Multi-Port-Konzepts ist der geringe Stromverbrauch dieser passiven Lösung, während SPI, UART, I²C oder USB stets aktiv bleiben müssen und die Akkulaufzeit damit stark schmälern. Ein Prozessor kann Daten in einen Multi-Port-Baustein schreiben und anschließend in den Sleep-Modus wechseln. Dem anderen Basisband-Prozessor steht es frei, wann er die Daten abrufen. Der Multi-Port-Speicher dient hier als Puffer und informiert den empfangenden Prozessor über das Vorliegen von Daten.

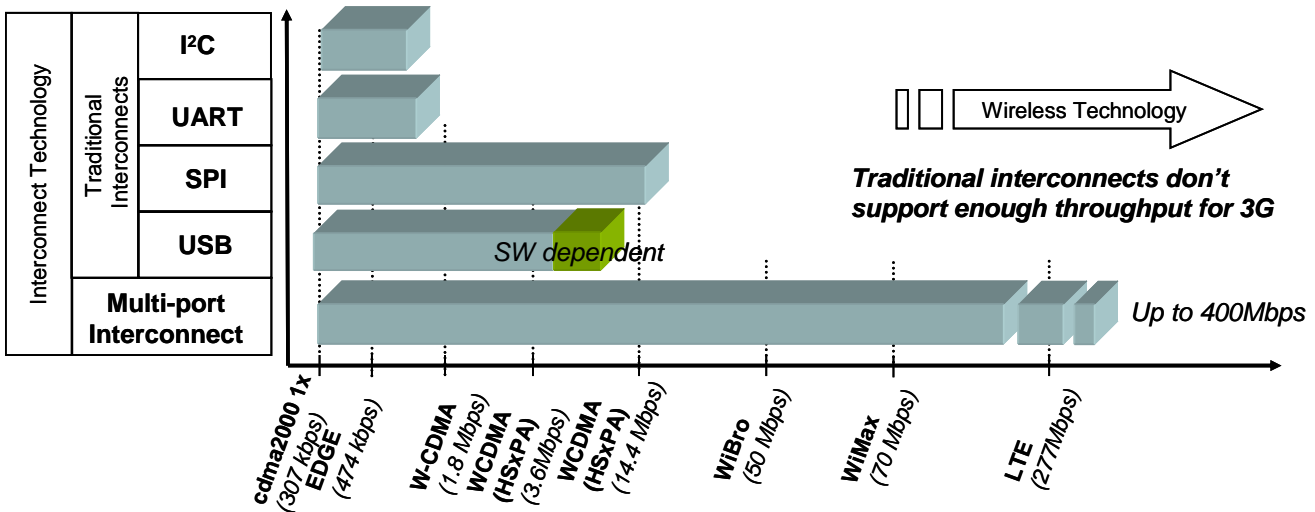
Der Vergleich zwischen einer Multi-Port- und einer FS-USB-Lösung spricht eine deutliche Sprache. Die Übertragung von 60 MByte (dies entspricht etwa 10 MP3-Liedern) dauert mit FS-USB bei 6 MBit/s genau 1 Minute und 20 Sekunden, während es mit einer Multi-Port-Lösung nur 5 Sekunden sind (einen effektiven Durchsatz von 100 MBit/s angenommen). Wie sieht es mit der Leistungsaufnahme aus? Ein typischer Basisband-Prozessor mit 1,2-V-Core nimmt aktiv ca. 120 mW und passiv ca. 0,24 mW auf. Müssen für den 80 Sekunden dauernden USB-Transfer beide Prozessoren aktiv sein, sind dafür 5,33 mWh erforderlich. Mit einem Multi-Port-Baustein (Leistungsaufnahme: ca. 27 mW) ist dagegen stets nur ein Prozessor aktiv, und so beträgt der Energiebedarf hier in der Summe nur 0,743 mWh, was einer Ersparnis von etwa 85 % entspricht.

Als weiterer Pluspunkt des Multi-Port-Puffers kommt hinzu, dass keinerlei Treibersoftware benötigt wird. Um verschiedene Handy-Modelle für unterschiedliche Regionen auf den Markt zu bringen, muss ein Hersteller die Architektur für seine Inter-Prozessor-Kommunikation somit nur minimal modifizieren.



Single-Chip-Lösungen

Eine interessante Entwicklung mit dem Ziel, das Problem der Inter-Prozessor-Kommunikation zu umgehen, stellt die kürzliche Einführung von Single-Chip-Lösungen für ausgewählte GSM- und CDMA-Bänder dar. Bedingt durch die Notwendigkeit, die gesamte Funktionalität in einem Chip unterzubringen, geht es hier jedoch in aller Regel nicht ohne Abstriche an der Feature-Ausstattung und der Performance. Überdies sind diese Prozessoren noch recht neu und haben ihre Bewährungsprobe auf dem Markt noch nicht bestanden. Die meisten Hersteller ziehen deshalb ihre erprobten Lösungen vor und sind nicht bereit, hinsichtlich ihrer Features zu viele Kompromisse einzugehen. Nicht zuletzt bieten Architekturen mit zwei Prozessoren bessere Möglichkeiten, mit den wachsenden Netzwerk-Übertragungsraten und den Forderungen nach immer mehr Features Schritt zu halten.



Fazit

HSPA-fähige Handys und die ständig wachsende Qualität des Video- und Datenmaterials wird viele Architekturen für die Inter-Prozessor-Kommunikation in naher Zukunft auf eine harte Probe stellen. Traditionelle Verbindungs-Lösungen können nicht



mehr den Daten-Durchsatz bieten, der für die zunehmenden Fähigkeiten der Prozessoren und der künftigen Mobilfunk-Standards erforderlich wäre. Einige Handy-Designer haben dieses bevorstehende Problem bereits erkannt und sind dazu übergegangen, ihre DBDM-Mobiltelefone mit Multi-Port-Interconnects auszustatten. Diese bringen nicht nur die für moderne Handy-Designs nötige hohe Bandbreite und geringe Leistungsaufnahme mit, sondern verleihen den Designern zusätzlich die Flexibilität, in kürzerer Zeit mit besseren und preisgünstigeren Mobiltelefonen auf den Markt zu kommen.

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
Phone: 408-943-2600
Fax: 408-943-4730
<http://www.cypress.com>

© Cypress Semiconductor Corporation, 2007. The information contained herein is subject to change without notice. Cypress Semiconductor Corporation assumes no responsibility for the use of any circuitry other than circuitry embodied in a Cypress product. Nor does it convey or imply any license under patent or other rights. Cypress products are not warranted nor intended to be used for medical, life support, life saving, critical control or safety applications, unless pursuant to an express written agreement with Cypress. Furthermore, Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress products in life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

PSoC Designer™, Programmable System-on-Chip™, and PSoC Express™ are trademarks and PSoC® is a registered trademark of Cypress Semiconductor Corp. All other trademarks or registered trademarks referenced herein are property of the respective corporations.

This Source Code (software and/or firmware) is owned by Cypress Semiconductor Corporation (Cypress) and is protected by and subject to worldwide patent protection (United States and foreign), United States copyright laws and international treaty provisions. Cypress hereby grants to licensee a personal, non-exclusive, non-transferable license to copy, use, modify, create derivative works of, and compile the Cypress Source Code and derivative works for the sole purpose of creating custom software and/or firmware in support of licensee product to be used only in conjunction with a Cypress integrated circuit as specified in the applicable agreement. Any reproduction, modification, translation, compilation, or representation of this Source Code except as specified above is prohibited without the express written permission of Cypress.

Disclaimer: CYPRESS MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARD TO THIS MATERIAL, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE. Cypress reserves the right to make changes without further notice to the materials described herein. Cypress does not assume any liability arising out of the application or use of any product or circuit described herein. Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress' product in a life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

Use may be limited by and subject to the applicable Cypress software license agreement.