



NVSRAMs – die optimale Kombination aus kurzen Zugriffszeiten und nichtflüchtiger Speicherung

By: S Vinayaka Babu, Product Marketing Engineer Staff and Pramodh Prakash, Applications Engineer, Cypress Semiconductor Corp.

Einführung

Speicher sind ein fester Bestandteil aller elektronischen Applikationen und Systeme. Sie lassen sich in zwei Gruppen einteilen: flüchtige Speicher, deren Inhalt beim Abschalten der Versorgungsspannung verlorengeht, und nichtflüchtige Speicher, die die gespeicherten Informationen auch ohne Stromversorgung behalten. Gängige flüchtige Speicher sind beispielsweise SRAMs (Static Random Access Memory) und DRAMs (Dynamic RAM), während EEPROMs und Flash-Speicher zu den besonders populären nichtflüchtigen Speichern zählen.

Speicher, die bestimmte Merkmale von SRAMs mit nichtflüchtiger Speicherung verbinden, bieten in einem System mehrere Vorteile. Es gibt heute bereits eine große Zahl von Anwendungen, die nach einem schnellen und außerdem nichtflüchtigen Speicher verlangen. Mehrere Speichertechnologien (zum Beispiel NVSRAM, BBSRAM, FRAM und MRAM) können mit dieser Eigenschaftskombination aufwarten.

Dieser Artikel beschreibt in Kürze die Eigenschaften und die Funktionsweise von NVSRAMs und vergleicht diese Speicherbauart mit anderen Speichern, die ähnliche Lösungen bieten. Der Designer kann aufgrund dieser Informationen besser entscheiden, welche Speichertechnologie für den jeweiligen Anwendungsfall die richtige ist. Bevor aber die technischen und anwendungsbezogenen Details der NVSRAMs angesprochen werden, sollen zunächst kurz die verschiedenen konkurrierenden Technologien miteinander verglichen werden.

Bei NVSRAMs wird die Nichtflüchtigkeit erzielt, indem der SRAM-Inhalt beim Verlust der Versorgungsspannung in nichtflüchtige, in das SRAM eingebaute Zellen übertragen wird. Anders ist es bei den BBSRAMs (Battery Backed-up SRAM): hier bleiben die Daten in den SRAM-Zellen, die jedoch bei Stromausfall durch eine Lithiumzelle versorgt werden. In einem FRAM (Ferroelectric RAM) wird die nichtflüchtige Datenspeicherung erreicht, indem ein passend ausgerichtetes elektrisches Feld an ein ferroelektrisches Kristall gelegt wird. Bei MRAMs (Magnetoresistive RAM) wird die magnetische Polarisierung zur dauerhaften Datenspeicherung herangezogen. Die wichtigsten Parameter dieser konkurrierenden Lösungen sind in der folgenden Tabelle gegenübergestellt.

Parameter	Messwert	NVSRAM	BBSRAM	FRAM	MRAM
Leistungsfähigkeit	Zugriffszeit (ns)	15..25	70..100	100..150	35
Zuverlässigkeit	Datenerhalt (Jahre)	20	10	10	10
Stromverbrauch	aktiv bei 100 ns (mA)	20	22	22	30
	typisch Standby (μ A)	750	200	20	9.000
Dichte	maximale Dichte heute (MBit)	4	16	1	4
Gehäuse	benötigte Leiterplatten-Fläche	gering	groß	gering	gering
	KGD-Support	ja	nein	ja	
Umweltschutz	RoHS-Konformität	ja	nein	ja	ja

Ein NVSRAM (Nonvolatile Static Random Access Memory) ist ein ebenso schneller wie leistungsfähiger nichtflüchtiger Speicher, der die Performance-Merkmale eines schnellen SRAM mit den Vorteilen einer nichtflüchtigen Zelle kombiniert. Für die nichtflüchtige Speicherung der Daten ist in jede SRAM-Zelle eine nichtflüchtige Zelle integriert.

Es gibt NVSRAMs mit Speicherkapazitäten von 16 KBit bis 4 MBit. NVSRAMs werden mit den kürzesten Zugriffszeiten der Industrie (15 - 45 ns) angeboten und eignen sich für den kommerziellen und den industriellen Temperaturbereich. Geliefert werden NVSRAMs in platzsparenden SSOP-, SOIC- und TSOP-Gehäusen.

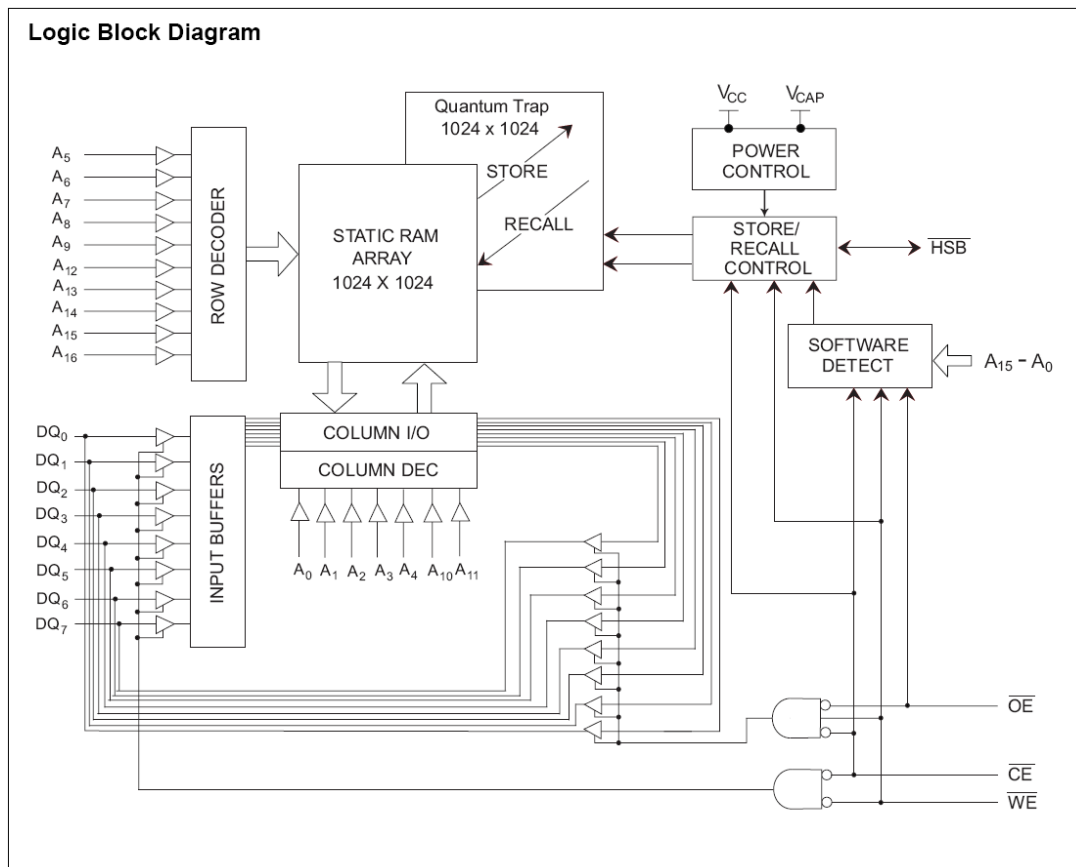


Bild 1. Blockschaltbild eines NVSRAM

In Bild 1 ist das Blockschaltbild eines NVSRAM mit 1 MBit Speicherkapazität wiedergegeben. Man erkennt, dass die Adressleitungen (A0–A16), die Datenleitungen (DQ0–DQ7) und die Steuerleitungen (/OE, /CE und /WE) identisch mit der Schnittstelle eines konventionellen High-Speed-SRAM sind. Der mit ‚Power Control‘ bezeichnete Block hat die Aufgabe, Schwankungen der Versorgungsspannung VCC für die AutoStore™-Funktionalität zu erkennen. Der Funktionsabschnitt ‚STORE/RECALL Control‘ wird für die Hardware Store-Operation unter Verwendung des /HSB-Pins und für die RECALL-Operation verwendet. Der Block ‚Software Detect‘ wiederum kommt für softwaremäßige STORE- und RECALL-Operationen zum Einsatz.

Als einziges externes Bauteil benötigt ein NVSRAM einen Kondensator am Anschluss VCAP. Dieser Kondensator wird nach dem Einschalten aus der Versorgungsspannung aufgeladen. Er liefert die nötige Energie für die AutoStore-Operation, mit der der SRAM-Inhalt beim Verlust der Versorgungsspannung in die nichtflüchtigen Elemente transferiert wird.

Schnittstelle

Die NVSRAM-Schnittstelle hat Ähnlichkeit mit der eines konventionellen asynchronen SRAM, wenn man von einigen zusätzlichen Pins absieht, die nur am NVSRAM vorhanden sind. Reguläre Lese- und Schreibzugriffe auf das NVSRAM werden exakt auf die gleiche Weise ausgeführt wie bei einem normalen SRAM. Auch die drei Steuersignale /CE (Chip Enable), /OE (Output Enable) und /WE (Write Enable) werden bei normalen Lese- und Schreibzugriffen genauso verwendet wie bei einem konventionellen SRAM.

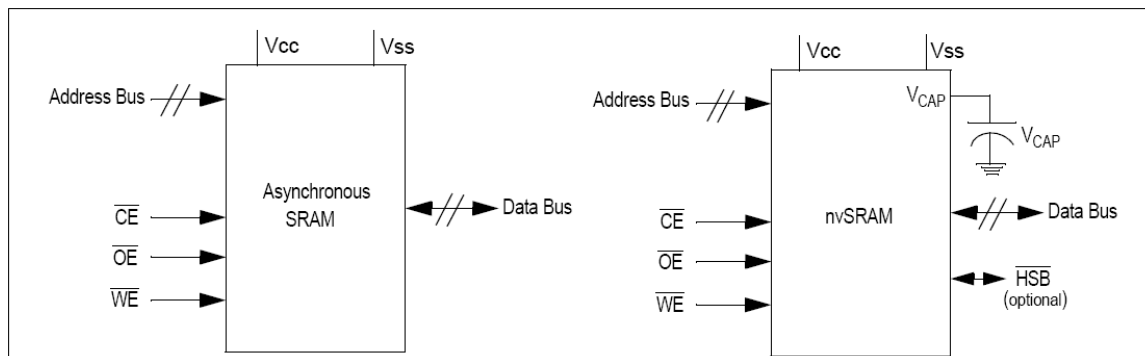


Bild 2. Vergleich zwischen NVSRAM- und SRAM-Interface

Aus Bild 2 sind die Übereinstimmungen zwischen den Schnittstellen von NVSRAM und SRAM ersichtlich. Man erkennt, dass VCAP und /HSB die einzigen Pins sind, die ein NVSRAM vom SRAM unterscheiden.

Funktionsweise

In einem NVSRAM sind in jeder Speicherzelle zwei Funktionselemente vereinigt, nämlich eine SRAM-Zelle und eine nichtflüchtige Zelle. Daten können aus dem SRAM in die nichtflüchtige Zelle übertragen werden (STORE-Operation) oder aus der nichtflüchtigen Zelle in das SRAM zurückgeholt werden (RECALL-Operation). Dank dieser einzigartigen Architektur sind parallele STORE- und RECALL-Operationen möglich, allerdings können reguläre Lese- und Schreibzugriffe auf das SRAM während der STORE- und RECALL-Operationen nicht ausgeführt werden. Ebenso wie bei einem typischen SRAM ist die Zahl der Lese- und Schreibzugriffe auch bei einem NVSRAM nicht limitiert. Ebenfalls unbegrenzt ist die Zahl der RECALL-Vorgänge, während die Höchstzahl bei den STORE-Operationen 500.000 beträgt.

SRAM-Lesezugriffe

Das NVSRAM führt einen READ-Zyklus aus, wenn /CE und /OE low sind, während an /WE und /HSB ein High-Status liegt. Dabei bestimmt die an die Adressleitungen gelegte Adresse, auf welche Daten-Bytes zugegriffen wird. Die Datenausgänge reagieren innerhalb der Zugriffszeit wiederholt auf Adressänderungen, ohne dass Zustandswechsel an einem der Steuer-Pins erforderlich sind. Sie bleiben außerdem gültig, bis es zu einer erneuten Adressänderung kommt oder bis entweder /CE oder /OE auf High-Status wechseln bzw. /WE oder /HSB in den Low-Zustand übergehen.

SRAM-Schreibzugriffe

Ein WRITE-Zyklus wird ausgeführt, wenn an /CE und /WE ein Low-Signal liegt, während /HSB High-Status hat. Die Adresseingänge müssen sich vor Beginn des Schreibzyklus stabilisiert haben und außerdem stabil bleiben, bis am Ende des Zyklus entweder /CE oder /WE in den High-Status wechselt.

STORE-Operationen

Die im SRAM gespeicherten Daten können mit einer von drei Operationen in die nichtflüchtigen Elemente übertragen werden:

- Per AutoStore, initiiert beim Abschalten der Versorgungsspannung.
- Per Hardware STORE, aktiviert über /HSB.
- Per Software STORE, aktiviert durch eine Adress-Sequenz.

AutoStore-Operation

Die AutoStore-Funktionalität, eine Besonderheit der NVSRAMs, ist standardmäßig aktiviert.

Im regulären Betrieb lädt der Baustein aus VCC einen an VCAP angeschlossenen externen Kondensator auf. Mit der auf diese Weise gespeicherten Ladung kann der Chip eine einzige STORE-Operation ausführen. Sobald die an VCC liegende Spannung unter die Mindest-Betriebsspannung des Bausteins fällt, wird die Verbindung zwischen dem VCAP-Pin und VCC automatisch unterbrochen. Anschließend wird mit der im VCAP-Kondensator gespeicherten Ladung eine STORE-Operation ausgeführt. Der Zeitaufwand für die AutoStore-Operation beträgt maximal 12,5 ms.

Hardware-STORE-Operation

Der /HSB-Pin des NVSRAM dient zum Steuern und Bestätigen der STORE-Operationen. Über diesen Anschluss kann ein Hardware-STORE-Zyklus angefordert werden. Sobald ein Low-Signal an /HSB gelegt wird, wird vom NVSRAM bedingt eine STORE-Operation initiiert. Tatsächlich begonnen wird ein STORE-Zyklus jedoch nur, wenn seit dem letzten STORE- oder RECALL-Zyklus ein Schreibzugriff auf das SRAM ausgeführt wurde. Der /HSB-Pin fungiert überdies als Open-Drain-Treiber, der zur Signalisierung eines Busy-Zustands intern auf Low gelegt wird, während eine STORE-Operation läuft (gleich wodurch diese ausgelöst wurde).

Während einer wie auch immer initiierten STORE-Operation hält das NVSRAM den /HSB-Pin weiter auf Low-Status und gibt ihn erst frei, wenn der STORE-Vorgang abgeschlossen ist.

Software-STORE-Operation

Der Transfer von Daten aus dem SRAM-Teil in den nichtflüchtigen Speicher kann auch mit Hilfe einer softwaremäßigen Adress-Sequenz veranlasst werden. Initiiert wird ein Software-STORE-Zyklus des NVSRAM durch sequenzielle, von /CE gesteuerten Lesezyklen von sechs bestimmten Speicherstellen sowie in genau vorgegebener Reihenfolge. Während des NVSRAMs – die optimale Kombination aus kurzen Zugriffszeiten und nichtflüchtiger Speicherung

STORE-Zyklus werden zunächst die zuvor nichtflüchtig gespeicherten Daten gelöscht, gefolgt von der Programmierung der nichtflüchtigen Elemente. Ist ein STORE-Zyklus einmal initiiert, werden bis zum Abschluss dieses Zyklus alle weiteren Ein- und Ausgabe-Operationen unterbunden.

RECALL-Operationen

Ein Zurückholen der in den nichtflüchtigen Elementen gespeicherten Informationen in die SRAM-Elemente kann mit einer von zwei RECALL-Operationen erfolgen:

- Auto RECALL (initiiert beim Einschalten der Versorgungsspannung).
- Software-RECALL (aktiviert durch eine bestimmte Adress-Sequenz).

Auto-RECALL-Operation (Power-up RECALL)

Beim Einschalten der Versorgungsspannung oder nach einem Low-Power-Zustand wird eine interne RECALL-Anforderung ausgelöst. Sobald VCC wieder die Mindest-Betriebsspannung überschreitet, wird außerdem automatisch ein RECALL-Zyklus initiiert.

Software-RECALL-Operation

Daten können mit Hilfe einer bestimmten Software-Adress-Sequenz aus dem nichtflüchtigen Speicher in das SRAM zurückgeholt werden. Die Initiierung eines Software-RECALL-Zyklus geschieht mit einer bestimmten Abfolge von Lesezugriffen ähnlich wie bei der Software-STORE-Operation.

Dauerhaltbarkeit (Endurance) = Zahl der STORE-Zyklen der nichtflüchtigen Elemente

Die SRAM-Elemente des NVSRAM können beliebig oft gelesen und beschrieben werden. Für den nichtflüchtigen Teil des Speichers wird eine garantierte Mindestzahl von 500.000 STORE-Zyklen unterstützt.

Datenerhalt

Die nichtflüchtigen Elemente des NVSRAM behalten die gespeicherten Daten für eine Zeitspanne von mindestens 20 Jahren.

Ziel-Applikationen

- RAID Controller
- Mobile Datenterminals
- POS-Terminals
- Drucker/Kopierer
- Strom- und Energiezähler
- Industrieautomation (Fernbedien-Terminals)
- Armaturen- und Instrumententafel-Cluster
- Einplatinen-Computer
- Router
- WAN-Interfacekarten

Die Vorteile eines NVSRAM sollen nun an Hand einer exemplarischen Applikation beleuchtet werden.



Industriautomation (Fernbedieneinheit)

Elektrizitäts- und Wasserwerke, Ölraffinerien und andere Industrieanlagen bestehen aus einer Vielzahl von Maschinen, die über eine große Fläche verteilt sind.

Man stattet diese Einrichtungen deshalb mit Fernbedieneinheiten aus, die an bestimmten Punkten zentralisiert installiert werden. Diese Einheiten sind Bestandteil eines SCADA-Systems (Supervisory Control And Data Acquisition) und dienen zum Messen von Größen wie Druck, Durchflussrate, Spannung oder Strom. In einem Wasserwerk kann mit einem Fernbedienmodul beispielsweise der Wasserstand in einem Vorratstank gemessen werden, um zu entscheiden, ob die Wassermenge erhöht oder verringert werden muss. Ebenso registriert eine solche Einheit das Erreichen eines gefährlichen Wertes, woraufhin eine Alarmmeldung an die Master-Station geschickt wird.

Fernbedieneinheiten sind CPU-bestückte Module, die für den regulären Betrieb auf Flash- und SRAM-Speicher angewiesen sind. Zur Verfolgung von Echtzeit-Ereignissen sind außerdem eine Echtzeituhr und ein Watchdog-Timer enthalten. Wenn beispielsweise im Speichertank 3 Stunden lang ein bestimmter Wasserstand nicht unterschritten werden darf, kann der Watchdog-Timer eine Warnmeldung auslösen, sobald diese Bedingung nicht erfüllt ist.

Wird anstelle des konventionellen SRAM ein NVSRAM von Cypress eingesetzt, sind Echtzeituhr und Watchdog-Timer bereits enthalten. Es werden keine zusätzlichen Bauteile benötigt, sodass sich die Leiterplattenfläche und die Materialkosten des Systems verringern. Zu berücksichtigen ist ebenfalls, dass diese Module teils unter sehr widrigen Umgebungsbedingungen eingesetzt werden. Cypress NVSRAMs aber sind höchst beständig gegen elektrostatische Entladungen und bei Temperaturen von -40 bis +125 °C einsetzbar.

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
Phone: 408-943-2600
Fax: 408-943-4730
<http://www.cypress.com>

© Cypress Semiconductor Corporation, 2007. The information contained herein is subject to change without notice. Cypress Semiconductor Corporation assumes no responsibility for the use of any circuitry other than circuitry embodied in a Cypress product. Nor does it convey or imply any license under patent or other rights. Cypress products are not warranted nor intended to be used for medical, life support, life saving, critical control or safety applications, unless pursuant to an express written agreement with Cypress. Furthermore, Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress products in life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

PSoC Designer™, Programmable System-on-Chip™, and PSoC Express™ are trademarks and PSoC® is a registered trademark of Cypress Semiconductor Corp. All other trademarks or registered trademarks referenced herein are property of the respective corporations.

This Source Code (software and/or firmware) is owned by Cypress Semiconductor Corporation (Cypress) and is protected by and subject to worldwide patent protection (United States and foreign), United States copyright laws and international treaty provisions. Cypress hereby grants to licensee a personal, non-exclusive, non-transferable license to copy, use, modify, create derivative works of, and compile the Cypress Source Code and derivative works for the sole purpose of creating custom software and/or firmware in support of licensee product to be used only in conjunction with a Cypress integrated circuit as specified in the applicable agreement. Any reproduction, modification, translation, compilation, or representation of this Source Code except as specified above is prohibited without the express written permission of Cypress.

Disclaimer: CYPRESS MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARD TO THIS MATERIAL, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE. Cypress reserves the right to make changes without further notice to the materials described herein. Cypress does not assume any liability arising out of the application or use of any product or circuit described herein. Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress' product in a life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

Use may be limited by and subject to the applicable Cypress software license agreement.