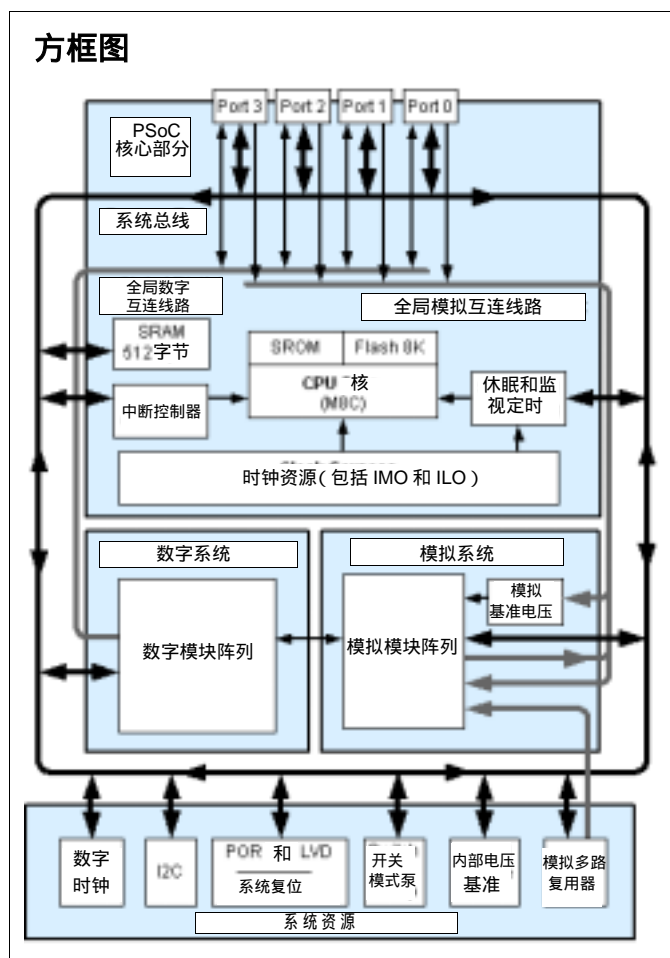


## 特色

- 功能强劲的 Harvard 架构处理器
  - 速率高达 24 MHz 的 M8C 处理器
  - 高速运行时功耗低
  - 2.4V 至 5.25V 工作电压
  - 运用片上开关模式泵 (SMP), 工作电压可降至 1.0V
  - 工业级温度范围: -40 °C 至 +85 °C
- 先进的外设 (PSoC 模块)
  - 4 个 "E" 类型的模拟 "PSoC 模块提供了:
    - 2 个拥有 DAC 基准电压的比较器
    - 单 8 位或双 8 位 28 通道 ADC
  - 4 个数字模块提供了:
    - 8 位至 32 位定时器、计数器和脉冲宽度调制器
    - CRC 和 PRS 模块
    - 全双工 UART, SPI™ 主设备或从设备
    - 可连接至所有 GPIO 引脚
  - 通过组合各模块可提供各类复杂的外设
- 灵活的片上存储器
  - 8K 闪存程序存储器, 可执行 50000 次擦除 / 写入操作循环
  - 512 字节 SRAM 数据存储器
  - 系统内串行编程 (ISSP™)
  - 可执行部分闪存更新
  - 灵活的保护模式
  - 可在闪存内仿真 EEPROM
- 完备的开发工具
  - 免费开发软件 (PSoC Designer™)
  - 功能完备的内电路仿真器和编程器
  - 全速仿真
  - 复杂的中断点结构
  - 128K 跟踪存储器
- 精密的可编程时钟
  - 内部 ± 2.5.% 24/48 MHz 振荡器
  - 用于监视定时器和休眠功能的内部振荡器
- 可编程引脚配置
  - 在所有 GPIO 引脚上的 25 毫安驱动
  - 可以在全部通用可编程输入输出 (GPIO) 端口实现上拉、下拉、高阻抗、开漏极驱动模式
  - GPIO 端口最多可配置 8 个模拟输入点
  - 所有 GPIO 端口均可采用可配置输入

- 通用模拟多路复用器
  - 通用内部模拟总线
  - IO 组同步连接
  - 电容感应应用能力
- 其它系统资源
  - I<sup>2</sup>C™ 主设备、从设备和多主设备, 速率可高达 400 kHz
  - 监视定时器和休眠定时器
  - 可由用户配置的低电压检测
  - 集成监控电路
  - 片上精密电压基准源

## 方框图



## PSoC 功能综述

The PSoC® 产品系列由多款包含片上控制器的混合信号阵列器件产品构成。这些器件产品旨在采用单个低成本单芯片可编程元器件来替代多个传统的以微控制器（MCU）为基础的系统元器件产品。一个 PSoC 器件内包括了多个可配置的模拟和数字逻辑模块，并包括可编程的互连线路。这种体系架构允许用户创建定制化的外设配置以满足每一种具体应用的要求。另外，本产品还采用了方便的引脚分配范围，配备了 1 个高速 CPU、闪存程序存储器、SRAM 数据存储器以及可配置输入输出（IO）端口。

如左图 1 数字系统方框图所示，此 PSoC 体系架构由 4 个主要区域构成：核心、系统资源、数字系统和模拟系统。可配置型全局总线资源可让所有器件资源结合成一个完整的定制系统。每个 CY8C21x34 型 PSoC 器件均含有 4 个数字模块和 4 个模拟模块。根据 PSoC 的封装形式，最多可配备 28 个通用输入输出端口（GPIO）。GPIO 提供了访问全局数字和模拟互连线路的途径。

### PSoC 核心

PSoC 核心是一款功能强大的引擎，支持丰富的指令集。它包含了用于数据存储的 SRAM、1 个中断控制器、休眠和监视定时器，以及 IMO（内部主振荡器）和 ILO（内部低速振荡器）。M8C CPU 核是一款性能强大的处理器，运行速度可高达 24 MHz。M8C 属于一种运算速度为 4 MIPS 的 8 位 Harvard 架构微处理器。

系统资源区域提供了一些其它能力：

- 能够增强 PSoC 混合信号阵列灵活性的数字时钟
- 实现 I2C 主设备、从设备、多主设备的 I2C 功能
- 1 个用于为若干 PSoC 子系统提供 1.3V 绝对值的内部电压基准源。
- 1 个用于利用单个电池单元生成多种正常工作电压的开关模式泵（SMP）
- M8C 所支持的各种系统复位功能。

数字系统由一个数字模块阵列所构成，这些模块可以配置成任意数量的数字外设。数字模块可以通过一系列的全局总线而连接至 GPIO，而这些全局总线可将任何信号路由至任何引脚。从而将设计从固定外设控制器的限制下解放出来。

模拟系统由支持比较器以及精度高达 8 位的模数转换功能的 4 个模拟模块构成。

## 数字系统

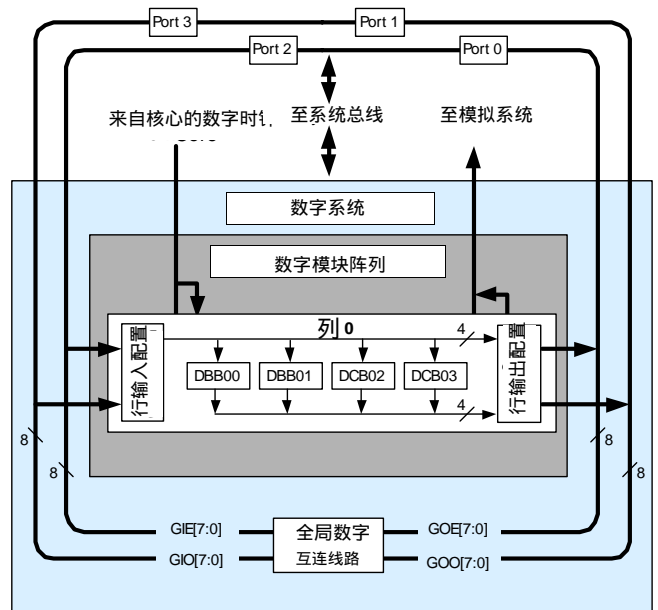
数字系统由 4 个数字模块构成。每个模块均是一个 8 位资源，可以单独使用，也可以与其它模块联合构成 8 位、16 位、24 位和 32 位外设，这些均称为基准用户模块。数字外设配置包括了如下的各项。

- 脉冲宽度调制器（8 至 32 位）
- 存在死区的脉冲宽度调制器（8 至 32 位）
- 计数器（8 至 32 位）
- 定时器（8 至 32 位）
- 可以选择奇偶校验的 UART 8 位器件
- SPI 主设备和从设备
- I2C 从设备和多主设备
- 循环冗余校验器 / 发生器（8 至 32 位）
- IrDA
- 伪随机序列发生器（8 至 32 位）

数字模块可以通过一系列的全局总线连接至任意 GPIO 引脚，全局总线能够将任何信号路由至任何引脚。全局总线允许信号进行利用，并允许执行逻辑运算。这种可配置性打破了用户设计受固定外设控制器限制的局面。

数字模块成 4 行配备，而其中模块的数量依 PSoC 器件系列而变。这样就可以让用户对于自己的应用进行系统资源的最优化选择。产品系列的资源在第 3 页上标题为“PSoC 器件特性”的表格中列出。

图 1. 数字系统方框图



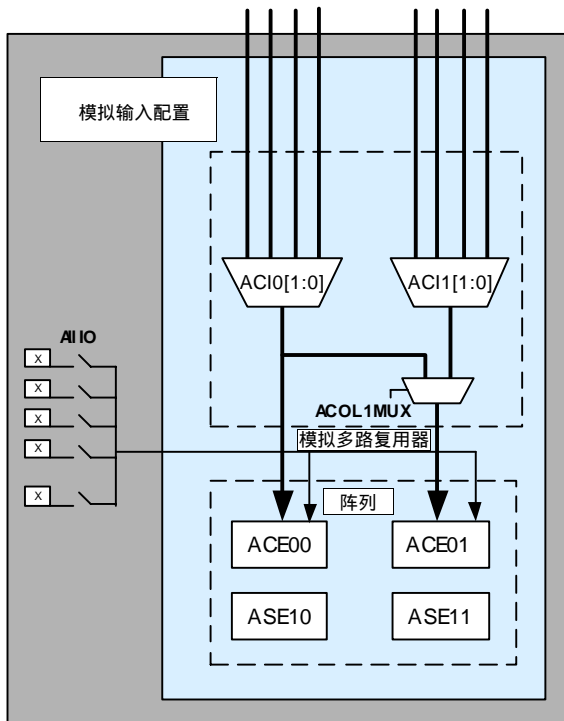
## 模拟系统

模拟系统由 4 个可配置模块构成，这样能够创建复杂的模拟信号流。模拟外设具有很好的灵活性，并可以进行定制以支持特定的应用要求。该系列器件的一些常见 PSoC 模拟功能（绝大多数以用户模块的形式提供）如下。：

- 模数转换器（单个或双个，具有 8 位精度）
- 引脚对引脚比较器
- 单端终端比较器（最多 2 个），采用绝对值（1.3V）基准电压或 8 位 DAC 基准电压
- 1.3V 基准源（作为系统资源）

在绝大多数 PSoC 器件产品中，模拟模块按 3 列配置，其中包括了 1 个 CT（连续时间）和 2 个 SC（开关式电容器）模块。CY8C21x34 器件提供了有限的功能类型“E”的模拟模块。每一列均包含了 1 个 CT 型 E 模块和 1 个 SC 型 E 模块。请参见“PSoC 混合信号阵列技术参考手册”中有关 CY8C21x34 的 E 型模拟模块的详细信息。

图 2. 模拟系统方框图



## 模拟多路复用器系统

模拟多路复用器总线可以连接至每一个 GPIO 引脚。引脚可以分别或以任意组合方式连接到总线。总线也可连接至模拟系统，用于采用比较器和模数转换器执行的分析操作。1 个额外的 8 对 1 模拟输入多路复用器提供了将 Port 0 引脚连接至模拟阵列的第二种途径。

开关控制逻辑电路能够让选定的引脚在硬件控制之下连续执行预充电操作。这样就可以实现在诸如触摸感应这类应用中的电容量测量功能。多路复用器的其它应用包括：

- 触摸板、手指感应
- 全芯片范围内的多路复用器，可以从任意 IO 引脚获得模拟输入信号
- 任意 IO 引脚组合之间的交叉点连接。

在设计电容感应应用时，请参见赛普拉斯网站上的 <http://www.cypress.com> 处的应用笔记 AN2403

## 其它系统资源

系统资源能够提供对完整系统有用的一些其它功能，上面已经列出了一部分系统资源。其它资源包括开关模式泵、低压检测和加电复位功能。以下部分对每一种系统资源的优点进行了简要说明。

- 数字时钟分频器提供了可供应用中使用的 3 种定制时钟频率。这些时钟可以路由至数字系统和模拟系统。而采用数字模块作为时钟分频器也可以生成其它时钟。
- I2C 模块通过 2 根导线提供了从 100 至 400 kHz 的通信能力。并支持从设备、主设备和多主设备模式
- 低压检测（LVD）中断可以向应用程序发出电压电平正在下降的信号，而配备先进的 POR（加电复位）电路后，就可以无需配备系统监控器。
- 由 1 个内部 1.3V 电压基准源提供用于模拟系统的绝对基准电压，包括模数转换器（ADC）和数模转换器（DAC）。
- 1 个集成开关模式泵（SMP）能够自单个 1.2V 电池单元生成多种正常工作电压，并提供了一个低成本的升压转换器。
- 通用的模拟多路复用器系统。

## PSoC 器件特性

根据用户所选用的 PSoC 设备特性，数字系统和模拟系统可拥有 16 个、8 个或 4 个数字模块和 12 个、6 个或 4 个模拟模块。下表 "PSoC 器件特性" 列出了可供特定 PSoC 器件组所使用的资源。本数据手册所包含的 PSoC 器件型号均在下面高亮标出。

表 1. PSoC 器件特性

器件编号	数字 IO	数字行	数字模块	模拟输入	模拟输出	模拟列	模拟模块	SRAM 大小	闪存大小
CY8C29x66	最多 64	4	16	12	4	4	12	2K	32K
CY8C27x43	最多 44	2	8	12	4	4	12	256 Bytes	16K
CY8C24x94	56	1	4	48	2	2	6	1K	16K
CY8C24x23A	最多 24	1	4	12	2	2	6	256 Bytes	4K
CY8C21x34	最多 28	1	4	28	0	2	4 <sup>a</sup>	512 Bytes	8K
CY8C21x23	16	1	4	8	0	2	4 <sup>a</sup>	256 Bytes	4K
CY8C20x34	最多 28	0	0	28	0	0	3 <sup>b</sup>	512 Bytes	8K

- a. 有限的模拟功能
- b. 2 个模拟模块和 1 个 CapSense

## 入门指南

阅读本数据手册是理解 PSoC 芯片和使用 PSoC Designer 集成开发环境 (IDE) 的最快捷方式。本数据手册对 PSoC 集成电路产品进行了简单概述并具体叙述了引脚、寄存器和电气规格。如用户需要获取更深入的信息以及详细的编程信息，请参见 "PSoC 混合信号阵列技术参考手册"，此手册可从 <http://www.cypress.com/psoc> 处获取。

如需最新订购、封装和电气规格信息，请参见网上发布的最新 PSoC 器件数据手册，其地址为 <http://www.cypress.com>。

## 开发套件

开发套件可从以下经销商处购买：Digi-Key、Avnet、Arrow 和 Future。赛普拉斯在线商店也提供了各类开发套件、C 编译器以及 PSoC 开发所用的全部附件。您可到

<http://www.cypress.com>，访问赛普拉斯在线商店网站，单击网页最下端的在线商店购物车图标，然后单击 PSoC（可编程片上系统）以查看可供应物品的最新清单。

## 技术培训模块

我们为初学者提供了免费 PSoC 技术培训。培训模块涵盖了设计、调试、高级模拟电路以及 CapSense。请访问 <http://www.cypress.com/techtrain>。

## 咨询专家

经过认证的 PSoC 咨询专家可为您提供从技术协助到完整 PSoC 设计的全部服务。如您想要联系 PSoC 咨询专家，或者本身想成为 PSoC 咨询专家，敬请访问 <http://www.cypress.com>，单击网页左侧的 "设计支持" 链接，然后选择 "CYPros 咨询专家" 链接。

## 技术支持

PSoC 应用工程师一直以自己能够为用户提供迅速和准确的回应而感到自豪。应用工程师可以提供 4 小时保证响应服务，联系网址为 <http://www.cypress.com/support>。

## 应用笔记

我们为您提供了一长列清单的应用笔记，这些应用笔记可以为您设计工作中的每一个方面提供帮助。如需查看 PSoC 应用笔记，敬请访问 <http://www.cypress.com> 网站，并在网页中央部分的 "设计资源" 列表中选择 "应用笔记" 项。应用笔记默认按照日期排序。

## 开发工具

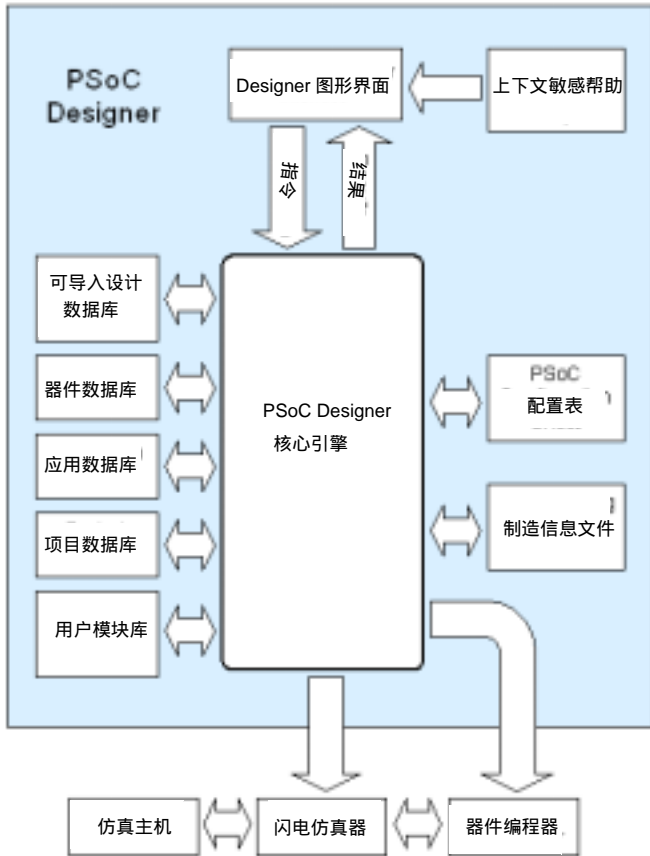
PSoC Designer 是一款以 Microsoft® Windows 系统为基础的集成开发环境，应用于可编程片上系统 (PSoC) 器件。PSoC Designer IDE 和应用程序可以运行在 Windows NT 4.0、Windows 2000、Windows Millennium (Me)、和 Windows XP 操作系统版本上。（请参见下文的 "PSoC Designer 子系统"。）

PSoC Designer 能够帮助客户为 PSoC 选择运行配置、编写使用 PSoC 的应用程序代码，以及调试应用程序。此系统提供了分项目进行的设计数据库管理功能、一个配备内电路仿真器的集成调试器、系统内编程支持，以及用于 CPU 的 CYASM 宏指令汇编器。

PSoC Designer 还支持专门为本系列中各器件产品开发的低级 C 语言编译器。



图 3. PSoC Designer 子系统



## PSoC Designer 软件子系统

### 器件编辑器

器件编辑器子系统让用户能够选择各种板上模拟和数字部件，这些部件称为用户模块，它们是采用 PSoC 模块创建的。用户模块的示例有 ADC、DAC、放大器和滤波器。

器件编辑器支持对于多配置和动态重配置的轻松开发。动态重配置功能能够在运行中实现对配置的变更。

PSoC Designer 能够为选定的 PSoC 模块配置设置加电初始列表，并能创建适用于应用框架的源代码。这个应用框架包含了用于运行选定部件的软件，以及在项目使用了 1 个以上的运行配置时，包含了用于在运行期间在不同的 PSoC 模块配置集间进行切换的例行程序。PSoC Designer 可以将给定项目配置的配置表打印出来，并可在应用程序编程工作中与器件数据手册一同使用。一旦框架生成完毕，用户就可以添加应用特有代码以充实框架。本工具还可以改变选定器件后，重新生成框架。

### Design Browser

Design Browser 让用户能够选择和导入预先配置设计到用户项目中。用户也可以轻松地游览预先配置设计的目录，为加快设计周期提供方便。工具所提供的示例包括 1 个 300 波特率的调

制解调器、LIN 总线主设备和从设备、风扇控制器以及磁卡读取器。

### 应用程序编辑器

应用程序编辑器可以用于编辑 C 语言和汇编语言源代码。应用程序编辑器还可执行汇编、编译、连接和构建操作。

**汇编程序：**T 宏汇编程序可以让汇编代码与 C 语言代码无缝地合并起来。连接程序库能够自动使用绝对地址，也可以在相对模式下进行编译，并与其它软件模块连接起来，以实现绝对寻址。

**C 语言编译器。** 本工具提供的 C 语言编译器可用于支持 PSoC 器件产品系列。即使您以前从未使用过 C 语言，本产品也能够让您迅速生成一地 PSoC 系列器件产品的完整 C 语言程序。

这个内嵌的优化 C 编译器提供了针对 PSoC 体系架构定制的全部特色。本工具还配套提供了内嵌各类库，提供了对于端口和总线操作、标准键盘和显示器的支持，以及扩展的数学功能。

### 调试器

PSoC Designer 调试器子系统提供了硬件内电路仿真功能，让设计者能够在实际系统中对程序进行测试，并提供了有关 PSoC 器件的内部观察能力。调试器指令可以让设计者对程序执行读取操作，并能够读取和写入数据存储寄存器、读取和写入 IO 寄存器、读取和写入 CPU 寄存器、置位和清空中断点，以及提供程序运行、暂停和步进控制。调试器还让设计者能够针对所关注的寄存器和存储器地址创建跟踪缓冲器。

### 在线帮助系统

在线帮助系统能够为用户在线显示与环境具体对应的帮助。每个功能子系统均拥有自己的环境具体对应帮助功能，并从提供程序化和快速的参考信息方向进行了设计。这套系统还能够提供学习教程和常见问题解答的链接以及在线支持论坛，以辅助设计者完成入门学习。

## 硬件工具

### 内电路仿真器

为了支持开发，我们提供了一款成本低功能强的内电路仿真器（ICE）。内电路仿真器硬件能够对单个器件进行编程。

仿真器包含一个底座装置，此装置用于通过 USB 接口连接 PC 机。底座装置属于通用型设备，可以配合所有 PSoC 器件产品工作。每个器件系列的仿真主机均属于不同的产品。仿真主机能够在目标电路板上取代 PSoC 器件的位置并执行全速（24 MHz）的运行。

## 利用用户模块进行设计

PSoC 器件的开发流程与传统的固定功能微处理器产品有所不同。PSoC 体系架构中可配置的模拟和数字硬件模块给予它无与伦比的灵活性，并能够通过开发期间实现规格变更和降低库存成本，为用户带来良好的经济效益。这些可配置的资源被称为 PSoC 模块，这些模块具备实现种类丰富的用户选定功能的能力。每一个模块均拥有多个寄存器，这些寄存器决定了模块的功能以及与其它模块、多路复用器、总线以及与 IO 引脚的连接方式。由于采用迭代式的开发循环，用户可以采用硬件以及软件来实现设计目的。这样就降低了不得不选择不同器件以满足最终设计要求的风险。

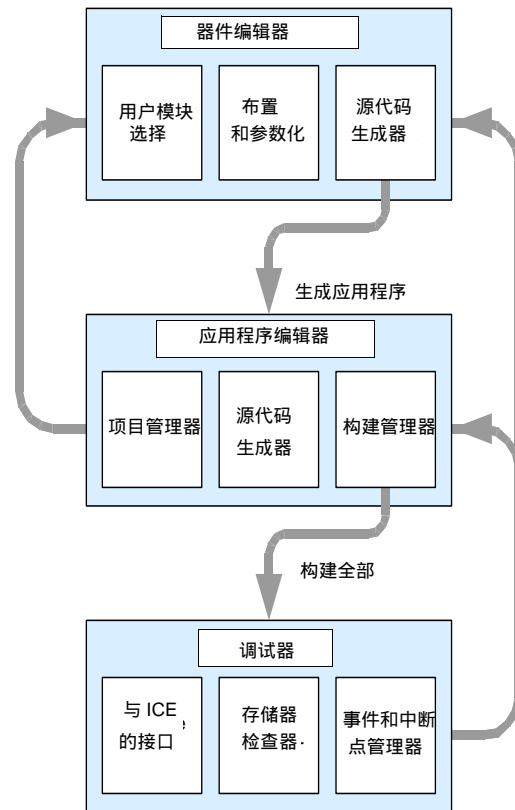
为了加快开发流程，PSoC Designer 集成开发环境 (IDE) 提供了一种称为 "用户模块" 的预先构建、预先测试的硬件外设功能库。用户模块让外设器件的选择和实现轻松易行，并可以提供模拟、数字和混合信号类别。标准用户模块库包括了 50 多种常用外设，例如 ADC、DAC、定时器、计数器、UART 和其它不太常用的外设，例如 DTMF 发生器和双二阶模拟滤波器部分。

每个用户模块均拥有用于实现选定功能的基本寄存器设置值。用户模块还提供了可让用户定制精确配置以配合自己的特定应用的各项参数。例如，一个脉冲宽度调制器用户模块可以配置一个或多个数字模块，每一个均可实现 8 位分辨率。用户模块参数可让用户设定脉冲宽度和占空比。用户模块还能够提供经测试的软件以缩短开发时间。用户模块应用程序编程接口 (API) 提供了各种高级函数，可用于在运行期间控制硬件事件和对硬件事件做出响应。API 还能够提供可选的中断服务例行程序，用户可根据需要选用。

这些 API 函数的文档包含在用户模块数据手册内，而数据手册可以直接在 PSoC Designer IDE 内查看。这些数据手册对用户模块的内部运行方式进行了解释并提供了性能规格。每份数据手册描述了每个用户模块的参数，并具体记载了用户模块所控制的每一个寄存器的设置值。

在用户打开新项目并调出器件编辑器这个用于配置硬件的图形用户界面 (GUI) 时，开发流程就开始了。用户可以挑选项目所需要的用户模块，并通过简单的指向点击操作将这些模块映射到 PSoC 模块上。下一步，用户可以通过对用户模块的相互连接以及与 IO 引脚的连接构建信号链路。在此阶段，用户还可以配置时钟源的连接，并直接或通过从下拉菜单中选择数值来输入参数数值。在用户准备好测试硬件配置或继续为项目开发代码时，可以执行 "生成应用程序" 步骤。这个操作会让 PSoC Designer 生成能够根据用户规格自动对器件进行配置以及提供高级用户模块 API 函数的源代码。

图 4. 用户模块和源代码开发流程



用户下一步的工作是用 PSoC Designer 的应用程序编辑器子系统编写自己的主程序以及所有的子程序。应用程序编辑器包含了一个项目管理器，这个管理器可用于打开源代码文件（包括所有已生成的代码文件），并采用了层级式的视图。源代码编辑器提供了语法分色显示功能和先进的编辑功能，并同时适用于 C 语言和汇编语言。文件搜索功能中包含了简单的字符串搜索和递归式的 "Grep 式" 模式。构建管理器 (Build Manager) 只需一次鼠标单击即可调用。这个工具采用了专业级的 "makefile" 系统来自动分析所有文件的相关性以及运行必要的编译器和汇编程序。还可以运用项目级别上的选项来选择编译器和连接程序所采用的优化策略。语法错误由一个控制台窗口进行显示。双击出错消息可以直接转到源代码中发生冲突的程序行。在所有方面均正确后，连接程序将构建一个适用于执行编程操作的 16 进制文件映像。

开发流程的最后一步在 PSoC Designer 的调试器子系统内执行。调试器将上述 16 进制映像下载至内电路仿真器 (ICE)，而内电路仿真器以全速运行。这款调试器的性能能够与价格超过许多倍的调试系统相匹敌。除了传统的单步、运行至中断点和观察变量功能以外，这款调试器还提供了很大的追踪缓存，让调试者可以定义复杂的中断点事件，其中可以包含对地址和数据总线数值、存储器地址和外部信号的监测。

## 文档排版规范

### 用到的缩写词

下表列出了本文档所用到的缩写词。

表 2. 用到的缩写词

缩写词	描述
AC	交流
ADC	模数转换器
API	应用程序编程接口
CPU	中央处理单元
CT	连续时间
DAC	数模转换器
DC	直流
ECO	外部晶体振荡器
EEPROM	电可擦除可编程只读存储器
FSR	满量程范围
GPIO	通用输入输出端口
GUI	图形用户界面
HBM	人体模型
ICE	内电路仿真器
ILO	内部低速振荡器
IMO	内部主振荡器
IO	输入 / 输出
IPOR	非精确加电复位
LSb	最低有效位
LVD	低电压检测
MSb	最高有效位
PC	程序计数器
PLL	锁相环
POR	加电复位
PPOR	精密加电复位
PSoC®	(可编程片上系统)
PWM	脉冲宽度调制器
SC	开关式电容器
SLIMO	慢速 IMO
SMP	开关模式泵
SRAM	静态随机存取存储器

### 度量单位

在电气规格部分列出了一个度量单位表。第 7 页的表 2" 用到的缩写词" 列出所有用于测量 PSoC 器件的单位缩写名称。

### 数字表达方式

16 进制数字中的所有字母均采用大写字母附加小写 "h" 进行表示 (例如, "14h" 或 "3Ah")。16 进制数字也可以采用 C 语言的表达规范, 即加 "0x" 前缀来表示。二进制数字带有附加的小写 "b" (例如, "01010100b" 或 "01000011b")。未采用 1 个 "h"、"b" 或 0x 标明的数字均属于 10 进制数。

## 引脚信息

下表列出并绘出了 CY8C21x34 PSoC 器件的各种封装形式。每个端口引脚（标有 "P" 字母）均能够作为数字 IO 引脚并连接至共用模拟总线。但是，Vss、Vdd、SMP 和 XRES 引脚不能作为数字 IO 引脚。

### 16- 引脚器件的引脚分配

图 5. CY8C21234 16 引脚 PSoC 器件

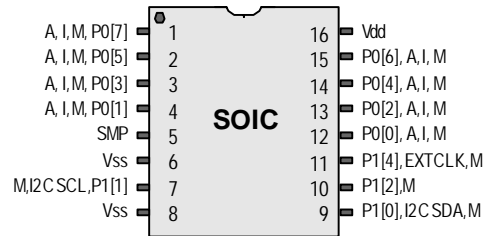


表 3. 引脚定义 - CY8C21234 16- 引脚 (SOIC)

引脚编号	类型		名称	描述
	数字	模拟		
1	IO	I, M	P0[7]	模拟列多路复用器输入。
2	IO	I, M	P0[5]	模拟列多路复用器输入。
3	IO	I, M	P0[3]	模拟列多路复用器输入，积分输入。
4	IO	I, M	P0[1]	模拟列多路复用器输入，积分输入。
5	电源		SMP	开关模式泵（SMP）连接至所要求的外部器件。
6	电源		Vss	地线连接。
7	IO	M	P1[1]	I2C 串行时钟 (SCL), ISSP-SCLK*。
8	电源		Vss	地线连接。
9	IO	M	P1[0]	I2C 串行时钟 (SDA), ISSP-SDATA*。
10	IO	M	P1[2]	
11	IO	M	P1[4]	可选的外部时钟输入 (EXTCLK)。
12	IO	I, M	P0[0]	模拟列多路复用器输入。
13	IO	I, M	P0[2]	模拟列多路复用器输入。
14	IO	I, M	P0[4]	模拟列多路复用器输入。
15	IO	I, M	P0[6]	模拟列多路复用器输入。
16	电源		Vdd	供电电压。

图例 A = 模拟，I = 输入，O = 输出，而且 M = 模拟多路复用器输入。

\* 这些均为 ISSP 引脚，而且在 POR（加电复位）时为高阻抗。参见 PSoC 混合信号阵列技术参考手册中的详细信息。



## 20 引脚器件的引脚分配

图 6. CY8C21334 20- 引脚 PSoC 器件

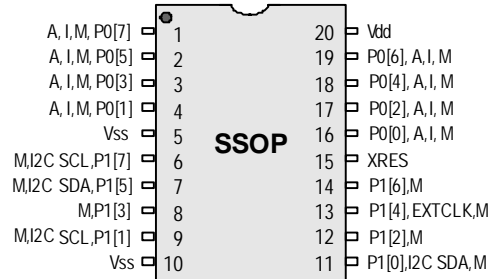


表 4. 引脚定义 CY8C21334 20- 引脚 (SSOP)

引脚编号	类型		名称	描述
	数字	模拟		
1	IO	I, M	P0[7]	模拟列多路复用器输入。
2	IO	I, M	P0[5]	模拟列多路复用器输入。
3	IO	I, M	P0[3]	模拟列多路复用器输入，积分输入。
4	IO	I, M	P0[1]	模拟列多路复用器输入，积分输入。
5	Power		Vss	地线连接。
6	IO	M	P1[7]	I2C 串行时钟 (SCL)。
7	IO	M	P1[5]	I2C 串行数据 (SDA)。
8	IO	M	P1[3]	
9	IO	M	P1[1]	I2C 串行时钟 (SCL), ISSP-SCLK*。
10	Power		Vss	地线连接。
11	IO	M	P1[0]	I2C 串行时钟 (SDA), ISSP-SDATA*。
12	IO	M	P1[2]	
13	IO	M	P1[4]	可选的外部时钟输入 (EXTCLK)。
14	IO	M	P1[6]	
15	Input		XRES	高电平有效的外部复位信号并配内部下拉电阻
16	IO	I, M	P0[0]	模拟列多路复用器输入。
17	IO	I, M	P0[2]	模拟列多路复用器输入。
18	IO	I, M	P0[4]	模拟列多路复用器输入。
19	IO	I, M	P0[6]	模拟列多路复用器输入。
20	Power		Vdd	供电电压。

图例 A = 模拟，I = 输入，O = 输出，而且 M = 模拟多路复用器输入。

\* 这些均为 ISSP 引脚，而且在 POR (加电复位) 时为高阻抗。参见 PSoC 混合信号阵列技术参考手册中的详细信息。

28 引脚器件的引脚分配

图 7. CY8C21534 28- 引脚 PSoc 器件

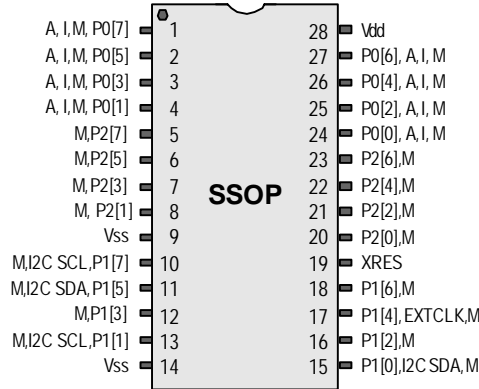


表 5. 引脚定义 CY8C21534 28- 引脚 (SSOP)

引脚编号	类型		名称	描述
	数字	模拟		
1	IO	I, M	P0[7]	模拟列多路复用器输入。
2	IO	I, M	P0[5]	模拟列多路复用器输入和列输出。
3	IO	I, M	P0[3]	模拟列多路复用器输入和列输出，积分输入。
4	IO	I, M	P0[1]	模拟列多路复用器输入，积分输入。
5	IO	M	P2[7]	
6	IO	M	P2[5]	
7	IO	I, M	P2[3]	直接开关式电容器模块输入。
8	IO	I, M	P2[1]	直接开关式电容器模块输入。
9	电源		Vss	地线连接
10	IO	M	P1[7]	I2C 串行时钟 (SCL)。
11	IO	M	P1[5]	I2C 串行数据 (SDA)。
12	IO	M	P1[3]	
13	IO	M	P1[1]	I2C 串行时钟 (SCL), ISSP-SCLK*。
14	电源		Vss	地线连接。
15	IO	M	P1[0]	I2C 串行时钟 (SDA), ISSP-SDATA*。
16	IO	M	P1[2]	
17	IO	M	P1[4]	可选的外部时钟输入 (EXTCLK)。
18	IO	M	P1[6]	
19	输入		XRES	高电平有效的外部复位信号并配内部下拉电阻
20	IO	I, M	P2[0]	直接开关式电容器模块输入。
21	IO	I, M	P2[2]	直接开关式电容器模块输入。
22	IO	M	P2[4]	
23	IO	M	P2[6]	
24	IO	I, M	P0[0]	模拟列多路复用器输入。
25	IO	I, M	P0[2]	模拟列多路复用器输入。
26	IO	I, M	P0[4]	模拟列多路复用器输入。
27	IO	I, M	P0[6]	模拟列多路复用器输入。
28	电源		Vdd	供电电压。

图例 A = 模拟，I = 输入，O = 输出，而且 M = 模拟多路复用器输入。

\* 这些均为 ISSP 引脚，而且在 POR (加电复位) 时为高阻抗。参见 PSoc 混合信号阵列技术参考手册中的详细信息。

32 引脚器件的引脚分配

图 8. CY8C21434 32 引脚 PSoC 器件

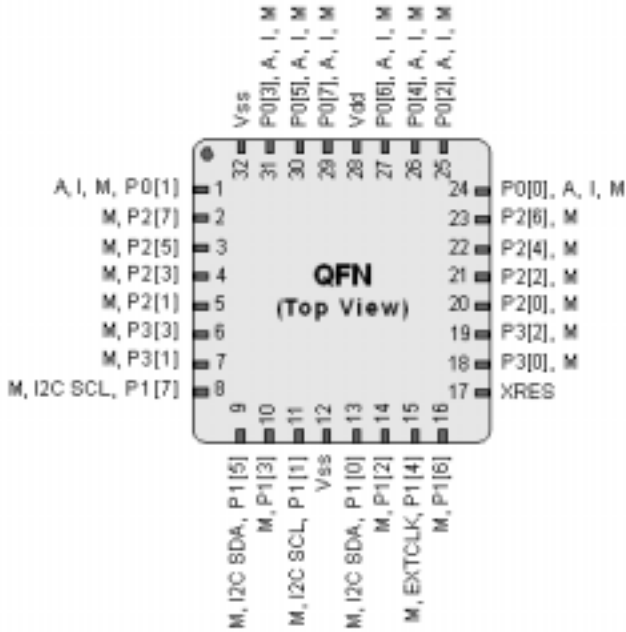


图 9. CY8C21634 32 引脚 PSoC 器件

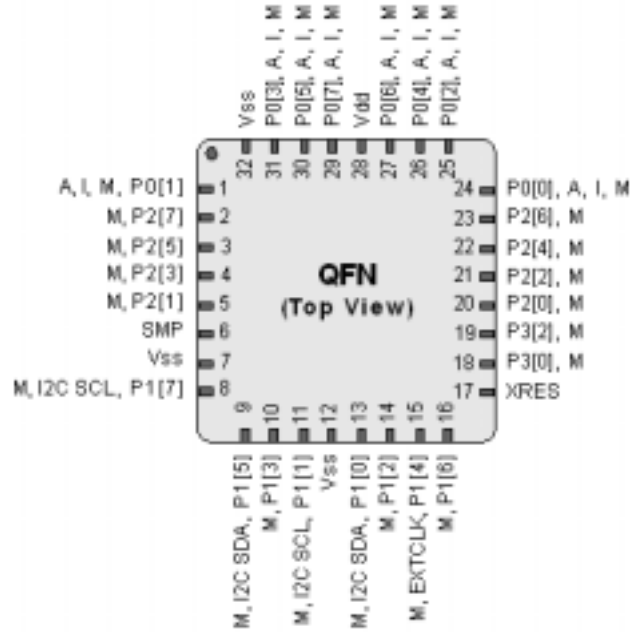


图 10. CY8C21434 32-引脚 锯 PSoC 器件锯

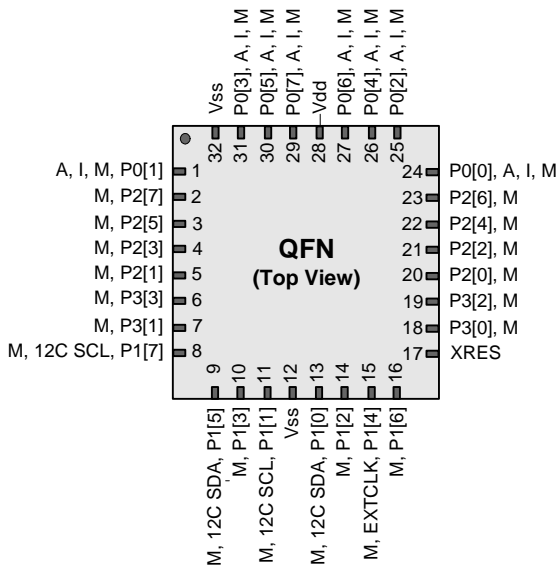


图 11. CY8C21634 32-引脚 锯 PSoC 器件锯

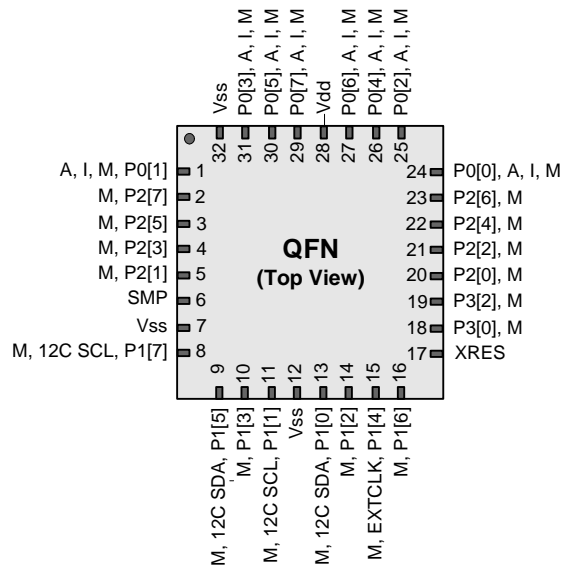


表 6. 引脚定义 CY8C21434/CY8C21634 32 引脚 (QFN\*\*)

引脚编号	类型		名称	描述
	数字	模拟		
1	IO	I, M	P0[1]	模拟列多路复用器输入，积分输入。
2	IO	M	P2[7]	
3	IO	M	P2[5]	
4	IO	M	P2[3]	
5	IO	M	P2[1]	
6	IO	M	P3[3]	在 CY8C21434 器件。
6	电源		SMP	开关模式泵 (SMP) 连接至 CY8C21634 器件所要求的外部器件。
7	IO	M	P3[1]	在 CY8C21434 器件。
7	电源		Vss	CY8C21634 器件地线连接。
8	IO	M	P1[7]	I2C 串行时钟 (SCL)。
9	IO	M	P1[5]	I2C 串行数据 (SDA)。
10	IO	M	P1[3]	
11	IO	M	P1[1]	I2C 串行时钟 (SCL), ISSP-SCLK*。
12	电源		Vss	地线连接。
13	IO	M	P1[0]	I2C 串行时钟 (SDA), ISSP-SDATA*。
14	IO	M	P1[2]	
15	IO	M	P1[4]	可选的外部时钟输入 (EXTCLK)。
16	IO	M	P1[6]	
17	输入		XRES	高电平有效的外部复位信号并配内部下拉电阻
18	IO	M	P3[0]	
19	IO	M	P3[2]	
20	IO	M	P2[0]	
21	IO	M	P2[2]	
22	IO	M	P2[4]	
23	IO	M	P2[6]	
24	IO	I, M	P0[0]	模拟列多路复用器输入。
25	IO	I, M	P0[2]	模拟列多路复用器输入。
26	IO	I, M	P0[4]	模拟列多路复用器输入。
27	IO	I, M	P0[6]	模拟列多路复用器输入。
28	电源		Vdd	供电电压。
29	IO	I, M	P0[7]	模拟列多路复用器输入。
30	IO	I, M	P0[5]	模拟列多路复用器输入。
31	IO	I, M	P0[3]	模拟列多路复用器输入，积分输入。
32	电源		Vss	地线连接。

图例 A = 模拟，I = 输入，O = 输出，而且 M = 模拟多路复用器输入。

\* 这些均为 ISSP 引脚，而且在 POR (加电复位) 时为高阻抗。参见 PSoC 混合信号阵列技术参考手册中的详细信息。

\*\* QFN 封装的中心垫层应当连接到地 (Vss) 以求获得最好的机械、热和电气性能。如果中心垫层不连接到地，则应当采用电气浮空方式而且不要连接至任何其它信号。

### 56 引脚器件的引脚分配

以下的 56 引脚 SSOP 封装器件适用于 CY8C21001 片上调试 (OCD) PSoC 器件。

注：本器件仅适用于内电路调试。此器件不适用于生产。

图 12. CY8C21001 56 引脚 PSoC 器件

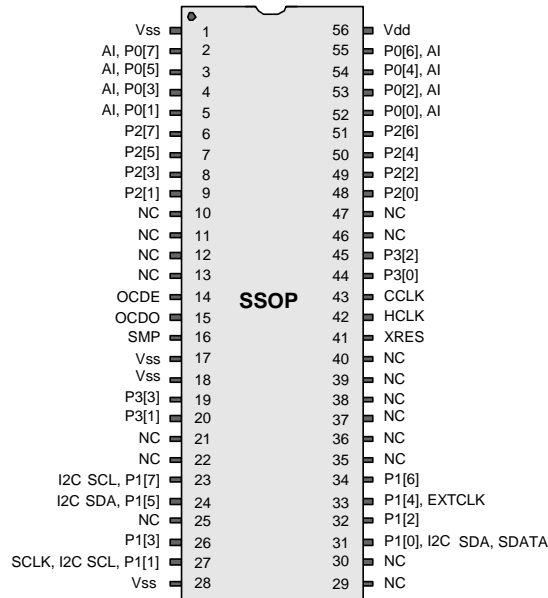


表 7. 引脚定义 CY8C21001 56- 引脚 (SSOP)

引脚编号	类型		名称	描述
	数字	模拟		
1	电源		Vss	地线连接。
2	IO	I	P0[7]	模拟列多路复用器输入。
3	IO	I	P0[5]	模拟列多路复用器输入和列输出。
4	IO	I	P0[3]	模拟列多路复用器输入和列输出。
5	IO	I	P0[1]	模拟列多路复用器输入。
6	IO		P2[7]	
7	IO		P2[5]	
8	IO	I	P2[3]	直接开关式电容器模块输入。
9	IO	I	P2[1]	直接开关式电容器模块输入。
10			NC	未连接。
11			NC	未连接。
12			NC	未连接。
13			NC	未连接。
14	OCD		OCDE	OCD 偶数据 IO。
15	OCD		OCDO	OCD 奇数据输出。
16	电源		SMP	开关模式泵 (SMP) 连接至所要求的外部器件。
17	电源		Vss	地线连接。
18	电源		Vss	地线连接。



表 7. 引脚定义 CY8C21001 56- 引脚 (SSOP) ( 继续 )

引脚编号	类型		名称	描述
	数字	模拟		
19	IO		P3[3]	
20	IO		P3[1]	
21			NC	未连接。
22			NC	未连接。
23	IO		P1[7]	I2C 串行时钟 (SCL).
24	IO		P1[5]	I2C 串行数据 (SDA).
25			NC	未连接。
26	IO		P1[3]	I <sub>FMTEST</sub> .
27	IO		P1[1]	晶振输入 ( XTALin )、 I2C 串行时钟 (SCL), ISSP-SCLK*.
28	电源		Vss	地线连接。
29			NC	未连接。
30			NC	未连接。
31	IO		P1[0]	晶振输入 ( XTALout )、 I2C 串行时钟 (SDA), ISSP-SDATA*.
32	IO		P1[2]	V <sub>FMTEST</sub> .
33	IO		P1[4]	可选的外部时钟输入 (EXTCLK).
34	IO		P1[6]	
35			NC	未连接。
36			NC	未连接。
37			NC	未连接。
38			NC	未连接。
39			NC	未连接。
40			NC	未连接。
41	输入		XRES	高电平有效的外部复位信号并配内部下拉电阻。
42	OCD		HCLK	OCD 高速时钟输出。
43	OCD		CCLK	OCD CPU 时钟输出。
44	IO		P3[0]	
45	IO		P3[2]	
46			NC	未连接。
47			NC	未连接。
48	IO	I	P2[0]	
49	IO	I	P2[2]	
50	IO		P2[4]	
51	IO		P2[6]	
52	IO	I	P0[0]	模拟列多路复用器输入。
53	IO	I	P0[2]	模拟列多路复用器输入和列输出。
54	IO	I	P0[4]	模拟列多路复用器输入和列输出。
55	IO	I	P0[6]	模拟列多路复用器输入。
56	电源		Vdd	供电电压。

图例 A = 模拟, I = 输入, O = 输出, 而且 OCD = 片上调试。

\* 这些均为 ISSP 引脚, 而且在 POR ( 加电复位 ) 时为高阻抗。参见 "PSoC 混合信号阵列技术参考手册" 中的详细信息。

## 寄存器参考信息

本章列出了 CY8C21x34 PSoc 器件的寄存器。有关详细的寄存器信息，参考 "PSoc 混合信号阵列技术参考手册"。

### 寄存器命名规范

本节专用的寄存器命名规范均在下列中列出。

表 8. 寄存器命名规范

命名规范	描述
R	读取寄存器或位
W	写入寄存器或位
L	逻辑寄存器或位
C	可清零寄存器或位
#	存取具体位

### 寄存器映射表

PSoc 器件的总寄存器地址空间为 512 字节。寄存器空间可称为 IO 空间，并且分为 2 组 (bank)。标志寄存器 (CPU\_F) 内的 XOI 位决定了用户当前所处的组 (bank)。在 XOI 位置位时，用户处于第 1 组。

注：在下列寄存器映射表内，空白域均为 "保留" 位，并不应当进行访问。

表 9. 寄存器 Map 0 表格：用户空间

名称	地址 (十六进制)	访问	名称	地址 (十六进制)	访问	名称	地址 (十六进制)	访问	名称	地址 (十六进制)	访问
PRT0DR	00	RW		40		ASE10CR0	80	RW		C0	
PRT0IE	01	RW		41			81			C1	
PRT0GS	02	RW		42			82			C2	
PRT0DM2	03	RW		43			83			C3	
PRT1DR	04	RW		44		ASE11CR0	84	RW		C4	
PRT1IE	05	RW		45			85			C5	
PRT1GS	06	RW		46			86			C6	
PRT1DM2	07	RW		47			87			C7	
PRT2DR	08	RW		48			88			C8	
PRT2IE	09	RW		49			89			C9	
PRT2GS	0A	RW		4A			8A			CA	
PRT2DM2	0B	RW		4B			8B			CB	
PRT3DR	0C	RW		4C			8C			CC	
PRT3IE	0D	RW		4D			8D			CD	
PRT3GS	0E	RW		4E			8E			CE	
PRT3DM2	0F	RW		4F			8F			CF	
	10			50			90		CUR_PP	D0	RW
	11			51			91		STK_PP	D1	RW
	12			52			92			D2	
	13			53			93		IDX_PP	D3	RW
	14			54			94		MVR_PP	D4	RW
	15			55			95		MVW_PP	D5	RW
	16			56			96		I2C_CFG	D6	RW
	17			57			97		I2C_SCR	D7	#
	18			58			98		I2C_DR	D8	RW
	19			59			99		I2C_MSCR	D9	#
	1A			5A			9A		INT_CLR0	DA	RW
	1B			5B			9B		INT_CLR1	DB	RW
	1C			5C			9C			DC	
	1D			5D			9D		INT_CLR3	DD	RW
	1E			5E			9E		INT_MSK3	DE	RW
	1F			5F			9F			DF	
DBB00DR0	20	#	AMX_IN	60	RW		A0		INT_MSK0	E0	RW
DBB00DR1	21	W	AMUXCFG	61	RW		A1		INT_MSK1	E1	RW

空白栏均为 "保留" 部分而且不应进行访问。

# 访问按具体位进行。

**表 9. 寄存器 Map 0 表格：用户空间 ( 继续 )**

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
DBB00DR2	22	RW	PWM_CR	62	RW		A2		INT_VC	E2	RC
DBB00CR0	23	#		63			A3		RES_WDT	E3	W
DBB01DR0	24	#	CMP_CR0	64	#		A4			E4	
DBB01DR1	25	W		65			A5			E5	
DBB01DR2	26	RW	CMP_CR1	66	RW		A6		DEC_CR0	E6	RW
DBB01CR0	27	#		67			A7		DEC_CR1	E7	RW
DCB02DR0	28	#	ADC0_CR	68	#		A8			E8	
DCB02DR1	29	W	ADC1_CR	69	#		A9			E9	
DCB02DR2	2A	RW		6A			AA			EA	
DCB02CR0	2B	#		6B			AB			EB	
DCB03DR0	2C	#	TMP_DR0	6C	RW		AC			EC	
DCB03DR1	2D	W	TMP_DR1	6D	RW		AD			ED	
DCB03DR2	2E	RW	TMP_DR2	6E	RW		AE			EE	
DCB03CR0	2F	#	TMP_DR3	6F	RW		AF			EF	
	30			70		RDIO0R1	B0	RW		F0	
	31			71		RDIO0SYN	B1	RW		F1	
	32		ACE00CR1	72	RW	RDIO0S	B2	RW		F2	
	33		ACE00CR2	73	RW	RDIO0LT0	B3	RW		F3	
	34			74		RDIO0LT1	B4	RW		F4	
	35			75		RDIO0RO0	B5	RW		F5	
	36		ACE01CR1	76	RW	RDIO0RO1	B6	RW		F6	
	37		ACE01CR2	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA			FA	
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD		DAC_D	FD	RW
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白栏均为“保留”部分而且不应进行访问。

# 访问按具体位进行。

**表 10. 寄存器 Map 1 表格：配置空间**

名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问	名称	地址 (0, 十六进制)	访问
PRT0DM0	00	RW		40		ASE10CR0	80	RW		C0	
PRT0DM1	01	RW		41			81			C1	
PRT0IC0	02	RW		42			82			C2	
PRT0IC1	03	RW		43			83			C3	
PRT1DM0	04	RW		44		ASE11CR0	84	RW		C4	
PRT1DM1	05	RW		45			85			C5	
PRT1IC0	06	RW		46			86			C6	
PRT1IC1	07	RW		47			87			C7	
PRT2DM0	08	RW		48			88			C8	
PRT2DM1	09	RW		49			89			C9	
PRT2IC0	0A	RW		4A			8A			CA	
PRT2IC1	0B	RW		4B			8B			CB	
PRT3DM0	0C	RW		4C			8C			CC	
PRT3DM1	0D	RW		4D			8D			CD	
PRT3IC0	0E	RW		4E			8E			CE	
PRT3IC1	0F	RW		4F			8F			CF	
	10			50			90		GDI_O_IN	D0	RW
	11			51			91		GDI_E_IN	D1	RW
	12			52			92		GDI_O_OU	D2	RW
	13			53			93		GDI_E_OU	D3	RW
	14			54			94			D4	
	15			55			95			D5	

空白栏均为“名食”项，并且不得进行访问

# 访问因位而具体不同。

表 10. 寄存器 Map 1 表格：配置空间（ 继续 ）

名称	地址 (十六 0)	访问	名称	地址 (十六 0)	访问	名称	地址 (十六 0)	访问	名称	地址 (十六 0)	访问
	16			56			96			D6	
	17			57			97			D7	
	18			58			98		MUX_CR0	D8	RW
	19			59			99		MUX_CR1	D9	RW
	1A			5A			9A		MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
	1C			5C			9C			DC	
	1D			5D			9D		OSC_GO_EN	DD	RW
	1E			5E			9E		OSC_CR4	DE	RW
	1F			5F			9F		OSC_CR3	DF	RW
DBB00FN	20	RW	CLK_CR0	60	RW		A0		OSC_CR0	E0	RW
DBB00IN	21	RW	CLK_CR1	61	RW		A1		OSC_CR1	E1	RW
DBB00OU	22	RW	ABF_CR0	62	RW		A2		OSC_CR2	E2	RW
	23		AMD_CR0	63	RW		A3		VLT_CR	E3	RW
DBB01FN	24	RW	CMP_GO_EN	64	RW		A4		VLT_CMP	E4	R
DBB01IN	25	RW		65			A5		ADC0_TR	E5	RW
DBB01OU	26	RW	AMD_CR1	66	RW		A6		ADC1_TR	E6	RW
	27		ALT_CR0	67	RW		A7			E7	
DCB02FN	28	RW		68			A8		IMO_TR	E8	W
DCB02IN	29	RW		69			A9		ILO_TR	E9	W
DCB02OU	2A	RW		6A			AA		BDG_TR	EA	RW
	2B		CLK_CR3	6B	RW		AB		ECO_TR	EB	W
DCB03FN	2C	RW	TMP_DR0	6C	RW		AC			EC	
DCB03IN	2D	RW	TMP_DR1	6D	RW		AD			ED	
DCB03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
	2F		TMP_DR3	6F	RW		AF			EF	
	30			70		RDI0RI	B0	RW		F0	
	31			71		RDI0SYN	B1	RW		F1	
	32		ACE00CR1	72	RW	RDI0IS	B2	RW		F2	
	33		ACE00CR2	73	RW	RDI0LT0	B3	RW		F3	
	34			74		RDI0LT1	B4	RW		F4	
	35			75		RDI0RO0	B5	RW		F5	
	36		ACE01CR1	76	RW	RDI0RO1	B6	RW		F6	
	37		ACE01CR2	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA		FLS_PR1	FA	RW
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD		DAC_CR	FD	RW
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白栏均为“名食”项，并且不得进行访问

# 访问因位而具体不同。

## 电气规格

本章 CY8C21x34 PSoC 器件的直流和交流电气规格进行了说明。如需了解最新电气规格，请访问网址 <http://www.cypress.com/psoc>。确认您所获得的数据手册是最新版本。

除非另外注明，这些规格针对规定的  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$  和  $T_J \leq 100^{\circ}\text{C}$  的范围有效。

请参见表 25 "5V 和 3.3V 交流 GPIO 规格" 列出的有关采用 SLIMO 模式的内部主振荡器 (IMO) 的电气规格。

图 13. 电压以及 CPU 频率

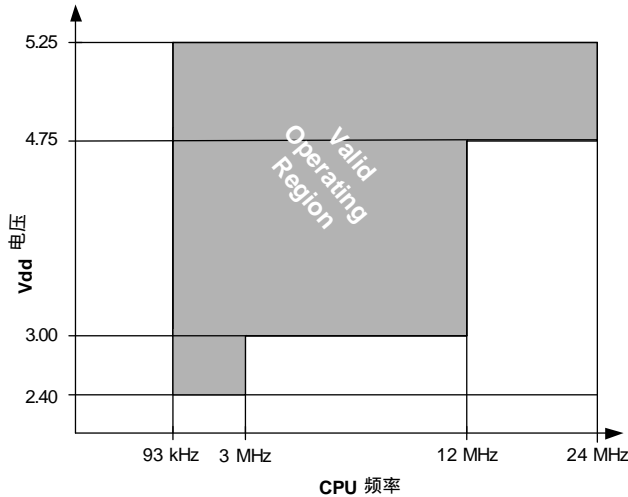
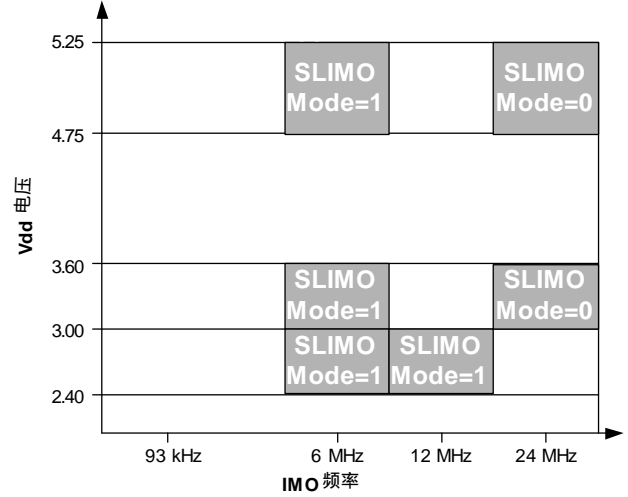


图 14. IMO 频率调整选项



下表列出本章所使用的度量单元。

表 11. 测量单位

符号	度量单位	符号	度量单位
$^{\circ}\text{C}$	摄氏度	$\mu\text{W}$	毫瓦
dB	分贝	mA	毫安
fF	毫微微法拉	ms	毫秒
Hz	赫兹	mV	毫伏
KB	1024 字节	nA	毫微安
Kbit	1024 位	ns	毫微秒
kHz	千赫兹	nV	毫微伏
k $\Omega$	千欧姆	W	欧姆
MHz	兆赫兹	pA	微微安
M $\Omega$	兆欧姆	pF	皮法
$\mu\text{A}$	微安	pp	峰峰值
$\mu\text{F}$	微法	ppm	每 100 万中的器件数量
$\mu\text{H}$	微亨	ps	皮秒
$\mu\text{s}$	微秒	sps	每秒样本数
$\mu\text{V}$	微伏	s	西格玛：1 个标准偏差
$\mu\text{Vrms}$	微伏均方根值	V	伏特



## 最大绝对额定值

表 12. 最大绝对额定值

符号	描述	最小值	典型值	最大值	单位	注释
T <sub>STG</sub>	贮存温度	-55	25	+100	°C	较高的贮存温度将导致数据保留时间的缩短。推荐的贮存温度为 +25°C ± 25°C。65°C 以上的长期贮存温度将导致可靠性降低。
T <sub>A</sub>	接通电源时的环境温度	-40	–	+85	°C	
V <sub>dd</sub>	V <sub>dd</sub> 引脚上相对于 V <sub>ss</sub> 的供电电压	-0.5	–	+6.0	V	
V <sub>IO</sub>	直流输入电压	V <sub>ss</sub> - 0.5	–	V <sub>dd</sub> + 0.5	V	
V <sub>IOZ</sub>	施加在三态上的直流电压	V <sub>ss</sub> - 0.5	–	V <sub>dd</sub> + 0.5	V	
I <sub>MIO</sub>	流入任意端口引脚的最大电流	-25	–	+50	mA	
ESD	静电放电电压	2000	–	–	V	人体模型静电放电 (ESD)。
LU	闭锁电流	–	–	200	mA	

## 工作温度

表 13. 工作温度

符号	描述	最小值	典型值	最大值	单位	注释
T <sub>A</sub>	环境温度	-40	–	+85	°C	
T <sub>J</sub>	结点温度	-40	–	+100	°C	从环境温度到结点温度的温升取决于封装形式。请参见第 37 页的 "热阻抗" 部分说明。用户必须限制功耗以满足本项要求。

## 交流电气特性

### 芯片级直流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和 -40°C ≤ T<sub>A</sub> ≤ 85°C, 3.0V 至 3.6V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 或者 2.4V 至 3.0V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V, 并仅作为设计指导值。

表 14. 芯片级直流规格

符号	描述	最小值	典型值	最大值	单位	注释
V <sub>dd</sub>	供电电压	2.40	–	5.25	V	参见第 24 页标题为 "POR 和 LVD 直流规格" 的表格。
I <sub>DD</sub>	供电电流, IMO = 24 MHz	–	3	4	mA	条件为 V <sub>dd</sub> = 5.0V, T <sub>A</sub> = 25 °C, CPU = 3 MHz, 48 MHz 禁用。VC1 = 1.5 MHz, VC2 = 93.75 kHz, VC3 = 0.366 kHz。
I <sub>DD3</sub>	供电电流, 采用 SLIMO 模式为 IMO = 6 MHz。	–	1.2	2	mA	条件为 V <sub>dd</sub> = 5.0V, T <sub>A</sub> = 25 °C, CPU = 3 MHz, 4, 禁用时钟倍频器。VC1 = 375 kHz, VC2 = 23.4 kHz, VC3 = 0.091 kHz。
I <sub>DD27</sub>	供电电流, 采用 SLIMO 模式为 IMO = 6 MHz。	–	1.1	1.5	mA	条件为 V <sub>dd</sub> = 2.55V, T <sub>A</sub> = 25 °C, CPU = 3 MHz, 禁用时钟倍频器。VC1 = 375 kHz, VC2 = 23.4 kHz, VC3 = 0.091 kHz。

**表 14. 芯片级直流规格 ( 继续 )**

符号	描述	最小值	典型值	最大值	单位	注释
I <sub>SB27</sub>	休眠 ( 模式 ) 电流, 在 POR、LVD、休眠定时器、WDT 和内部慢速振荡器活动情况下。中间温度范围。	-	2.6	4.	μA	V <sub>dd</sub> = 2.55V, 0°C ≤ T <sub>A</sub> ≤ 40°C.
I <sub>SB</sub>	休眠 ( 模式 ) 电流, 在 POR、LVD、休眠定时器、WDT 和内部慢速振荡器活动情况下。	-	2.8	5	μA	V <sub>dd</sub> = 3.3V, -40°C ≤ T <sub>A</sub> ≤ 85°C.
V <sub>REF</sub>	基准电压 ( 带隙电压 )	1.28	1.30	1.32	V	经调整为适当地 V <sub>dd</sub> . V <sub>dd</sub> = 3.0V 至 5.25V.
V <sub>REF27</sub>	基准电压 ( 带隙电压 )	1.16	1.30	1.33	V	经调整为适当地 V <sub>dd</sub> . V <sub>dd</sub> = 2.4V 至 3.0V.
AGND	模拟地	V <sub>REF</sub> - 0.003	V <sub>REF</sub>	V <sub>REF</sub> + 0.003	V	

**通用 IO 直流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和 -40°C ≤ T<sub>A</sub> ≤ 85°C, 3.0V 至 3.6V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 或者 2.4V 至 3.0V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V, 并仅作为设计指导值。

**表 15. 5V 和 3.3V 直流 GPIO 规格**

符号	描述	最小值	典型值	最大值	单位	注释
R <sub>PU</sub>	上拉电阻	4	5.6	8	kΩ	
R <sub>PD</sub>	拉下电阻	4	5.6	8	kΩ	
V <sub>OH</sub>	高输出电平	V <sub>dd</sub> - 1.0	-	-	V	I <sub>OH</sub> = 10 mA, V <sub>dd</sub> = 4.75V 至 5.25V ( 总共 8 个负载, 4 个在偶数端口引脚 ( 例如, P0[2]、P1[4] ), 4 个在奇数端口引脚 ( P0[3]、P1[5] ) )。
V <sub>OL</sub>	低输出电平	-	-	0.75	V	I <sub>OL</sub> = 25 mA, V <sub>dd</sub> = 4.75V 至 5.25V ( 总共 8 个负载, 4 个在偶数端口引脚 ( 例如, P0[2]、P1[4] ), 4 个在奇数端口引脚 ( P0[3]、P1[5] ) )。
V <sub>IL</sub>	输入低电平	-	-	0.8	V	V <sub>dd</sub> = 3.0 至 5.25.
V <sub>IH</sub>	输入高电平	2.1	-	-	V	V <sub>dd</sub> = 3.0 至 5.25.
V <sub>H</sub>	输入带回	-	60	-	mV	
I <sub>IL</sub>	输入泄漏电流 ( 绝对值 )	-	1	-	nA	大约测试至 1 μA.
C <sub>IN</sub>	作为输入端的引脚上的电容性负荷	-	3.5	10	pF	取决于封装和引脚。温度 = 25°C.
C <sub>OUT</sub>	作为输出端的引脚上的电容性负荷	-	3.5	10	pF	取决于封装和引脚。温度 = 25°C.

**表 16. GPIO 的 2.7V 直流特性**

符号	描述	最小值	典型值	最大值	单位	注释
R <sub>PU</sub>	上拉电阻	4	5.6	8	kΩ	
R <sub>PD</sub>	拉下电阻	4	5.6	8	kΩ	
V <sub>OH</sub>	高输出电平	V <sub>dd</sub> - 0.4	-	-	V	I <sub>OH</sub> = 2.5 mA ( 6.25 典型值 ), V <sub>dd</sub> = 2.4 至 3.0V ( 16 mA 最大值, 50 mA 典型值的联合 I <sub>OH</sub> 预算 )。
V <sub>OL</sub>	低输出电平	-	-	0.75	V	I <sub>OL</sub> = 10 mA, V <sub>dd</sub> = 2.4 至 3.0V ( 90 mA 的最大联合 I <sub>OL</sub> 预算值 )。
V <sub>IL</sub>	输入低电平	-	-	0.75	V	V <sub>dd</sub> = 2.4 至 3.0.
V <sub>IH</sub>	输入高电平	2.0	-	-	V	V <sub>dd</sub> = 2.4 至 3.0.
V <sub>H</sub>	输入带回	-	90	-	mV	

**表 16. GPIO 的 2.7V 直流特性 ( 继续 )**

符号	描述	最小值	典型值	最大值	单位	注释
$I_{IL}$	输入泄漏电流 ( 绝对值 )	-	1	-	nA	大约测试至 1 $\mu$ A.
$C_{IN}$	作为输入端的引脚上的电容性负荷	-	3.5	10	pF	取决于封装和引脚。温度 = 25°C.
$C_{OUT}$	作为输出端的引脚上的电容性负荷	-	3.5	10	pF	取决于封装和引脚。温度 = 25°C.

**运算放大器直流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 ° C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 17. 运算放大器的 5V 直流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$V_{OSOA}$	输入偏置电压 ( 绝对值 )	-	2.5	15	mV	
$TCV_{OSOA}$	平均输入偏置电压漂移	-	10	-	$\mu\text{V}/^{\circ}\text{C}$	
$I_{EBOA}^a$	输入泄漏电流 ( Port 0 模拟引脚 )	-	200	-	pA	大约测试至 1 $\mu$ A.
$C_{INOA}$	输入电容值 ( Port 0 模拟引脚 )	-	4.5	9.5	pF	取决于封装和引脚。温度 = 25°C.
$V_{CMOA}$	共模电压范围	0.0	-	Vdd - 1	V	
$G_{OLOA}$	开环增益	-	80	-	dB	
$I_{SOA}$	放大器供电电流	-	10	30	$\mu$ A	

a. 典型特性：Port 0 引脚 0 的  $I_{EBOA}$  在 25 ° C 下小于 1 nA；超过一定温度为 50 nA。使用端口 0 的引脚 1-7 获得最低泄漏电流 200 nA。

**表 18. 运算放大器的 3.3V 直流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$V_{OSOA}$	输入偏置电压 ( 绝对值 )	-	2.5	15	mV	
$TCV_{OSOA}$	平均输入偏置电压漂移	-	10	-	$\mu\text{V}/^{\circ}\text{C}$	
$I_{EBOA}^a$	输入泄漏电流 ( Port 0 模拟引脚 )	-	200	-	pA	大约测试至 1 $\mu$ A.
$C_{INOA}$	输入电容值 ( Port 0 模拟引脚 )	-	4.5	9.5	pF	取决于封装和引脚。温度 = 25°C.
$V_{CMOA}$	共模电压范围	0	-	Vdd - 1	V	
$G_{OLOA}$	开环增益	-	80	-	dB	
$I_{SOA}$	放大器供电电流	-	10	30	$\mu$ A	

a. 典型特性：Port 0 引脚 0 的  $I_{EBOA}$  在 25 ° C 下小于 1 nA；超过一定温度为 50 nA。使用端口 0 的引脚 1-7 获得最低泄漏电流 200 nA。

**表 19. 运算放大器的 2.7V 直流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$V_{OSOA}$	输入偏置电压 ( 绝对值 )	-	2.5	15	mV	
$TCV_{OSOA}$	平均输入偏置电压漂移	-	10	-	$\mu\text{V}/^{\circ}\text{C}$	
$I_{EBOA}^a$	输入泄漏电流 ( Port 0 模拟引脚 )	-	200	-	pA	大约测试至 1 $\mu$ A.
$C_{INOA}$	输入电容值 ( Port 0 模拟引脚 )	-	4.5	9.5	pF	取决于封装和引脚。温度 = 25°C.
$V_{CMOA}$	共模电压范围	0	-	Vdd - 1	V	
$G_{OLOA}$	开环增益	-	80	-	dB	
$I_{SOA}$	放大器供电电流	-	10	30	$\mu$ A	

a. 典型特性：Port 0 引脚 0 的  $I_{EBOA}$  在 25 °C 下小于 1 nA；超过一定温度为 50 nA。使用端口 0 的引脚 1-7 获得最低泄漏电流 200 nA。

#### 低功率比较器直流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 °C 下的 5V，并仅作为设计指导值。

**表 20. 低功率比较器直流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$V_{REFLPC}$	低功率比较器 (LPC) 基准电压范围	0.2	–	$V_{dd} - 1$	V	
$I_{SLPC}$	LPC 供电电流	–	10	40	$\mu\text{A}$	
$V_{OSLPC}$	LPC 电压偏置	–	2.5	30	mV	

#### 开关模式泵直流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 21. 直流开关模式泵 (SMP) 规格**

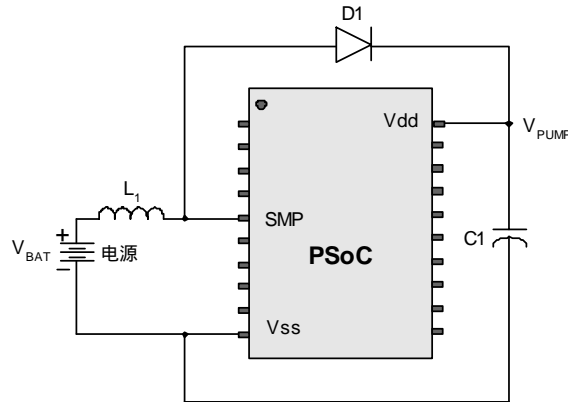
符号	描述	最小值	典型值	最大值	单位	注释
$V_{PUMP5V}$	开关模式泵供给 5V 输出电压	4.75	5.0	5.25	V	脚注的配置。 <sup>a</sup> 平均值，忽略波纹部分。SMP 跳闸电压设置为 5.0V。
$V_{PUMP3V}$	开关模式泵供给 3.3V 输出电压	3.00	3.25	3.60	V	脚注的配置。 <sup>a</sup> 平均值，忽略波纹部分。SMP 跳闸电压设置为 3.25V。
$V_{PUMP2V}$	开关模式泵供给 2.6V 输出电压	2.45	2.55	2.80	V	脚注的配置。 <sup>a</sup> 平均值，忽略波纹部分。SMP 跳闸电压设置为 2.55V。
$I_{PUMP}$	可提供的输出电流 $V_{BAT} = 1.8\text{V}, V_{PUMP} = 5.0\text{V}$ $V_{BAT} = 1.5\text{V}, V_{PUMP} = 3.25\text{V}$ $V_{BAT} = 1.3\text{V}, V_{PUMP} = 2.55\text{V}$	5 8 8	– – –	– – –	mA mA mA	脚注的配置。 <sup>a</sup> SMP 跳闸电压设置为 5.0V。 SMP 跳闸电压设置为 3.25V。 SMP 跳闸电压设置为 2.55V。
$V_{BAT5V}$	电池供给的输入电压范围	1.8	–	5.0	V	脚注的配置。 <sup>a</sup> SMP 跳闸电压设置为 5.0V。
$V_{BAT3V}$	电池供给的输入电压范围	1.0	–	3.3	V	脚注的配置。 <sup>a</sup> SMP 跳闸电压设置为 3.25V。
$V_{BAT2V}$	电池供给的输入电压范围	1.0	–	2.8	V	脚注的配置。 <sup>a</sup> SMP 跳闸电压设置为 2.55V。
$V_{BATSTART}$	从电池供给起动的最小输入电压	1.2	–	–	V	脚注的配置。 <sup>a</sup> $T_A = -40^{\circ}\text{C}$ 。下为 $0^{\circ}\text{C} \leq T_A \leq 100^{\circ}\text{C}$ 。1.25V
$\Delta V_{PUMP\_Line}$	线性调压 (在 $V_i$ 范围内)	–	5	–	% $V_O$	脚注的配置。 <sup>a</sup> $V_O$ 为由第 24 页表 23 的 DC POR 和 LVD 规格内的 VM[2.0] 设置值所规定的 "开关模式泵跳闸的 Vdd 数值"。
$\Delta V_{PUMP\_Load}$	负荷调节	–	5	–	% $V_O$	脚注的配置。 <sup>a</sup> $V_O$ 为由第 22 页表 3-13 的 DC POR 和 LVD 规格内的 VM[2.0] 设置值所规定的 "开关模式泵跳闸的 Vdd 数值"。
$\Delta V_{PUMP\_Ripple}$	输出电压波纹 (取决于电容 / 负载)	–	100	–	mVpp	脚注的配置。 <sup>a</sup> 负荷为 5 mA。

表 21. 直流开关模式泵 (SMP) 规格 (continued)

符号	描述	最小值	典型值	最大值	单位	注释
E <sub>3</sub>	效率	35	50	–	%	脚注的配置。 <sup>a</sup> 负荷为 5 mA。SMP 跳闸电压设置为 3.25V。
E <sub>2</sub>	效率	35	80	–	%	对应于 I <sub>load</sub> = 1mA, V <sub>PUMP</sub> = 2.55V, V <sub>BAT</sub> = 1.3V, 10 uH 电感, 1 uF 电容和肖特基二极管。
F <sub>PUMP</sub>	开关频率	–	1.3	–	MHz	
DC <sub>PUMP</sub>	开关占空比	–	50	–	%	

a. L<sub>1</sub> = 2 mH 电感器, C<sub>1</sub> = 10 mF 电容器, D<sub>1</sub> = 肖特基二极管。参见下图。

图 15. 基本切换模式激励电路





**模拟多路复用器总线直流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于  $25^{\circ}\text{C}$  下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 22. 直流模拟多路复用器总线的交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
R <sub>SW</sub>	至共用模拟总线的开关电阻	-	-	400	W	V <sub>dd</sub> ≥ 2.7V 2.4V ≤ V <sub>dd</sub> ≤ 2.7V
				800	W	
R <sub>VDD</sub>	初始化开关至 V <sub>dd</sub> 的电阻值	-	-	800	W	

**POR 和 LVD 直流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于  $25^{\circ}\text{C}$  下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 23. POR 和 LVD 直流规格**

符号	描述	最小值	典型值	最大值	单位	注释	
V <sub>PPOR0</sub> V <sub>PPOR1</sub> V <sub>PPOR2</sub>	PPOR 跳闸的 V <sub>dd</sub> 值 PORLEV[1:0] = 00b PORLEV[1:0] = 01b PORLEV[1:0] = 10b	-	2.36 2.82 4.55	2.40 2.95 4.70	V V V	在启动期间，V <sub>dd</sub> 必须大于或等于 2.5 V，从 XRES 引脚复位，或从监视定时器复位。	
V <sub>LVD0</sub> V <sub>LVD1</sub> V <sub>LVD2</sub> V <sub>LVD3</sub> V <sub>LVD4</sub> V <sub>LVD5</sub> V <sub>LVD6</sub> V <sub>LVD7</sub>	LVD 跳闸的 V <sub>dd</sub> 值 VM[2:0] = 000b VM[2:0] = 001b VM[2:0] = 010b VM[2:0] = 011b VM[2:0] = 100b VM[2:0] = 101b VM[2:0] = 110b VM[2:0] = 111b	2.40 2.85 2.95 3.06 4.37 4.50 4.62 4.71	2.45 2.92 3.02 3.13 4.48 4.64 4.73 4.81	2.51 <sup>a</sup> 2.99 <sup>b</sup> 3.09 3.20 4.55 4.75 4.83 4.95	V V V V V V V V		
V <sub>PUMP0</sub> V <sub>PUMP1</sub> V <sub>PUMP2</sub> V <sub>PUMP3</sub> V <sub>PUMP4</sub> V <sub>PUMP5</sub> V <sub>PUMP6</sub> V <sub>PUMP7</sub>	PUMP 跳闸的 V <sub>dd</sub> 值 VM[2:0] = 000b VM[2:0] = 001b VM[2:0] = 010b VM[2:0] = 011b VM[2:0] = 100b VM[2:0] = 101b VM[2:0] = 110b VM[2:0] = 111b	2.45 2.96 3.03 3.18 4.54 4.62 4.71 4.89	2.55 3.02 3.10 3.25 4.64 4.73 4.82 5.00	2.62 <sup>c</sup> 3.09 3.16 3.32 <sup>d</sup> 4.74 4.83 4.92 5.12	V V V V V V V V		

- a. 对于正在下降的供电电压，总是高于 V<sub>PPOR</sub> (PORLEV = 00)50 mV 以上。
- b. 对于正在下降的供电电压，总是高于 V<sub>PPOR</sub> (PORLEV = 01)50 mV 以上。
- c. 总是高于 V<sub>LVD0</sub>.50 mV 以上。
- d. 总是高于 V<sub>LVD3</sub>.50 mV 以上。

**编程操作直流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于  $25^{\circ}\text{C}$  下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 24. 编程操作直流规格**

符号	描述	最小值	典型值	最大值	单位	注释
V <sub>ddIWRIT E</sub>	闪存写入操作的供电电压	2.70	—	—	V	
I <sub>DDP</sub>	执行编程操作或校验操作期间的供电电压	—	5	25	mA	
V <sub>ILP</sub>	执行编程操作或校验操作期间的输入低电压	—	—	0.8	V	
V <sub>IHP</sub>	执行编程操作或校验操作期间的输入高电压	2.2	—	—	V	
I <sub>ILP</sub>	在执行编程操作或校验期间，在将电压 V <sub>ilp</sub> 施加于 P1[0] 或 P1[1] 引脚之时的输入电流。	—	—	0.2	mA	用于驱动内部下拉电阻。
I <sub>IHP</sub>	在执行编程操作或校验操作期间，将电压 V <sub>ihp</sub> 施加到引脚 P1[0] 或 P1[1] 上时的输入电流	—	—	1.5	mA	用于驱动内部下拉电阻。
V <sub>OLV</sub>	在执行编程操作或校验操作期间的输出低电压	—	—	V <sub>ss</sub> + 0.75	V	
V <sub>OHV</sub>	在执行编程操作或校验操作期间的输出高电压	V <sub>dd</sub> - 1.0	—	V <sub>dd</sub>	V	
Flash <sub>ENP B</sub>	闪存耐久性（每个模块）	50,000	—	—	—	每个模块的擦除 / 写入循环。
Flash <sub>ENT</sub>	闪存耐久性（总计） <sup>a</sup>	1,800,000	—	—	—	擦除 / 写入循环
Flash <sub>DR</sub>	闪存数据保留时间	10	—	—	Years	

- a. 最大允许执行 36 x 50000 次模块耐久性操作循环。这项规格可以在下操作方式之间进行平衡，即，36x1 个模块每个最大 50000 次循环的操作，36x2 个模块每个最大 25000 次循环的操作，或者 36x4 个模块每个最大 12500 次循环的操作（以限制总循环数量到 36x50000 次，而且让任何一个模块的操作均不会超过 50000 次循环）。
- b. 对于全工业工作范围，用户必须采用温度传感器用户模块（FlashTemp），并在写入操作前，将检测结果送入到温度参数。请参见“闪存 API 应用笔记 AN2015 以获取更多信息，此笔记位于 <http://www.cypress.com> 网址的“应用笔记”部分之下以获取更多信息。

## 交流电气特性

### 芯片级交流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于  $25^{\circ}\text{C}$  下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 25. 5V 和 3.3V 交流 GPIO 规格**

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>IMO24</sub>	24 MHz 的内部主振荡器频率	23.4	24	24.6 <sup>a,b,c</sup>	MHz	采用出厂修整数值针对 5V 或 3.3V 运行条件进行了修整。参见第 18 页的图 14。SLIMO 模式 =0。
F <sub>IMO6</sub>	6 MHz 的内部主振荡器频率	5.75	6	6.35 <sup>a,b,c</sup>	MHz	采用出厂修整数值针对 5V 或 3.3V 运行条件进行了修整。参见第 18 页的图 14。SLIMO 模式 =1。
F <sub>CPU1</sub>	CPU 频率 (5V 标称值)	0.93	24	24.6 <sup>a,b</sup>	MHz	只有在 SLIMO 模式 =0 时为 24 MHz。
F <sub>CPU2</sub>	CPU 频率 (3.3V 标称值)	0.93	12	12.3 <sup>b,c</sup>	MHz	
F <sub>BLK5</sub>	数字模块频率 (5V 标称值)	0	48	49.2 <sup>a,b,d</sup>	MHz	参见下面的数字模块交流规格。
F <sub>BLK33</sub>	数字模块频率 (3.3V 标称值)	0	24	24.6 <sup>b,d</sup>	MHz	
F <sub>32K1</sub>	内部低速振荡器频率	15	32	64	kHz	
Jitter32k	32 kHz RMS 周期抖动	-	100	200	ns	
Jitter32k	32 kHz 峰值间周期抖动	-	1400	-		
T <sub>XRST</sub>	外部复位脉冲宽度	10	-	-	μs	
DC24M	24 MHz 占空比	40	50	60	%	
Step24M	24 MHz 修整步幅大小	-	50	-	kHz	
Fout48M	48 MHz 输出频率	46.8	48.0	49.2 <sup>a,c</sup>	MHz	已修整。采用出厂修整数值。
Jitter24M1	24 MHz 峰间值周期抖动 (IMO)	-	600		ps	
F <sub>MAX</sub>	在列输入或行输出处的信号最大频率。	-	-	12.3	MHz	
T <sub>RAMP</sub>	供电上升时间	0	-	-	μs	

a.  $4.75\text{V} < V_{dd} < 5.25\text{V}$ 。

b. 精度源自于内部主振荡器以及针对 V<sub>dd</sub> 范围的适当修整。

c.  $3.0\text{V} < V_{dd} < 3.6\text{V}$ 。参见应用笔记 AN2012 "针对双电压范围运行调整 PSoC 微控制器修整值" 中有关运行在 3.3V 下的修整信息。

d. 参见具体用户模块数据单中有关用户模块最大频率信息。

**表 26. 芯片级的 2.7V 交流特性**

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>IMO12</sub>	12 MHz 的内部主振荡器频率	11.5	12	12.7 <sup>a,b,c</sup>	MHz	采用出厂修整数值针对 2.7V 运行条件进行了修整。参见第 18 页的图 14。SLIMO 模式 =1。
F <sub>IMO6</sub>	6 MHz 的内部主振荡器频率	5.75	6	6.35 <sup>a,b,c</sup>	MHz	采用出厂修整数值针对 2.7V 运行条件进行了修整。参见第 18 页的图 14。SLIMO 模式 =1。
F <sub>CPU1</sub>	CPU 频率 (2.7V 标称值)	0.093	3	3.15 <sup>a,b</sup>	MHz	只有在 SLIMO 模式 =0 时为 24 MHz。
F <sub>BLK27</sub>	数字模块频率 (2.7V 标称值)	0	12	12.5 <sup>a,b,c</sup>	MHz	参见下面的数字模块交流规格。
F <sub>32K1</sub>	内部低速振荡器频率	8	32	96	kHz	
Jitter32k	32 kHz RMS 周期抖动	-	150	200	ns	

表 26. 芯片级的 2.7V 交流特性

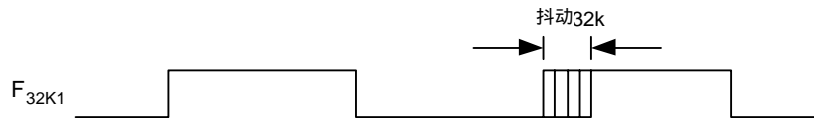
符号	描述	最小值	典型值	最大值	单位	注释
Jitter32k	32 kHz 峰值间周期抖动	-	1400	-		
T <sub>XRST</sub>	外部复位脉冲宽度	10	-	-	μs	
F <sub>MAX</sub>	在列输入或行输出处的信号最大频率。	-	-	12.3	MHz	
T <sub>RAMP</sub>	供电上升时间	0	-	-	μs	

- 2.4V < V<sub>dd</sub> < 3.0V.
- 精度来自于内部主振荡器以及针对 V<sub>dd</sub> 范围的适当修整。
- 参见应用笔记 AN2012 " 针对双电压范围运行调整 PSoC 微控制器修整值 " 中有关用户模块最大频率的信息。

图 16. 24 MHz 周期抖动 (IMO) 时序图



图 17. 32 kHz 周期抖动 (ILO) 时序图



通用 IO 的交流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和 -40°C ≤ T<sub>A</sub> ≤ 85°C, 3.0V 至 3.6V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 或者 2.4V 至 3.0V 以及 -40°C ≤ T<sub>A</sub> ≤ 85°C, 典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V, 并仅作为设计指导值。

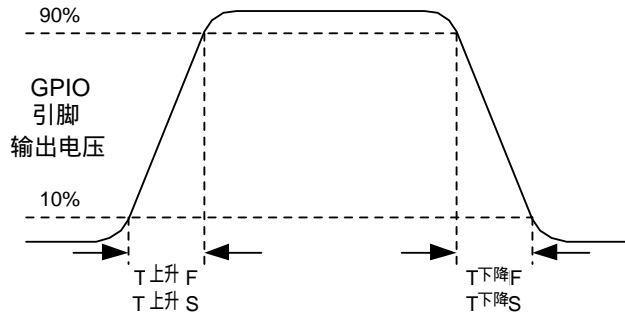
表 27. GPIO 的 5V 和 3.3V 交流规格

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>GPIO</sub>	GPIO 工作频率	0	-	12	MHz	Normal Strong Mode
TRiseF	上升时间, 正常强模式, Cload = 50 pF	3	-	18	ns	V <sub>dd</sub> = 4.5 至 5.25V, 10% - 90%
TFallF	下降时间, 正常强模式, Cload = 50 pF	2	-	18	ns	V <sub>dd</sub> = 4.5 至 5.25V, 10% - 90%
TRiseS	上升时间, 慢速强模式, Cload = 50 pF	7	27	-	ns	V <sub>dd</sub> = 3 至 5.25V, 10% - 90%
TFallS	下降时间, 慢速强模式, Cload = 50 pF	7	22	-	ns	V <sub>dd</sub> = 3 至 5.25V, 10% - 90%

表 28. GPIO 的 2.7V 直流特性

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>GPIO</sub>	GPIO 工作频率	0	-	3	MHz	Normal Strong Mode
TRiseF	上升时间, 正常强模式, Cload = 50 pF	6	-	50	ns	V <sub>dd</sub> = 2.4 至 3.0V, 10% - 90%
TFallF	下降时间, 正常强模式, Cload = 50 pF	6	-	50	ns	V <sub>dd</sub> = 2.4 至 3.0V, 10% - 90%
TRiseS	上升时间, 慢速强模式, Cload = 50 pF	18	40	120	ns	V <sub>dd</sub> = 2.4 至 3.0V, 10% - 90%
TFallS	下降时间, 慢速强模式, Cload = 50 pF	18	40	120	ns	V <sub>dd</sub> = 2.4 至 3.0V, 10% - 90%

图 18. GPIO 时序图



**运算放大器交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 ° C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 29. 运算放大器交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$T_{\text{COMP}}$	比较器模式响应时间，50 mV 过驱动			100 200	ns ns	$V_{\text{dd}} \geq 3.0\text{V}$ . $2.4\text{V} < V_{\text{cc}} < 3.0\text{V}$ .

**低功率比较器交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 ° C 下的 5V，并仅作为设计指导值。

**表 30. 低功率比较器交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$T_{\text{RLPC}}$	LPC 响应时间	-	-	50	$\mu\text{s}$	$\geq 50$ 过驱动比较器基准值设置在 $V_{\text{REFLPC}}$ 以内

**模拟多路复用器总线交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 ° C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 31. 模拟多路复用器总线交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
$F_{\text{SW}}$	开关速率	-	-	3.17	MHz	

**数字模块交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 32. 5V 和 3.3V 交流 GPIO 规格**

功能	描述	最小值	典型值	最大值	单位	注释
全部功能	最大模块时钟发生频率 (> 4.75V)			49.2	MHz	4.75V < Vdd < 5.25V.
	最大模块时钟发生频率 (< 4.75V)			24.6	MHz	3.0V < Vdd < 4.75V.
定时器	捕获脉冲宽度	50 <sup>a</sup>	–	–	ns	
	最大频率，无捕获	–	–	49.2	MHz	4.75V < Vdd < 5.25V.
	最大频率，有或无捕获	–	–	24.6	MHz	
计数器	启用脉冲宽度	50	–	–	ns	
	最大频率，无启用输入	–	–	49.2	MHz	4.75V < Vdd < 5.25V.
	最大频率，启用输入	–	–	24.6	MHz	
死带	截止脉冲宽度：					
	异步重启模式	20	–	–	ns	
	同步重启模式	50	–	–	ns	
	禁用模式	50	–	–	ns	
	最大频率	–	–	49.2	MHz	4.75V < Vdd < 5.25V.
CRCPRS (伪随机序列发生器模式)	最大输入时钟频率	–	–	49.2	MHz	4.75V < Vdd < 5.25V.
CRCPRS (CRC 模式)	最大输入时钟频率	–	–	24.6	MHz	
SPIM	最大输入时钟频率	–	–	8.2	MHz	由于采用 2 倍过时钟，在 4.1 MHz 的最大数据速率。
SPIS	最大输入时钟频率	–	–	4.1	MHz	
	发送之间的 SS_Negated 信号的宽度	50	–	–	ns	
发送器	最大输入时钟频率	–	–	24.6	MHz	由于采用 8 倍过时钟，在 3.08 MHz 的最大数据速率。
	最大输入时钟频率，比 Vdd 4.75V，2 个停止位	–	–	49.2	MHz	由于采用 8 倍过时钟，在 6.15 MHz 的最大数据速率。
接收者	最大输入时钟频率	–	–	24.6	MHz	由于采用 8 倍过时钟，在 3.08 MHz 的最大数据速率。
	最大输入时钟频率，比 Vdd 4.75V，2 个停止位	–	–	49.2	MHz	由于采用 8 倍过时钟，在 6.15 MHz 的最大数据速率。

a. 50 ns 最小输入脉冲宽度以运行在 12 MHz (84 ns 标称周期) 的输入同步器为基础。



**表 33. 数字模块的 2.7V 交流规格**

功能	描述	最小值	典型值	最大值	单位	注释
全部功能	最大模块时钟发生频率			12.7	MHz	2.4V < Vdd < 3.0V.
定时器	捕获脉冲宽度	100 <sup>a</sup>	–	–	ns	
	最大频率, 有或无捕获	–	–	12.7	MHz	
计数器	启用脉冲宽度	100	–	–	ns	
	最大频率, 无启用输入	–	–	12.7	MHz	
	最大频率, 启用输入	–	–	12.7	MHz	
死带	截止脉冲宽度:					
	异步重启模式	20	–	–	ns	
	同步重启模式	100	–	–	ns	
	禁用模式	100	–	–	ns	
	最大输入时钟频率	–	–	12.7	MHz	
CRCPRS (PRS 模式)	最大输入时钟频率	–	–	12.7	MHz	
CRCPRS (CRC 模式)	最大输入时钟频率	–	–	12.7	MHz	
SPIM	最大输入时钟频率	–	–	6.35	MHz	由于采用 2 倍过时钟, 在 3.17 MHz 的最大数据速率。
SPIS	最大输入时钟频率	–	–	4.1	MHz	
	发送之间的 SS_ Negated 信号的宽度	100	–	–	ns	
发送器	最大输入时钟频率	–	–	12.7	MHz	由于采用 8 倍过时钟, 在 1.59 MHz 的最大数据速率。
接收者	最大输入时钟频率	–	–	12.7	MHz	由于采用 8 倍过时钟, 在 1.59 MHz 的最大数据速率。

a. 100 ns 最小输入脉冲宽度以运行在 12 MHz (84 ns 标称周期) 的输入同步器为基础

**外部时钟交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值: 这范围分别是: 4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 典型参数适用于 25 ° C 下的 5V、3.3V 或 2.7V, 并仅作为设计指导值。

**表 34. 外部时钟的 5V 交流规格**

符号	描述	最小值	典型值	最大值	单位
F <sub>OSCEXT</sub>	频率	0.093	–	24.6	MHz
–	高电平期	20.6	–	5300	ns
–	低电平期	20.6	–	–	ns
–	IMO 加电升压至开关动作	150	–	–	μs

**表 35. 外部时钟的 3.3V 交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>OSCEXT</sub>	CPU 时钟频率进行 1 分频	0.093	–	12.3	MHz	在 3.3V 下最大 CPU 频率为 12 MHz。CPU 时钟分频器设置为 1，外部时钟必须符合最大频率和占空比要求。
F <sub>OSCEXT</sub>	频率等于 CPU 时钟进行 2 或以上倍数的分频	0.186	–	24.6	MHz	如果外部时钟频率大于 12 MHz，CPU 时钟分频器必须设置为 2 或更大。在这种情况下，CPU 时钟分频器将确保 50% 的占空比要求得到满足。
–	在 CPU 时钟进行 1 分频的高电平期	41.7	–	5300	ns	
–	在 CPU 时钟进行 1 分频的低电平期	41.7	–	–	ns	
–	IMO 加电升压至开关动作	150	–	–	μs	

**表 36. 外部时钟的 2.7V 交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
F <sub>OSCEXT</sub>	频率进行 CPU 时钟频率 1 分频	0.093	–	3.08	MHz	在 2.7V 下最大 CPU 频率为 3 MHz。CPU 时钟分频器设置为 1，外部时钟必须符合最大频率和占空比要求。
F <sub>OSCEXT</sub>	频率等于 CPU 时钟进行 2 或以上倍数的分频	0.186	–	6.35	MHz	如果外部时钟频率大于 3 MHz，CPU 时钟分频器必须设置为 2 或更大。在这种情况下，CPU 时钟分频器将确保 50% 的占空比要求得到满足。
–	在 CPU 时钟进行 1 分频的高电平期	160	–	5300	ns	
–	在 CPU 时钟进行 1 分频的低电平期	160	–	–	ns	
–	IMO 加电升压至开关动作	150	–	–	μs	

**编程操作的交流规格**

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，典型参数适用于 25 °C 下的 5V、3.3V 或 2.7V，并仅作为设计指导值。

**表 37. 编程操作的交流规格**

符号	描述	最小值	典型值	最大值	单位	注释
T <sub>RSCLK</sub>	SCLK 的上升时间	1	–	20	ns	
T <sub>FSCLK</sub>	SCLK 的下降时间	1	–	20	ns	
T <sub>SSCLK</sub>	至 SCLK 下降沿为止的数据建立时间	40	–	–	ns	
T <sub>HSCLK</sub>	从 SCLK 下降沿开始的数据保持时间	40	–	–	ns	
F <sub>SCLK</sub>	SCLK 的频率	0	–	8	MHz	
T <sub>ERASEB</sub>	闪存擦除时间（区块）	–	15	–	ms	
T <sub>WRITE</sub>	闪存区块写入时间	–	30	–	ms	
T <sub>DSCLK</sub>	从 SCLK 下降沿开始的数据输出延迟	–	–	45	ns	3.6 < V <sub>dd</sub>
T <sub>DSCLK3</sub>	从 SCLK 下降沿开始的数据输出延迟	–	–	50	ns	3.0 ≤ V <sub>dd</sub> ≤ 3.6
T <sub>DSCLK2</sub>	从 SCLK 下降沿开始的数据输出延迟	–	–	70	ns	2.4 ≤ V <sub>dd</sub> ≤ 3.0

*I<sup>2</sup>C* 的交流规格

下面的表格列出了如下各个电压和温度范围内的保证最大规格值和最小规格值：这范围分别是：4.75V 至 5.25V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 3.0V 至 3.6V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 或者 2.4V 至 3.0V 以及  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 典型参数适用于  $25^{\circ}\text{C}$  下的 5V、3.3V 或 2.7V, 并仅作为设计指导值。

**表 38. 在 V<sub>dd</sub> 3.0V 条件下的 I<sup>2</sup>C SDA 和 SCL 引脚的交流特性**

符号	描述	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
F <sub>SCL I2C</sub>	SCL 时钟频率	0	100	0	400	kHz
T <sub>HDSTAI2C</sub>	保持时间（重复）启动条件。在这段周期后，发生第 1 个时钟脉冲。	4.0	—	0.6	—	μs
T <sub>LOWI2C</sub>	SCL 时钟的低电平期	4.7	—	1.3	—	μs
T <sub>HIGHI2C</sub>	SCL 时钟的高电平期	4.0	—	0.6	—	μs
T <sub>SUSTAI2C</sub>	重复启动条件的建立时间	4.7	—	0.6	—	μs
T <sub>HDDATI2C</sub>	数据保持时间	0	—	0	—	μs
T <sub>SUDATI2C</sub>	数据建立时间	250	—	100 <sup>a</sup>	—	ns
T <sub>SUSTOI2C</sub>	停止条件的建立时间	4.0	—	0.6	—	μs
T <sub>BUFI2C</sub>	停止和启动条件之间的总线空闲时间	4.7	—	1.3	—	μs
T <sub>SPI2C</sub>	由输入滤波器抑制的尖峰脉冲的脉冲宽度	—	—	0	50	ns

a. 在标准模式的 I<sup>2</sup>C 总线系统内，可以运行快速模式的 I<sup>2</sup>C 总线器件，但要满足  $t_{\text{SU;DAT}} \geq 250 \text{ ns}$  的要求。如果这个器件没有将 SCL 信号的低电平期拉展，则将这样自动执行。如果这个器件将 SCL 信号的低电平期拉展了，则必须在 SCL 线路释放前将下一个数据位输出至 SDA 线路  $t_{\text{rmax}} + t_{\text{SU;DAT}} = 1000 + 250 = 1250 \text{ ns}$  (根据标准模式 I<sup>2</sup>C 总线规格)

**表 39. 在 2.7V 条件下的 I<sup>2</sup>C SDA 和 SCL 引脚的交流特性 (不支持快速模式)**

符号	描述	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
F <sub>SCL I2C</sub>	SCL 时钟频率	0	100	—	—	kHz
T <sub>HDSTAI2C</sub>	保持时间（重复）启动条件。在这段周期后，发生第 1 个时钟脉冲。	4.0	—	—	—	μs
T <sub>LOWI2C</sub>	SCL 时钟的低电平期	4.7	—	—	—	μs
T <sub>HIGHI2C</sub>	SCL 时钟的高电平期	4.0	—	—	—	μs
T <sub>SUSTAI2C</sub>	重复启动条件的建立时间	4.7	—	—	—	μs
T <sub>HDDATI2C</sub>	数据保持时间	0	—	—	—	μs
T <sub>SUDATI2C</sub>	数据建立时间	250	—	—	—	ns
T <sub>SUSTOI2C</sub>	停止条件的建立时间	4.0	—	—	—	μs
T <sub>BUFI2C</sub>	停止和启动条件之间的总线空闲时间	4.7	—	—	—	μs
T <sub>SPI2C</sub>	由输入滤波器抑制的尖峰脉冲的脉冲宽度	—	—	—	—	ns

图 19. I<sup>2</sup>C Bus 上的快速 / 标准模式的时序定义

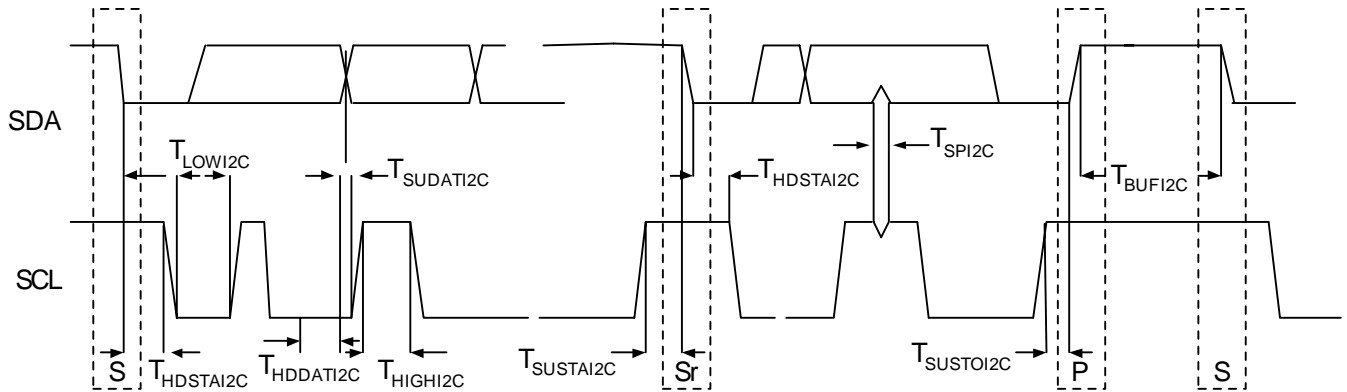




图 22. 28- 引脚 (210- 密尔) SSOP

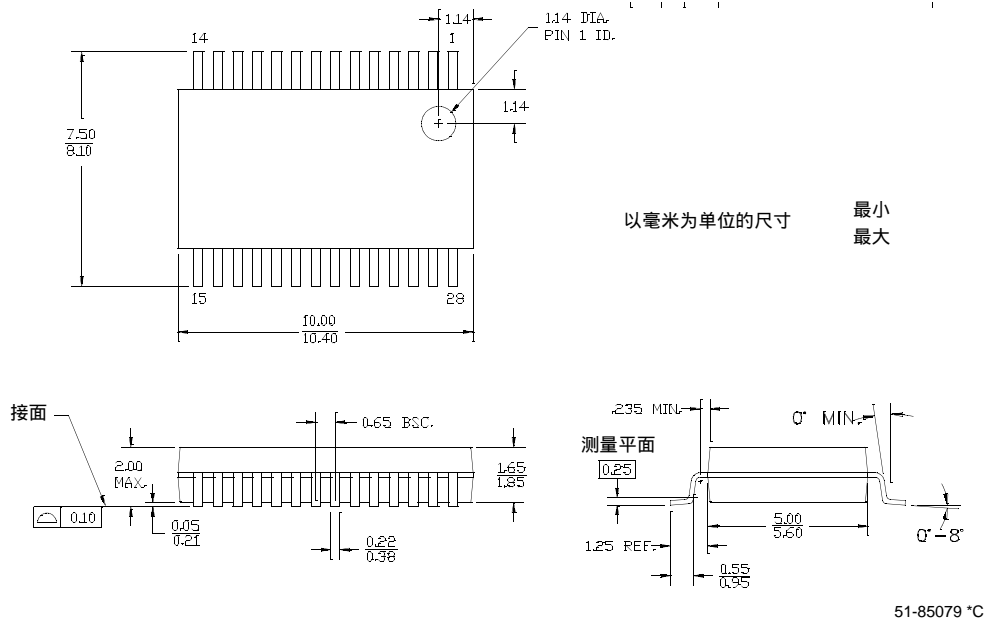
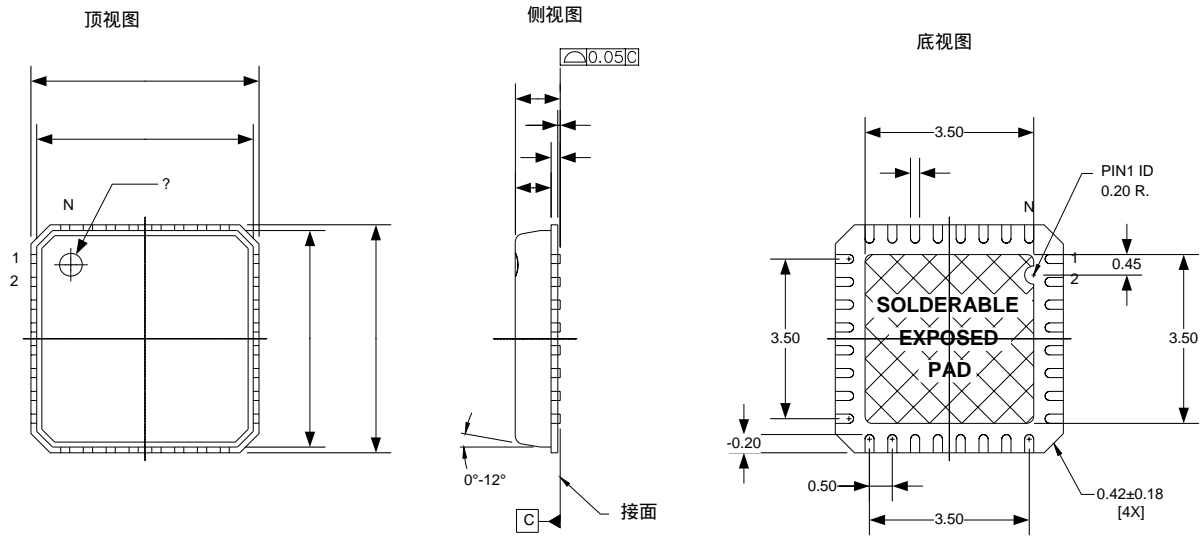


图 23. 32- 引脚 (5x5 mm 0.93 最大值) QFN

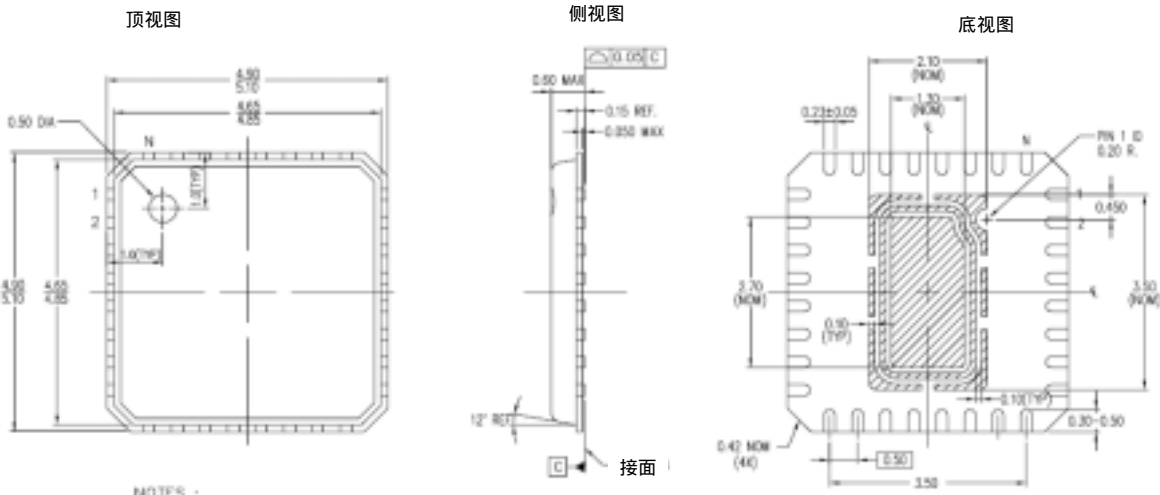


此点的 E-PAD X ,Y 为 3.53 mm ,3.53 mm( +/- 0.11mm )

51-85188 \*B



图 24. 32- 引脚 (5x5 mm 0.60 最大值) QFN



NOTES :

- 安装区域为裸露金属
- 电源 # MO-220
- 以毫米为单位的尺寸
- 单位包装重量 :

最小  
最大

: 0.0354 克

— 包装代码 —

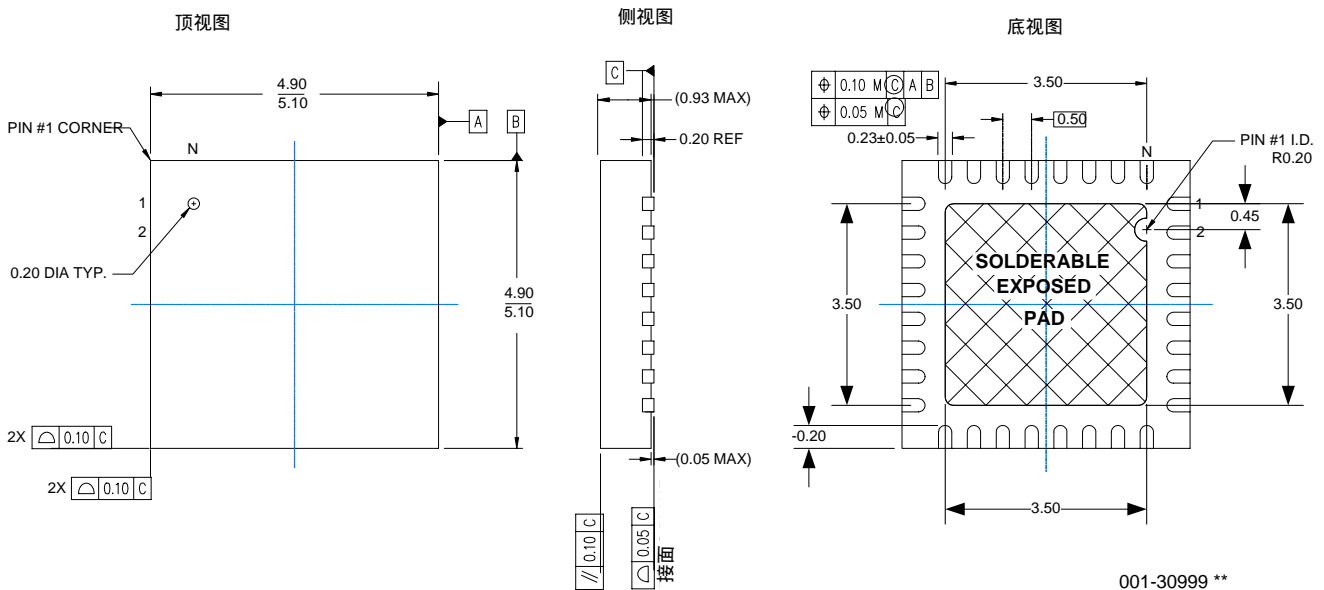
部件编号	说明
LJ32B	标准
LK32B	无铅

此点的 E-PAD X, Y 为 3.53 mm, 3.53 mm ( +/- 0.11mm )

001-06392 \*A

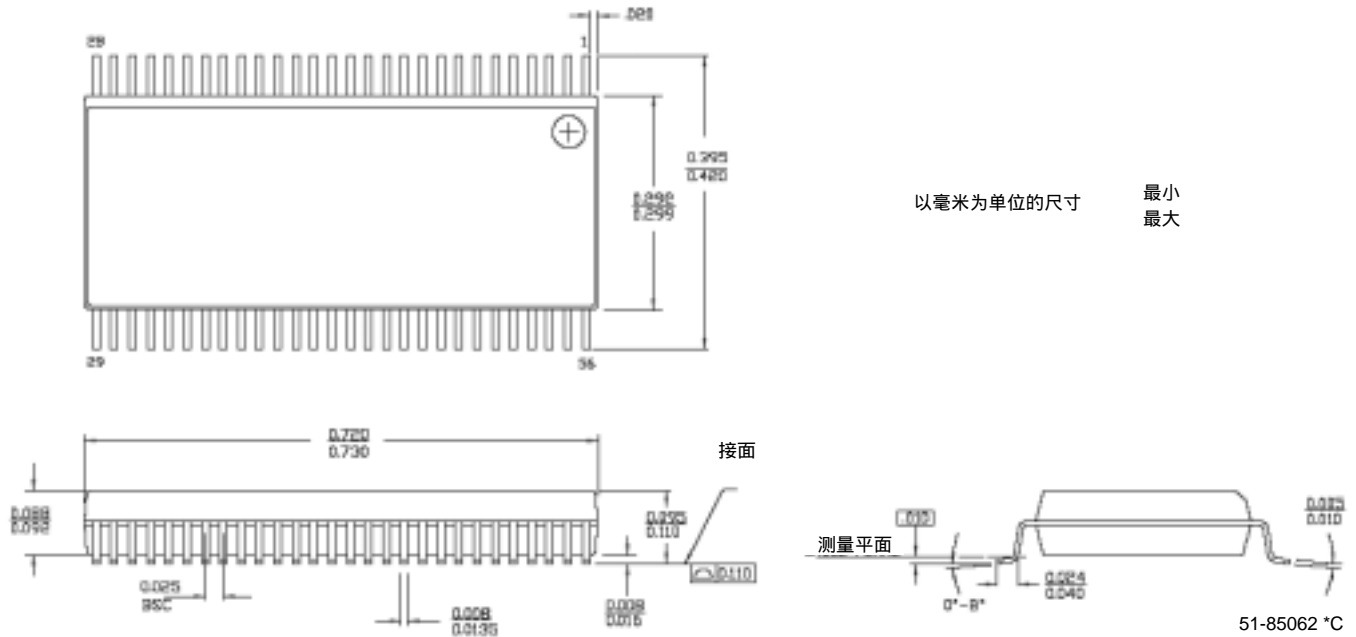
**重要注意事项：**有关安装 QFN 封装的最佳尺寸信息请参见应用笔记，  
[http://www.amkor.com/products/notes\\_papers/MLFAppNote.pdf](http://www.amkor.com/products/notes_papers/MLFAppNote.pdf).

图 25. 32- 引脚 锯 QFN 包



001-30999 \*\*

图 26. 56- 引脚 (300- 密尔) SSOP



### 热阻抗

表 40. 每种封装的热阻抗

封装	典型 $\theta_{JA}$ *	典型 $\theta_{JC}$
16 SOIC	123 °C/W	55 °C/W
20 SSOP	117 °C/W	41 °C/W
28 SSOP	96 °C/W	39 °C/W
32 QFN** 5x5 mm 0.60 MAX	27 °C/W	15 °C/W
32 QFN** 5x5 mm 0.93 MAX	22 °C/W	12 °C/W

\*  $T_J = T_A + \text{Power} \times \theta_{JA}$

\*\* 为了达到为标有 \*\* 标记封装规定的热阻抗值，中心垫层必须焊接到印刷电路板的接地层上。

### 回流焊峰值温度

以下是为了达到良好可焊性所需要的最低回流焊峰值温度。

表 41. 回流焊峰值温度

封装	最低峰值温度 *	最高峰值温度
16 SOIC	240°C	260°C
20 SSOP	240°C	260°C
28 SSOP	240°C	260°C
32 QFN	240°C	260°C

\* 根据焊剂熔点，可能要求采用更高的温度。钎焊的典型温度值，铅锡膏剂为  $220 \pm 50$  °C，锡银铜膏剂为  $245 \pm 50$  °C。请参见焊剂生产厂家的规格。

## 开发工具选择

本章介绍了包括 CY8C21x34 系列器件在内的全部现有 PSoC 器件系列产品的开发工具。

### 软件

#### PSoC Designer™

PSoC Designer 就是 PSoC 开发软件套件的核心。这款强健的软件产品已经得到了数千位 PSoC 开发者的使用，并已经在 5 年以来为 PSoC 设计提供了便利。PSoC Designer 可免费获得，其地址位于 <http://www.cypress.com> 的 "设计资源" >> "软件和驱动程序" 项下。

#### PSoC Express™

作为 PSoC 开发软件套件最新增加的成员，PSoC Express 是第一款可视内嵌系统设计工具，可供用户用于创建整个 PSoC 项目和生成简图、材料单和数据手册，且无需编写任何一行代码。用户可以直接运用应用程序对象来进行设计，如 LED、开关、传感器和风扇等。PSoC Express 也可免费获取，地址在 <http://www.cypress.com/psocexpress>。

#### PSoC 编程器

PSoC 编程器具有足够的灵活性，可以应用于开发过程中的试验台上，也适用于厂内编程操作，它既可以作为一种独立的编程应用程序来使用，也可以从 PSoC Designer 或 PSoC Express 中直接进行使用。PSoC Programmer software is compatible with both PSoC ICE-Cube In-Circuit Emulator and PSoC MiniProg. PSoC 编程器软件同时兼容 PSoC ICE-Cube 内电路仿真器和 PSoC MiniProg。PSoC 编程器也可免费获取，网址为 <http://www.cypress.com/psocprogrammer>。

#### CY3202-C iMAGEcraft C 语言编译

CY3202 属于 PSoC Designer 的可选购升级配件，并提供了 iMAGEcraft C 语言编译器。此工具可以从赛普拉斯在线商店购买。您在 <http://www.cypress.com> 上，单击网页最下端的在线商店购物车，然后单击 PSoC（可编程片上系统）以查看供货物品的最新清单。

### 开发套件

所有开发套件均可从赛普拉斯在线商店购得。

#### CY3215-DK 基本开发套件

CY3215-DK 可用于采用 PSoC Designer 进行原型构建和开发工作。这一套件支持内电路仿真，所采用的软件界面允许用户对处理器执行运行、暂停和单步运行操作并查看特定存储器地址的内容。它还能通过 PSoC Designer 支持先进的仿真功能。这个套件中包括：

- PSoC Designer 软件 CD
- ICE-Cube 内电路仿真器
- 适用于 CY8C29x66 系列的 ICE Flex-Pod
- 5 类线转接头

- Mini-Eval 编程电路板
- 110 ~ 240V 电源，欧洲插头适配器
- iMAGEcraft C 语言编译器（要求注册）
- ISSP 电缆
- USB 2.0 电缆和 Blue 5 类电缆
- 2 个 Y8C29466-24PXI 28-PDIP 芯片样品

#### CY3210-ExpressDK PSoC Express 开发套件

这款 CY3210-ExpressDK 套件可应用在用 PSoC Express 执行的先进原型构建和开发工作（并可以配合 ICE-Cube 内电路仿真器使用）。这一套件提供对 I2C 总线、基准电压、开关、可升级模块和更多资源的访问能力。本套件中包括：

- PSoC Express 软件 CD
- Express 开发电路板
- 4 个风扇模块
- 2 个 Proto 模块
- MiniProg 系统内串行编程器
- MiniEval 评估印刷电路板
- 跳线套件
- USB 2.0 电缆
- 串行电缆（DB9）
- 110 ~ 240V 电源，欧洲插头适配器
- 2 个 CY8C24423A-24PXI 28-PDIP 芯片样品
- 2 个 CY8C27443-24PXI 28-PDIP 芯片样品
- 2 个 Y8C29466-24PXI 28-PDIP 芯片样品

### 评估工具

所有评估工具均可从赛普拉斯在线商店购得。

#### CY3210-MiniProg1

CY3210-MiniProg1 套件让用户能够通过 MiniProg1 编程装置实现对 PSoC 器件的编程操作。MiniProg 属于一种小巧紧凑的原型构建编程器，可通过所配备的 USB 2.0 电缆连接到 PC 机。本套件中包括

- MiniProg 编程装置
- MiniEval 接口编程和评估电路板
- 28 引脚的 CY8C29466-24PXI PDIP PSoC 器件样品
- 28 引脚 CY8C27443-24PXI PDIP PSoC 器件样品
- PSoC Designer 软件 CD
- 初步使用指南
- USB 2.0 电缆

#### CY3210-PSoCEval1

CY3210-PSoCEval1 套件的特色在于包括了一块评估电路板和 MiniProg1 编程装置。这块评估电路板上包含了一个 LCD 模块、电位计、LED，并具有可以满足用户全部评估需要的充分实验电路板空间。本套件中包括

- 配有 LCD 模块的评估电路板
- MiniProg 编程装置
- 28 引脚 CY8C29466-24PXI PDIP PSoC 器件样品 (2 件)
- PSoC Designer 软件 CD
- 初步使用指南
- USB 2.0 电缆

#### CY3214-PSoCEvalUSB

CY3214-PSoCEvalUSB 评估套件的特色包括一个适用于 CY8C24794-24LFXI PSoC 器件的开发电路板。这块电路板的特殊之处在于可以同时支持 USB 和电容感应开发的开发和调试工作。这块评估电路板上还包含了一个 LCD 模块、电位计、LED、1 个发音装置，并拥有可以满足用户全部评估需要的充足的实验电路板空间。本套件中包括：

- PSoCEvalUSB 电路板
- LCD 模块
- MiniProg 编程装置
- Mini USB 电缆
- PSoC Designer 和示例项目 CD
- 初步使用指南
- 接线组件

#### 附件 (仿真和编程)

**表 42. 仿真和编程附件**

器件编号	引脚封装	Flex-Pod 套件 <sup>a</sup>	支脚套件 <sup>b</sup>	适配器
CY8C21234-24S	16 SOIC	CY3250-21X34	CY3250-16SOIC-FK	每一款适配器的具体情况和订购信息可以从 <a href="http://www.emulation.com">http://www.emulation.com</a> 获得。
CY8C21334-24PVXI	20 SSOP	CY3250-21X34	CY3250-20SSOP-FK	
CY8C21434-24LFXI	32 QFN	CY3250-21X34QFN	CY3250-32QFN-FK	
CY8C21534-24PVXI	28 SSOP	CY3250-21X34	CY3250-28SSOP-FK	
CY8C21634-24LFXI	32 QFN	CY3250-21X34QFN	CY3250-32QFN-FK	

a. Flex-Pod 套件除了 2 个 Flex-pod 以外，还包括一个练习用 Flex-pod 和一个练习用电路板。

b. 支脚套件包括可以钎焊至目标印刷电路板上的表面安装型支脚。

### 第 3 方工具

以下的第三方供应商专门设计了几款工具，这些工具可以开发和生产过程与 PSoC 器件配合使用。这些工具的具体情况可以在 <http://www.cypress.com> 网站的 "设计资源 >> 评估电路板" 部分下找到。

### 器件编程器

所有器件套件均可以从赛普拉斯网上商店购买。

#### CY3216 模块化编程器

CY3216 模块化编程器套件的特色包括一个模拟化编程器和 MiniProg1 编程装置。模块化编程器中包括了 3 个编程模块插卡，并支持多种赛普拉斯产品。本套件中包括：

- 模拟化编程器底座
- 3 个编程模块插卡
- MiniProg 编程装置
- PSoC Designer 软件 CD
- 初步使用指南
- USB 2.0 电缆

#### CY3207ISSP I 系统内串行编程器 (ISSP)

CY3207ISSP 属于生产用编程器。这款编程器包括保护电路和工业外壳，这种外壳在工业生产编程环境中具有优于 MiniProg 的牢固性。

**注：**CY3207ISSP 需要采用特殊软件并且不兼容 PSoC 编程器。本套件中包括：

- CY3207 编程器装置
- PSoC ISSP 软件 CD
- 110 ~ 240V 电源，欧洲插头适配器
- USB 2.0 电缆

### 在电路板上构建 PSoC 仿真器

有关如何在投入批量生产前采用片上调试 (OCD) 非生产用 PSoC 器件来仿真设计电路的具体情况，请参见应用笔记 "调试器在电路板上构建 PSoC 仿真器"，地址在 <http://www.cypress.com/design/an2323>

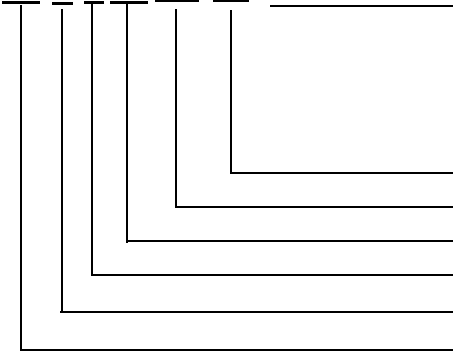
### 订购信息

封装	订购代码	闪存 (字节)	SRAM (字节)	开关模式 Pump	温度范围	数字模块	数字模块	数字 IO 引脚	模拟输入 <sup>a</sup>	模拟输出	XRES 引脚
16 引脚 (150-密尔) SOIC	CY8C21234-24SXI	8K	512	有	-40°C 至 +85°C	4	4	12	12 <sup>a</sup>	0	无
16 引脚 (150-密尔) SOIC (带卷形式)	CY8C21234-24SXIT	8K	512	有	-40°C 至 +85°C	4	4	12	12 <sup>a</sup>	0	无
20 引脚 (210-密尔) SSOP	CY8C21334-24PVXI	8K	512	无	-40°C 至 +85°C	4	4	16	16 <sup>a</sup>	0	有
20 引脚 (210-密尔) SSOP (带卷形式)	CY8C21334-24PVXIT	8K	512	无	-40°C 至 +85°C	4	4	16	16 <sup>a</sup>	0	有
28 引脚 (210-密尔) SSOP	CY8C21534-24PVXI	8K	512	无	-40°C 至 +85°C	4	4	24	24 <sup>a</sup>	0	有
28 引脚 (210-密尔) SSOP (带卷形式)	CY8C21534-24PVXIT	8K	512	无	-40°C 至 +85°C	4	4	24	24 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) QFN <sup>b</sup>	CY8C21434-24LFXI	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) QFN b (带卷形式)	CY8C21434-24LFXIT	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.60 MAX) QFN	CY8C21434-24LKXI	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.60 MAX) QFN (带卷形式)	CY8C21434-24LKXIT	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) QFN	CY8C21634-24LFXI	8K	512	有	-40°C 至 +85°C	4	4	26	26 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) QFN (带卷形式)	CY8C21634-24LFXIT	8K	512	有	-40°C 至 +85°C	4	4	26	26 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) SAWN QFN	CY8C21434-24LTXI	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) SAWN QFN (带卷形式)	CY8C21434-24LTXIT	8K	512	无	-40°C 至 +85°C	4	4	28	28 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) SAWN QFN	CY8C21634-24LTXI	8K	512	有	-40°C 至 +85°C	4	4	26	26 <sup>a</sup>	0	有
32 引脚 (5x5 毫米 0.93 MAX) SAWN QFN (带卷形式)	CY8C21634-24LTXIT	8K	512	有	-40°C 至 +85°C	4	4	26	26 <sup>a</sup>	0	有
56 引脚 OCD SSOP	CY8C21001-24PVXI	8K	512	有	-40°C 至 +85°C	4	4	26	26 <sup>a</sup>	0	有

- a. 所有数字 IO 引脚也连接至共用模拟多路复用器。  
b. 参见第 11 页的 [32 引脚器件的引脚分配](#) 器件中有关引脚差异性的说明。

### 订购代码定义

CY 8 C 21 xxx -24xx



封装类型：热额定值：  
 PX = PDIP 无铅 C = 商用  
 SX = SOIC 无铅 I = 工业  
 PVX = SSOP 无铅 E = 扩展  
 LFX/LKX = QFN 无铅 AX = TQFP 无铅  
 AX = TQFP P 无铅

速度：24 MHz

器件编号

系列代码

技术代码：C = CMOS

市场营销代码：8 = Cypress PSoC

公司 ID：CY = 赛普拉斯





## 文档历史记录

文档标题：CY8C21634/CY8C21534/CY8C21434/CY8C21334/CY8C21234 PSoC® 混合信号阵列最终数据手册  
文档号：001-50522

版本	ECN	变更来源	变更说明
**	2616051	HJIA	SPEC 38-12025 的译文

© 赛普拉斯半导体公司 2004-2008 年版权所有。本文所述信息如有变动，恕不另行通知。赛普拉斯半导体公司对因使用任何非赛普拉斯产品电路而产生的问题概不负责，也不表明或暗示授予任何专利许可或其它权利许可。除非与赛普拉斯已达成明确的书面协议，否则赛普拉斯的产品既不保证用于，也不应用于医疗、生命支持、救生、关键控制或安全应用等领域。此外，赛普拉斯不授权将其产品用作发生故障或问题时根据合理预测可能会对用户造成严重伤害的生命支持系统的关键组件。在生命支持系统中采用赛普拉斯产品将视为相关制造商承担相关应用的一切风险，并赔偿赛普拉斯由此产生的一切费用。

本文提供的任何源代码（软件和/或固件）均归赛普拉斯半导体公司所有（赛普拉斯），同时在全球范围内受专利保护法（美国及其它国家）、美国版权法以及国际条约条款的保护。赛普拉斯向被许可方授予专有的、非独占的、不可转让的许可权，仅允许其为创建定制软件和/或固件以支持仅与适用协议所规定的赛普拉斯集成电路一起使用之目的复制、使用、修改、编译赛普拉斯源代码与衍生作品以及创建衍生作品。在未获得赛普拉斯明确书面许可的情况下，禁止在上述规定之外对本源代码进行任何复制、修改、译码、编译或表示。

免责声明：赛普拉斯对本材料不做任何明示或默示担保，其中包括、但不限于对适销性及特殊目的适用性的默示担保。赛普拉斯保留更改本文所述材料的权力，恕不另行通知。赛普拉斯对使用本文所述任何产品或电路造成的后果概不负责。赛普拉斯不授权将其产品用作发生故障或问题时根据合理预测可能会对用户造成严重伤害的生命支持系统的关键组件。在生命支持系统中采用赛普拉斯产品将视为相关制造商承担相关应用的一切风险，并赔偿赛普拉斯由此产生的一切费用。

用途可能受相关赛普拉斯软件许可协议的约束。