



기존의 Full-Speed USB 휴대폰을 다시 디자인할 필요 없이 High-Speed로 업그레이드 하기

By : Ray Casey, Product Marketing Manager in Cypress Semiconductor's Consumer and Computation Division & Triton Hurd, Senior Applications Engineer in Cypress Semiconductor's Consumer and Computation Division

셀룰러 서비스 제공업체들이 그들의 가입자들에게 가능한 더 많은 특징들을 제공하기 위해 노력하고 있다는 것은 의문의 여지가 없다. 휴대폰 OEM 업체들은 그들의 셀룰러 서비스제공 고객들을 지원 하기 위한 특징들에 반응해왔으며 그러한 특징들을 추가하고 있다. 지난 몇 년은 휴대폰에 디지털 스틸 카메라 기능을 통합하는 것을 보아왔다. 이러한 작업은 각 지역 판매소에서 발견할 수 있는 대부분의 휴대폰들이 카메라를 표준으로 채택하고 있다는 점에서 아주 성공적이었다. 이러한 작업 이면의 아이디어는 가입자들이 진행중인 방송시간을 이용하여 그들 친구들과 함께 사진을 찍고 공유할 것이라는 것이며, 그로 인해 셀룰러 서비스 제공업체들을 위한 새로운 매출 기반을 창출 한다는 것이다. 지난 몇 년간 시작된, 그리고 내년 이후 계속될 그 다음 경향은 포터블 미디어 플레이어 (PMP) 기능을 휴대폰에 통합하는 것이다. 이로써 가입자들이 네트워크를 이용하여 그들이 좋아하는 음악을 다운로드 함으로써 셀룰러 서비스 제공업체들이 음악과 동영상의 형태로 콘텐츠와 또한 방송시간을 채울 수 있도록 해 준다. DSC(디지털 스틸 카메라) 와 PMP는 그러나 아주 일정기간 동안 고유한 기기로 존재해 왔으며, 이들 기기는 사용자들의 기대치와 관련하여 통합된 경쟁기기와 공통된 어떤 것을 가지고 있다.

USB는 PC에서 혹은 PC로부터 데이터를 전송하는 표준 방식이 되었다 - MP3 플레이어, 디지털 스틸 카메라 (DSC), 플래시 드라이브, 하드디스크 드라이브 등은 전송 프로토콜 선택방식으로 USB를 채택하고 있다. 휴대폰이 고화질 디지털 카메라, PMP, PDA 기능등과 같은 더 많은 기능들을 계속 통합해 감에 따라 사용자들은 휴대폰에서/으로부터 파일을 전송하는 보다 편리한 방식을 필요로 한다. 그렇다면, USB의 편재성과 유사성 보다 더 나은 것은 어떤 것일까?

오늘날 대다수 휴대폰은 주소록 동기화와 같은 작은 분량의 데이터를 전송에는 충분한 full-speed (FS) USB (12 Mbps)를 지원한다. MP3 플레이어, 고화질 디지털 카메라와 같은 추가적인 기능으로 FS USB는 더 이상 커트할 수 없다. 소비자들은 그들의 PMP와 디지털 스틸 카메라를 high-speed (HS) USB (480Mbps)로 즐기길 원하며, full-speed USB 연결을 이용하여 PC에 MP3와 그림을 전송하는 경험을 통해 아쉬움을 가지게 된다.

이러한 차이점의 사례로 호스트 PC로부터 각 디바이스에 고정된 분량의 데이터를 전송하고 전송에 걸리는 시간을 기록하는 2가지 일반적인 핸드헬드 디바이스를 비교해 봄으로써 볼 수 있다. (첫 번째 디바이스는 high-speed USB를 지원하고 두 번째 디바이스는 full-speed USB 를 지원). High-speed USB 디바이스는 호스트 PC로부터 핸드헬드 디바이스에 105 MB의 데이터를 전송하는데 약 33초가 걸린다. Full-speed USB 디바이스는 동일한 전송에 거의 13분이 걸린다. 현재 최고 8GB의 데이터 스토리지를 지원하는 플래시 기반의 첨단 핸드헬드 디바이스는 full-speed를 이용하여 17시간 이상이 소요될 것인 반면 high-speed USB를 이용하면 그만큼 분량의 데이터를 전송하는데 44분이 걸린다. 하드디스크 드라이브 기반의 첨단 핸드헬드 디바이스는 80GB를 지원하며 전송 시간은 full-speed USB로 170 시간, high-speed USB로 7.3 시간 (440분)으로 10배까지 향상될 것이다. 사용자들은 핸드헬드 디바이스가 PC에 연결되어 있는 상태로 매번 이러한 분량의 데이터를 업로드하거나 다운로드 하기를 원하지 않는 것처럼 보이는 것은 분명하지만 이 사례는 full-speed USB와 비교하여 high-speed USB를 이용할 경우 우리가 소비자의 경험을 고려할 때의 목적을 보여주는 것이다.

Full-speed USB는 특징 및 제조 시험가능성, 그리고 모뎀 연결을 비롯한 다양한 이유로 현재 휴대폰에 사용되고 있다. 이전에는 휴대폰 OEM 업체들이 품질 보증을 위해 제조 라인상에서 휴대폰을 테스트하는 편리한 방식을 취할 수 있으며 그로 인해 현장 오류를 최소화하거나 제거할 수 있다. Full-speed USB 대역폭은 이러한 과정을 수행하기에 충분하다. 이후에는 무선 인터넷 접속 기능을 제공하면서 사용자가 랩탑 PC에 연결되었을 때 하나의 모뎀으로써 전화기를 사용하는 방식을 제공한다. Full-speed USB는 GSM의 GPRS와 EGDE, 그리고 CDMA의 1xEV-DO 와 1xEV-DO Rev. A와 같은 기존의 2G 데이터 표준을 지원하기에 충분한 (최소한 이론상으로는) 최고 12 Mbps의 대역폭을 제공하며, HSDPA 와 HSUPA 같은 새로이 부상하고 있는 3G 표준도 지원한다. High-speed USB를 지원하기 위해 이러한 특징들을 업그레이드하는 것은 현장에서 검증된 소프트웨어와 전혀 새로운 소프트웨어가 필요하다. 이를 위해서는 빠르고 변화하고 있는 휴대폰 시장에서 공급이 제한된 2가지 아이템, 즉 시간과 자원이 필요하다. Full-speed USB가 이러한 기능들을 위한 충분한 대역폭을 제공함에 따라 휴대폰 OEM 업체들은 기존의 솔루션 유지에 더욱 기울게 되며, high-speed USB 컨트롤러나 PHY의 형태로 high-speed USB 지원기능을 간단하게 추가한다. High-speed USB를 완전히 새롭게 디자인 할 경우 보다 훨씬 빨리 시장에 high-speed USB 솔루션을 OEM 업체들이 제공할 수 있도록 해 주면서, high-speed USB 지원기능을 추가함으로써 기존의 플랫폼을 high-speed USB로 간단히 업그레이드 할 수 있게 된다.

그와 같은 방식에 따라 high-speed USB를 추가하는 또 다른 이유는 기존의 high-speed USB 컨트롤러에서 제공되는 엔드포인트의 수가 제한되어 있다는 점에 있다. PC 애플리케이션에서, high-speed USB 컨트롤러는 보통 규정된 특정 애플리케이션을 가지고 있으며, 적은 수의 엔드포인트를 필요로 한다. (4 혹은 8 엔드포인트로 대부분의 애플리케이션에서는 충분하다). 휴대폰은 많은 기능 들을 제공하기 위해 USB를 이용하며, 엔드포인트의 수요는 크게 증가한다. (12, 16 혹은 20 엔드포인트까지 제시되었다). 싱글 혹은 다중 엔드포인트를 필요로 하는 휴대폰이 지원하는 기능들의 사례는 매스 스토리지, 미디어 트랜스퍼 프로토콜 (MTP), 모뎀 (CDC), 디바이스 매니지먼트, 오브젝트 익스체인지 (OBEX) 및 디버그/테스트 등을 들 수 있다. 이러한 이유로 휴대폰 디자이너들은 high-speed USB 데이터 경로만으로 가능한 것 보다 full-speed USB와 high-speed USB 데이터 경로 모두를 이용하여 더 많은 엔드포인트를 효과적으로 지원할 수 있다.

그러면 full-speed USB를 지원하는 기존의 디자인에 휴대폰 OEM 업체들이 어떻게 high-speed USB 기능을 추가할 것인가? 휴대폰에 2가지 미니 혹은 마이크로 USB 커넥터를 필요로 함에 따라 분명 개별적인 존재로 간단히 추가될 수는 없다. 그 해답은 싱글 커넥터상에 2가지 USB 데이터 파이프를 함께 통합하는 것이다. 그림 1은 잠재적인 첫 번째 솔루션이 어떻게 생겼는지를 보여주고 있다.

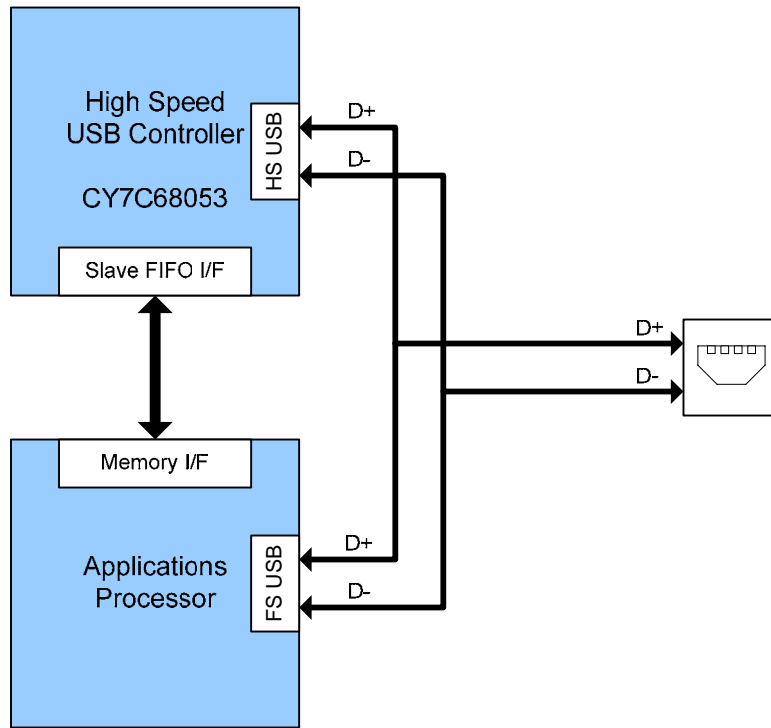


그림 1. Direct Connection USB Multiplexing

High-speed 신호로 어떤 디자인을 한 경험을 가진 디자이너는 full-speed 링크 작동을 충분히 잘 해낼 수 없다는 것을 깨닫게 될 것이며, high-speed 링크는 full-speed 트레이스가 high-speed 전송 라인에 그루터기와 안테나로 작용하기 때문에 결코 구현되지 않을 것이다. High-speed USB와 full-speed USB 아웃풋 모두는 이러한 디자인을 달성하기 위해 일부 tri-state 모드를 지원할 수 있다. 이것은 대부분의 USB 디바이스가 PC와 같은 전통적인 애플리케이션에서와 같이 현재 지원 하지 않는 어떤 것 들이며, 멀티플 커넥터가 표준이며 멀티플 USB 신호를 싱글 커넥터로 통합할 필요가 전혀 없다는 것이다.

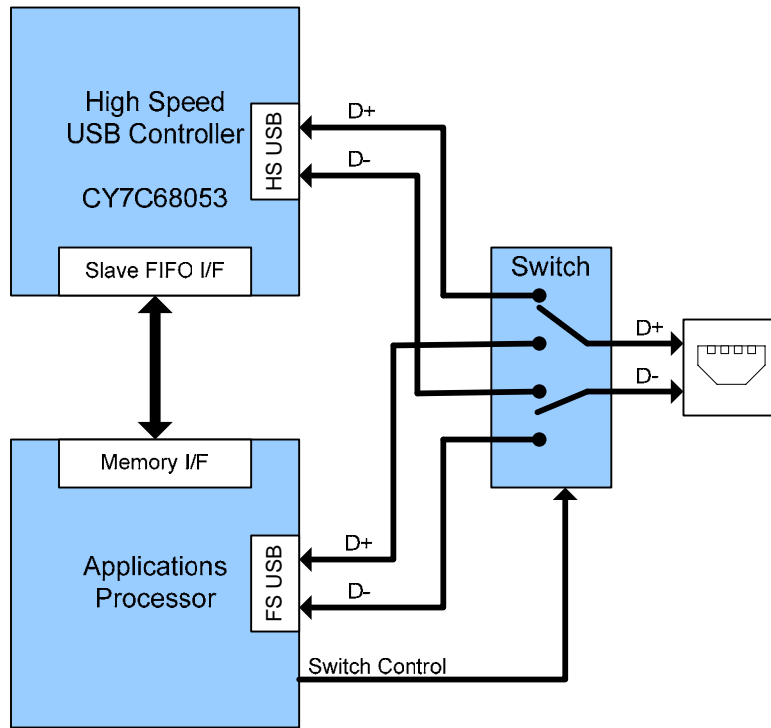


그림 2. USB Multiplexing with a Silicon Switch

이 그림은 아주 간단한 것처럼 보이지만 high-speed 시그널이 보전될 때에는 일부 심각한 문제 들을 실제 발생시킬 수 있으며, USB 컴플라이언스 테스트에서 오류를 야기할 수도 있다. High-speed USB 애플리케이션용으로 의도되었다고 말할 수 있는 시장에서 스위치가 있을지라도 the quality of the eye를 모두 떨어뜨릴 것이며, 어떤 경우에는 to the point of failing compliance다. 또한 보드를 그릴 때는 물론 스위치를 선택할 때 고려해야 할 몇 가지 사항들이 있지만 첫 번째 고려 요소는 이상적인 high-speed USB 데이터 경로이다.

High-speed USB 데이터 경로를 볼 때 보드 설계자가 관리해야 할 몇 가지 측면이 있으며, 이는 명확한 eye diagram을 만들기 위해 최적화되어야만 한다. 첫 번째는 D+ 와 D- lines의 trace impedance가 45 ohms 이어야만 한다는 것이다. 이는 400mV 의 컴플라이언트 high-speed logic HIGH 를 주기 위해 적절한 전압 디바이더를 만드는 디바이스의 D+ 와 D- pins 수신 인풋에서 보여진 internal impedance와 맞는 것이다. 또 다른 측면은 D+ 와 D- trace를 메우고 있는 trace length와 관련한 것이다. 예를 들어 ESD 혹은 EMI 보호 디바이스와 같이 주어진 다른 복잡한 요소들은 없으며, 그림 3의 왼쪽 윗부분에 나타난 것과 같이 명확한 eye diagram을 제공할 것이다.

이제 스위치가 데이터 경로로 삽입되었을 때 distortion 이 발생할 것이다. 어떤 형태의 distortion 이며 어느 정도인지는 스위치의 특성에 달려있다. 관심을 가지고 봐야 할 첫 번째는 스위치의 스위칭 속도이다. 스위치는 high-speed USB로 컴플라이언트 하기 위해 480 Mbps (240 MHz에 해당)에서 스위칭을 처리할 수 있어야만 한다. 그렇지 않을 경우 스위치는 하나의 옵션으로 고려될 수 없을 것이다. 만약 스위치가 high-speed USB를 사용할 용도라면 이것은 문제가 되지 않을 것이다. 다음으로는 아마도 가장 중요하고 종종 간과되는 것으로 스위치의 series resistance (Ron)가 있다. Series resistance 가 높으면 높을수록 the more the eye gets squashed USB-IF 인증을 획득하려 할 때 가장 큰 고민거리를 해결하는 것이다.

더 높은 series resistance가 어떻게 eye diagram에 영향을 미칠 수 있는지 다음의 사례를 고려해 보자. 스위치 A는 5 ohms의 일반적인 series resistance를 가지고 있으며, 스위치 B는 10 ohms의 일반적인 series resistance를 가지고 있다고 가정해 보자. 스위치 A의 경우, 전체 trace series resistance는 45 ohms 대신 50 ohms일 것이다. 간단한 전압 디바이더로 하고자 할 때는 요구되는 400mV 대신 379mV의 logic HIGH가 된다. 이 스펙은 400mV에 10%의 tolerance를 제공하며 따라서 360 mV logic HIGH는 여전히 스펙안에 있는 것이다. 스위치 B가 삽입되었을 때는 전체 55 ohms의 trace impedance를 주면서 추가적으로 10 ohms의 series resistance를 더한다. 이로써 오류 마진을 없애주면서 360 mV의 logic HIGH를 만들어 준다. 그림 3의 좌측 하단의 eye diagram은 시그널 경로에서 10 ohms까지 향상된 trace series resistance를 가졌다. 상단과 하단의 영역은 추가된 trace series resistance로 인해 없어졌다는 것을 주목하자. 그러나 이 것은 passing eye diagram으로 오류 마진은 훨씬 더 적다.

전압 레벨이 추가된 스위치 저항에 허용할 수 있을 만큼 떨어지거나 다양한 tolerance를 고려한다 하더라도, 스위치가 eye diagram에 영향을 미칠 수 있는 또 다른 방식이 있다. 스위치는 또한 edge rates (등락 edge)를 낮춰주는 trace에 capacitance를 추가할 것이다. 예를 들어, 스위치 A가 5 pF의 capacitance를 가지고 스위치 B는 15 pF의 capacitance를 가지고 있다고 해 보자. Eye (마진) 영역 바깥은 스위치 B가 스위치 A를 포함하는 10pF의 추가 capacitance로 50%까지 줄어들 것이다. 이 글을 쓰는 시점에서 일반적인 스위치는 스위치가 켜져 있을 때 6 과 15 pF의 capacitance 사이에 있다. 그림 3의 우측 상단 eye diagram은 15 pF의 capacitance를 추가함으로써 왜곡된 eye diagram을 보여주고 있다.

스위치가 series resistance나 capacitance만을 추가한다면 어떠한 문제도 야기시키지 않을 것이다. 그러나, 현실 상황은 스위치가 series resistance와 capacitance 모두를 추가하는 것으로 이는 eye diagram과 함께 진짜 문제를 발생시킬 수 있는 series resistance와 capacitance의 조합이다. 가장 이상적인 스위치는 low series resistance와 capacitance를 가진다고 해 보자. Low series resistance는 오류 마진을 줄여주면서 eye 중앙으로 보다 가깝게 이동하기 위해 상단과 하단 level을 야기할 것이다. Capacitance는 HS USB signal integrity 테스트를 실패하게 하면서 eye를 영역 바깥으로 자르면서 변화를 더디게 만들 것이다. 그림 3의 우측 하단 eye diagram은 이러한 내용을 보여주고 있다.

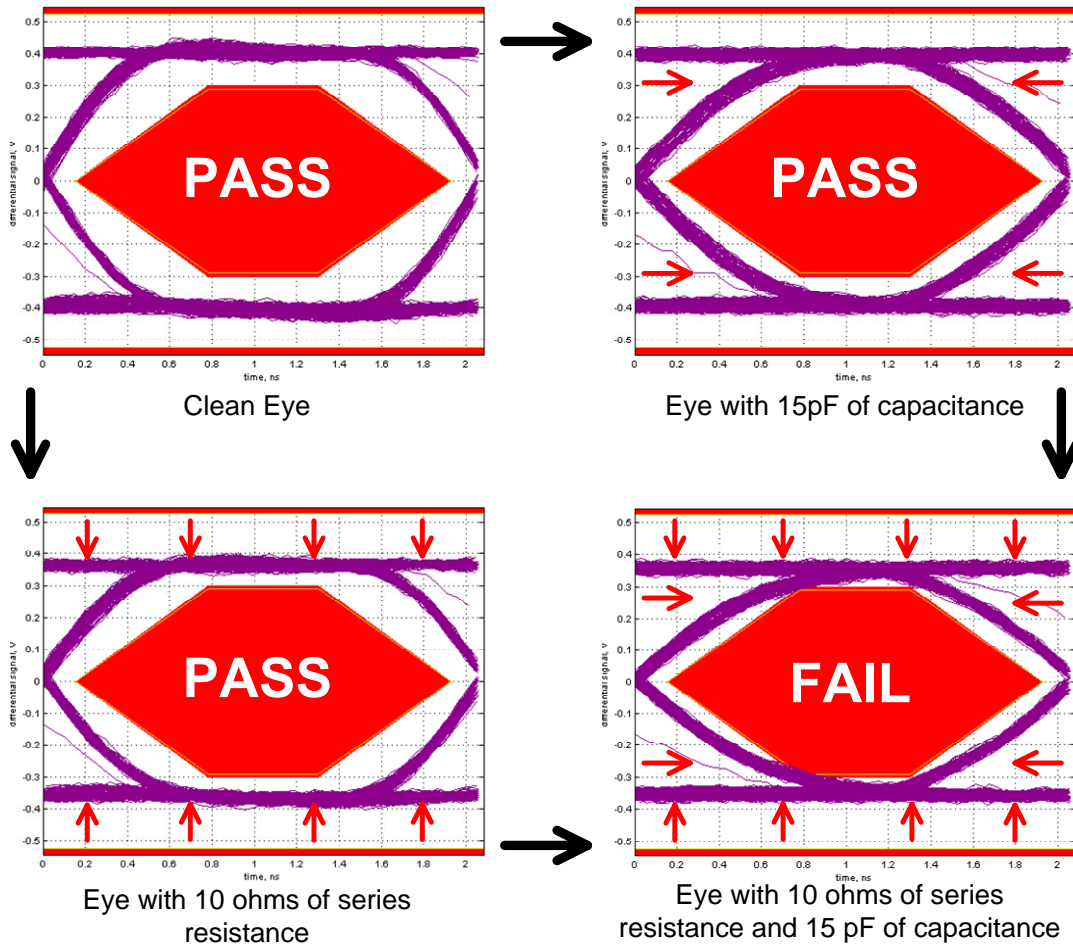


그림 3. Effects of Added Resistance and Capacitance on the High-Speed USB Eye Diagram

따라서 스위치를 낮게 잡거나 Ron과 Con 특성의 올바른 혼합이 스위치를 기반으로 한 성공적인 설계를 달성하는데 필수적이다.

이와 같은 설계에서 고려해야 할 또 다른 요소는 Full-Speed 와 High-Speed USB 간의 경로가 언제 변경되는지를 아는 것으로 이 점은 오늘날 소프트웨어에서 대부분 실행되고 있다. 사용자들은 그들의 휴대폰 메뉴의 하나로 들어가서 예를 들어 매스 스토리지 모드 혹은 모뎀 모드를 사용할 것인지를 선택해야만 한다. 그럼으로 인해 시스템 프로세서 (베이스밴드 혹은 애플리케이션)는 올바른 시그널 경로를 가능하게 만들어 준다. 디폴트 (default) 모드는 full-speed USB가 공장에서 진단 및 제조 테스트용으로 사용됨에 따라 보통 full-speed USB 모드 이다. 이 방식은 다소 까다롭고 아주 바람직하지 않은 솔루션이며, 따라서 휴대폰 설계자들은 어떠한 사용자의 방해도 없이 잘 조절된 것을 원할 것이다.



결론

시간이 흐름에 따라 휴대폰 설계자들은 싱글 USB 경로 지원을 위해 완전한 이동을 할 것이라는 점은 분명하며 이로써 full-speed USB와 high-speed USB가 서로 함께 사용될 수 있을 것이다. 시간은 이러한 솔루션을 위한 소프트웨어를 최적화 하는데 소비될 것이며, 그로 인해 보다 우수하고 최적화 된 제품을 만들어 낼 수 있을 것이다. 제품 솔루션은 휴대폰 애플리케이션을 지원하기 위해 충분한 수량의 endpoints를 통합하는 것으로 나타날 것이다. 그때까지 high-speed USB를 지원하고 만족할만한 고객경험 지원 제품을 시장에 빠르게 공급하고자 하는 휴대폰 설계자들은 이 기사에서 언급한 것과 같은 솔루션들에 의존할 것이다.

성공적인 설계자들을 위한 그와 같은 디자인은 설계자들이 선택하는 스위치의 Ron과 Con 의 변수 들을 고려해야만 한다. 4와 8 ohms 사이의 Ron resistances, 그리고 5와 10 pF 사이의 Con capacitances 를 가진 스위치들만이 고려대상이 될 것이다. 이러한 가이드라인을 따르면 USB 연결에 따른 오류를 제거하는데 있어 값비싼 시간 소모를 피할 수 있을 것이며, 휴대폰 설계자들이 시장에 제품을 보다 빨리 출시할 수 있도록 해 줄 것이다.

Cypress Semiconductor
198 Champion Court
San Jose, CA 95134-1709
Phone: 408-943-2600
Fax: 408-943-4730
<http://www.cypress.com>

© Cypress Semiconductor Corporation, 2007. The information contained herein is subject to change without notice. Cypress Semiconductor Corporation assumes no responsibility for the use of any circuitry other than circuitry embodied in a Cypress product. Nor does it convey or imply any license under patent or other rights. Cypress products are not warranted nor intended to be used for medical, life support, life saving, critical control or safety applications, unless pursuant to an express written agreement with Cypress. Furthermore, Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress products in life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

PSoC Designer™, Programmable System-on-Chip™, and PSoC Express™ are trademarks and PSoC® is a registered trademark of Cypress Semiconductor Corp. All other trademarks or registered trademarks referenced herein are property of the respective corporations.

This Source Code (software and/or firmware) is owned by Cypress Semiconductor Corporation (Cypress) and is protected by and subject to worldwide patent protection (United States and foreign), United States copyright laws and international treaty provisions. Cypress hereby grants to licensee a personal, non-exclusive, non-transferable license to copy, use, modify, create derivative works of, and compile the Cypress Source Code and derivative works for the sole purpose of creating custom software and or firmware in support of licensee product to be used only in conjunction with a Cypress integrated circuit as specified in the applicable agreement. Any reproduction, modification, translation, compilation, or representation of this Source Code except as specified above is prohibited without the express written permission of Cypress.

Disclaimer: CYPRESS MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARD TO THIS MATERIAL, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE. Cypress reserves the right to make changes without further notice to the materials described herein. Cypress does not assume any liability arising out of the application or use of any product or circuit described herein. Cypress does not authorize its products for use as critical components in life-support systems where a malfunction or failure may reasonably be expected to result in significant injury to the user. The inclusion of Cypress' product in a life-support systems application implies that the manufacturer assumes all risk of such use and in doing so indemnifies Cypress against all charges.

Use may be limited by and subject to the applicable Cypress software license agreement.