

センサを追加するだけ - Programmable System on Chip におけるアナログ信号処理とデジタル信号処理の統合

デニス セギン

主席アプリケーション エンジニア

Cypress MicroSystems

Bothell, WA, USA

dseguine@cypressmicro.com

概要

プログラマブル ミクスト シグナル マイクロコントローラは、非常に低コストのスマート センサを設計できる可能性をもたらす。センサ アプリケーションにおける PSoC マイクロコントローラの性能と柔軟性を明らかにするいくつかの例を示す。

キーワード

キーワードは読者の選択とし、ここでは指定しない。

はじめに

センサはアナログである。現代の通信方法はデジタルである。Programmable System on Chip (PSoC™) ミクスト シグナル マイクロコントローラは、非常に低コストのスマート センサを設計するための相互接続および信号処理手法を提供する。PSoC マイクロコントローラ アプリケーションの多重化、増幅、フィルタ、およびデジタル化手法に関するアナログ設計は、センサのインタフェース要件に応じて、システムのニーズに合わせて構成可能な基本ブロックの作成に対応する。汎用デジタル ブロックおよび接続のアーキテクチャは、制御要件やタイミング要件に応じてユーザが決定した機能ブロックを構成できるようになっている。データ整理要件や通信要件によっては、汎用の処理能力やメモリの必要性が高くなるが、PSoC マイクロコントローラはその独自の相互接続アーキテクチャにより、プログラムされたチップのアナログ機能とデジタル機能を実行時に動的に再プログラムすることができる。さらに、設計ツールにより、アナログ設計、デジタル設計、ソフトウェアの設計とデバッグ、デバイス プログラミングを網羅した効率的な統合設計環境が提供される。

センサ アプリケーションにおける PSoC マイクロコントローラの有用性を明らかにするいくつかの例を示す。これらのアプリケーションはごく一般的なものであるが、プログラマブル ミクスト シグナル デバイスが多種多様なニーズに対応できることを示している。

マイクロコントローラのアーキテクチャ

アナログ

PSoC マイクロコントローラのアナログ機能は、設計編集ソフトウェア ツールによってユーザが決定した機能に設定できる汎用アナログ ブロックのグループとして構成されている。これらのブロックの制御はレ

ジスタ ベースであり、設計ツールによってプログラムしたり、実行時にユーザがリプログラムしたりすることができる。

Cypress 8C25xxx PSoC マイクロコントローラのアナログ アレイは、図 1 に示すように構成された 12 個のプログラマブル ブロックからなる。各ブロックは、直接ポート入力、入力マルチプレクサ、カラム クロック リソース、および各カラムごとの出力バッファに接続されている。

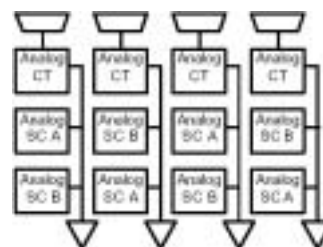


図 1 アナログ PSoC ブロックの構成

これらのブロックのうちの 4 個は、それぞれ多重選択抵抗アレイと多重選択入出力を備えた連続時間オペアンプで構成されている。残りの 8 個は、オペアンプと、多重化入出力を備えた 4 バンクのスイッチ キャパシタで構成されている。図 2 にブロックを一般的な形で示す。

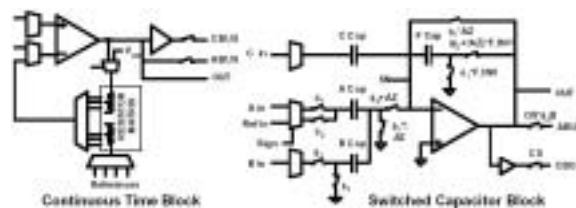


図 2 アナログ PSoC ブロックの実装

連続時間 PSoC ブロックの機能は一見してわかりやすい。入力、基準、出力、および抵抗のタップ選択により、ほとんどの標準的なオペアンプ回路を構成することができる。これらは、開発ツールである PSoC Designer のデバイス エディタにユーザ モジュールとして組み込まれている。スイッチ キャパシタ ブロックはそれより複雑である。これらのブロックは、DAC、ADC、およびフィルタ機能用のユーザ モジュールの一部として使用される。標準的なトポロジのほとんどは、参考文献[1]に記載されている。ADC などの複雑な機能用のユーザ モジュールは、多くの場合、デジタル ブロックとソフトウェア ルーチンを利用することにより全体の機能を実現する。

デジタル

CY8C25xxx のデジタル PSoC ブロックは、基本的なタイマ、カウンタ、パルス幅モジュレータ (PWM) として事前プログラムされた機能を備えている。また、デジタル ブロックの半分は、UART、CRC、擬似ランダム シーケンス ジェネレータ、SPI マスタ/スレーブを始めとするシリアル データ伝送用の拡張機能を備えている。これらのブロックは、アナログおよびデジタル ブロックとの柔軟な相互接続、GPIO (General Purpose Input/Output)、および実行時プログラマビリティにより、本来のデジタル通信の手段としてだけでなく、アナログ データの取得部や制御部としても不可欠である。

マイクロコントローラ ユニット

CY8C25xxx の CPU は、8 ビット ハーバード アーキテクチャを採用している。つまり、プログラム メモリ (16 K バイト フラッシュ) とデータ メモリ (256 バイト SRAM) の独立したアドレス スペースを備えている。さらに、アナログおよびデジタル ブロック制御用としてだけでなく、内部接続、リファレンス、クロック選択、および GPIO リソース用として 512 個のレジスタも備えている。専用の機能としては、デルタ シグマ ADC 出力を並列データに変換するデシメータがある。また、積和演算コントローラ (MAC) により、 8×8 ビットの符号付き乗算を 1 命令サイクルで実行することが可能である。MAC を使用すれば、 16×16 ビット乗算を 33 マイクロ秒で実行することができる。これは、最も計算が複雑なセンサの場合でも十分な処理能力である。

開発システム

PSoC マイクロコントローラの統合開発環境 (IDE) は、デバイス エディタ、アプリケーション エディタ、およびデバッガからなる。図 3 に示すように、ユーザはデバイス エディタを使用してユーザ モジュールを「調達」して特定の場所に配置し、パラメータ (アンプ ゲイン、PWM デューティ サイクルなど) の確立、グローバル リソースの設定、およびデバイスのピン設定を行うことができる。



図 3 PSoC Designer デバイス エディタの画面

プログラミングは、アプリケーション エディタを使用して C またはアセンブリで行う。対応するインサーキット エミュレータ (ICE) を使用すれば、ソースコードをリアルタイムでデバッグしたり、デバイスのプログラミング レジスタや CPU 動作の確認したりすることができる。ほとんどのアナログ回路 (そのクロックが CPU クロックに依存しないものは、CPU の停止中も動作し続けることができる。これらの低コスト ツールも、シリコンと同様に低コスト スマートセンサの開発に不可欠である。

システム設計例

可変抵抗センサ

可変抵抗センサはおそらく最も古いセンサであり、ホイートストンが 1843 年に発表したものまで遡ることは間違いない。典型的な例としては、単に温度測定に使用されるサーミスタがある。これまでにこれらのデバイスを用いて設計された測定器やシステムは、少なくとも数万種類に及ぶ。

最も端的な抵抗測定方法は、図 4 に示すように、電流源を生成し、その電圧を測定することである。抵抗値は、 $R_T = V_R / I_{STIM}$ によって求められる。

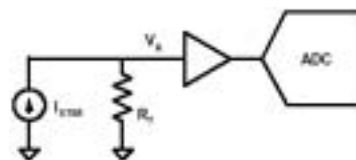


図 4 基本的な抵抗測定

この抵抗値読み取り精度は、電流源の精度と V_R 測定時のゲイン誤差およびオフセット誤差によって決まる。レシオメトリック ADC を使用すれば、図 5 に示す低コストのソリューションが得られる。

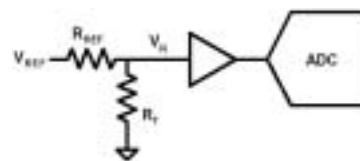


図 5 レシオメトリック抵抗測定

この読み取り精度は、基準抵抗の精度と V_R 測定時のゲイン誤差およびオフセット誤差によって決まる。金をかけてより高精度の基準抵抗を使用したり、ADC を駆動するバッファのオフセット誤差を小さくしたりすれば、これらの誤差は小さくなる。

図 6 に示すように、PSoC マイクロコントローラの基準および多重化構造を利用すれば、オフセット誤差およびゲイン誤差を容易に小さくすることができる。

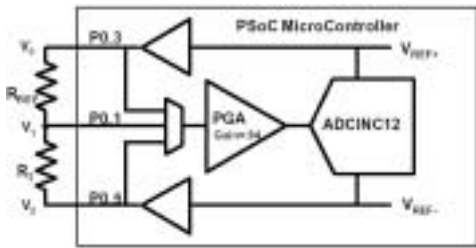


図6 PSoC マイクロコントローラによる抵抗測定

センサと ADC のいずれも、PSoC マイクロコントローラによって生成される基準信号 V_{REF+} および V_{REF-} によって駆動される。 R_T の値は、次式によって求められる。

$$R_T = R_{REF} \left(\frac{V_1 - V_2}{V_0 - V_1} \right)$$

すべての信号が同じ測定パスを共用するため、オフセット誤差はすべて除去される。プログラマブル ゲイン アンプ (PGA) は、PGA のオフセット電圧を印加したときに V_0 および V_2 の測定値が ADC の範囲内に収まるように、ユニティより若干低いゲインに設定する。この場合、測定精度は R_{REF} の精度と ADC の線形性によって決まることになる。

サーミスタは非線形デバイスである。計算機能力が高価だった頃はアナログ線形化手法が利用されたが、ADC を用いるシステムでは計算手段またはテーブルルックアップによって線形化を行うことができる。

レシオメトリック測定手法は、入力多重化ポートを基準駆動ポートから切り離すだけで 4 線式測定法に応用できる。また、ひずみゲージなどの差動測定法に応用することもできる。差動入力オフセットが問題となるような場合には、相関二重サンプリング手法 (短絡した差動入力のサンプリングによる) を利用すれば、オフセットおよび $1/f$ ノイズの影響を小さくすることができる。

焦電センサ

低コスト焦電センサのアプリケーションの 1 つはセキュリティ システム、つまり動作検知器である。

焦電素子は、多分割フレネル レンズの焦点の位置に置かれ、様々な要素によって吸収される輻射の差に比例して電圧の変化を生じるように配置される。レンズにより、 $5 \sim 10 \mu\text{m}$ の輻射 (体温) が焦電センサの素子アレイに向けて導かれる。その輻射が素子を横切って「移動」する高温 (または低温) の物体があると、センサ出力に電圧のわずかな変化が生じる。近い物体の場合は非常に長く滑らかな変化が生じ、遠い物体の場合は短く不規則なパルスが生じる傾向にある。レンズの光学系はこの効果をもたらすように設計される。検知器回路は、焦電信号を微分してパルスに変換する。図 7 に、モーション センサの機能ブロック図を示す。

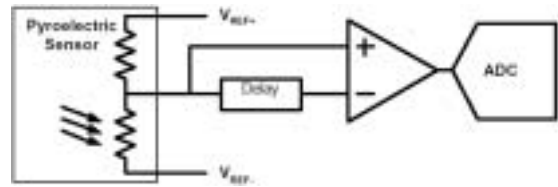


図7 動作検知器のブロック図

遅延機能は、図 8 の PSoC マイクロコントローラによるモーション センサの実装に示すとおり、単純な RC 遅延によって得られる。

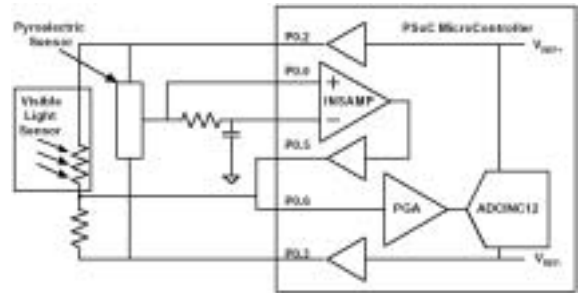


図8 PSoC マイクロコントローラによるモーション センサ

完成形のセンサ システムでは、焦電センサの性能を補うために可視光線測定が用いられる。可視光線センサは、基本的に前述の手法と同様に可変抵抗測定として機能する。その信号は比較的大きく、帯域幅は室内光のわずかな変化に対応するのに十分なはずである。焦電センサの帯域幅は約 10 Hz であり、熱を持った物体の移動によって生じることが期待される信号変動の幅は数 Hz である。この測定システムでは高速性はさほど要求されない。

モーション センサのアナログ実装では、2 つの異なるセンサ要件を時系列で扱う。焦電センサは、計測アンプ (INSAMP ユーザ モジュール) を駆動する。その出力信号は、デジタル化の前に PGA でゲインが追加される。INSAMP と PGA の出力はいずれも、ADC と同じ中央基準である内部アナログ グランドを基準とする。INSAMP の出力は、アナログ バッファを介して出力ポートからいったん出力された後、入力ポートから必要に応じたゲイン レベルを持つ PGA に戻される。可視光線センサの測定中は、アナログ バッファ (この例ではポート P0.5) はディスエーブルとなる。可視光線センサの出力は PGA に直接入力され、PGA で ADC の範囲要件に合わせて変更されたゲインで調整される。入力/出力構成の変更、バッファのイネーブル/ディスエーブル、およびゲインの変更は、システム コードによって容易に実行されるレジスタ書き込みを行うだけで、数マイクロ秒で実行される。センサの基本操作に必要な CPU の処理能力およびコードスペースは比較的少ないため、設計者は処理対象の光信号の検出アルゴリズムの作成において大きな柔軟性が得られる。

音響センサ

圧電音響センサの一般的なアプリケーションは超音波領域である。例としては、車間距離測定などの空中アプリケーションのほかに、音響測深機や「魚群探知機」がある。ここでは、200 kHz という割と一般的な周波数で動作する魚群探知機を例に取り上げる。

システムは、送信機（トランス駆動、圧電変換器に合わせて調整）、タイミング/制御機能、および受信機からなる。受信機は、目的の周波数帯域においてハイゲイン、ローノイズでなければならず、また帯域外ノイズを除去するためのバンドパスフィルタ、範囲依存性の球状拡散損失を補償するオートゲイン、ユーザ制御可能なゲイン、復調、およびエネルギー検出を機能として備えていなければならない。

図 9 に示す送信サブシステムは、デジタル PSoC ブロックで構成されており、オンチップの 24 MHz クロックを利用する。

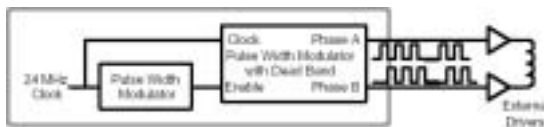


図 9 超音波送信制御サブシステム

全体のパルス レートおよび送信パルス幅は、PWM によって設定される。デッドバンド付きパルス幅モジュレータ (PWMDB ユーザ モジュール) は、外部ドライバに対してわずかにアンダラップしたパルス列を生成する。これらは、センタタップ付きトランス負荷による N チャンネル FET として実装することができる。送信機の出力は、変換器性能のばらつきに対応し、送信効率を向上させるために適切な範囲内で調整可能である。これは、PWMDB の分周器の設定を変更することにより、実行時でも較正時でも容易に行うことができる。唯一のシステム要件として、調整後の動作周波数がバンドパスフィルタの帯域幅の範囲内であればならない。

受信サブシステムは、図 10 に示すとおり、INSAMP とその後続く PGA、フィルタ、デモジュレータからなる。



図 10 超音波受信機サブシステム

INSAMP は、適切な入力保護と合わせて変換器の両端に接続され、中間供給電圧付近にバイアスされる。INSAMP と PGA はいずれも、オートゲイン要件に合わせて実行時に容易にプログラムできるゲインを持つ。ゲインの変更は、単純なカウンタ割り込みルーチンによってトリガされる。超ローノイズアプリケーションの場合には、外部入力アンプが必要になることもある。

バンドパス フィルタ (BPF) は、SC によるバイクワッド アクティブ フィルタの標準的な実装形態に従って、スイッチ キャパシタ (SC) アナログ ブロック ユーザ モジュールに実装される。4 極 BPF は、PSoC Designer に付属するフィルタ設計ツールによって $Q = 16$ で実装されている。BPF はまた、ユーザ モジュールのアプリケーション プログラミング インタフェース (API) に含まれる単純なレジスタ書き込みにより、ゲイン コントロールも可能である。

BPF は、ゼロ交差検波器として機能する比較器を備えている。比較器は、その出力がデジタル ブロックに渡され、ローパス フィルタ (LPF) でモジュレータ制御ビットとして選択される。モジュレータは、LPF の入力ブロック内の入力キャパシタの極性を反転させることによって動作する。これにより、ローパス フィルタと相まって事実上の全波検波器となる。その後、フィルタの出力はデジタル化されて様々な処理が行われる。

このシステム全体は、高出力送受波器駆動部とディスプレイ装置を除き、1 台の PSoC マイクロコントローラに実装し、テストしたものである。

まとめ

PSoC マイクロコントローラは、センサ インタフェースやシステム制御を実現する一連のユニークかつ柔軟なリソースを備えている。アナログおよびデジタルハードウェアの機能を「オンザフライ」で再プログラムできるため、他の方法よりもはるかに複雑なシステムの設計をマイクロコントローラに実装することが可能である。

謝辞

焦電センサに関する情報を提供してくれた Dynalite Intelligent Light 社の John Gunton 氏、オームメータに関する情報を提供してくれた Cypress MicroSystems 社の Dave Van Ess 氏、開発の基盤となる技術と環境を構築してくれた Cypress MicroSystems 社の Bob McConnell、Warren Snyder、Harold Kutz の各氏、ならびに生涯を通じて専門家としてアナログ分野全般に貢献なさったカリフォルニア大学バークレー校名誉教授の Donald O. Pederson 氏に感謝の意を表す。

参考文献

- [1] Gregorian, Roubik and Temes, Gabor C., *Analog MOS Integrated Circuits for Signal Processing*, John Wiley & Sons, New York, NY (1986).