

HYPERFLASH™ファミリのプログラマガイド

About this document

Scope and purpose

HYPERFLASH™メモリは低信号数で高性能の HYPERBUS™インターフェースを使用する業界最速の NOR フラッシュデバイスで、最大 333M バイト/秒の転送が可能です。このドキュメントでは、ソフトウェアプログラマやシステム エンジニアを対象として HYPERFLASH™ファミリの使用法について説明します。

Table of contents

About this document	1
Table of contents	1
1 基本的な HYPERFLASH™特性	2
1.1 HYPERFLASH™システム図	2
1.2 メモリ アーキテクチャ	2
1.3 従来のパラレル NOR デバイスとの比較	3
1.4 SPI NOR デバイスとの比較	3
2 HYPERFLASH™デバイスの設定	4
2.1 初回のメモリ アレイ プログラミングまたは消去の前	5
2.2 すべての設定を行った後	5
3 ステータス レジスタ	6
4 リセット	8
5 CFI / デバイス ID	9
6 読み出し性能の最大化	10
7 プログラミング	12
8 消去	13
9 セキュア シリコン領域 (SSR)	14
10 INT#出力ピン	15
11 結論	16
参考資料	17
改訂履歴	18

基本的な HYPERFLASH™特性

1 基本的な HYPERFLASH™特性

HYPERFLASH™ファミリの中では、3.0V KL-S デバイスと 1.8V KS-S デバイスがあります。3V デバイスと 1.8V デバイスは、1つのソフトウェア コマンド セットを共有します。HYPERFLASH™はシリアルペリフェラルインターフェース (SPI) NOR などの低信号数のインターフェース メモリの利点を有するのみならず、パラレル NOR (PNOR) デバイスより優れた読み出し性能もあります。ここでは、HYPERFLASH™と従来の PNOR と SPI NOR デバイスを比較します。

1.1 HYPERFLASH™システム図

下図に、一般的な組込みシステム チップセットの HYPERFLASH™への接続方法を示します。接続を確立するには、制御ピンと I/O ピンの一式を介して HYPERFLASH™と通信する HYPERBUS™メモリ コントローラが必要です。また、ソフトウェアの低レベルドライバを使用して、より高レベルのアプリケーションに基本的な読み出し、プログラム、および消去機能を提供します。

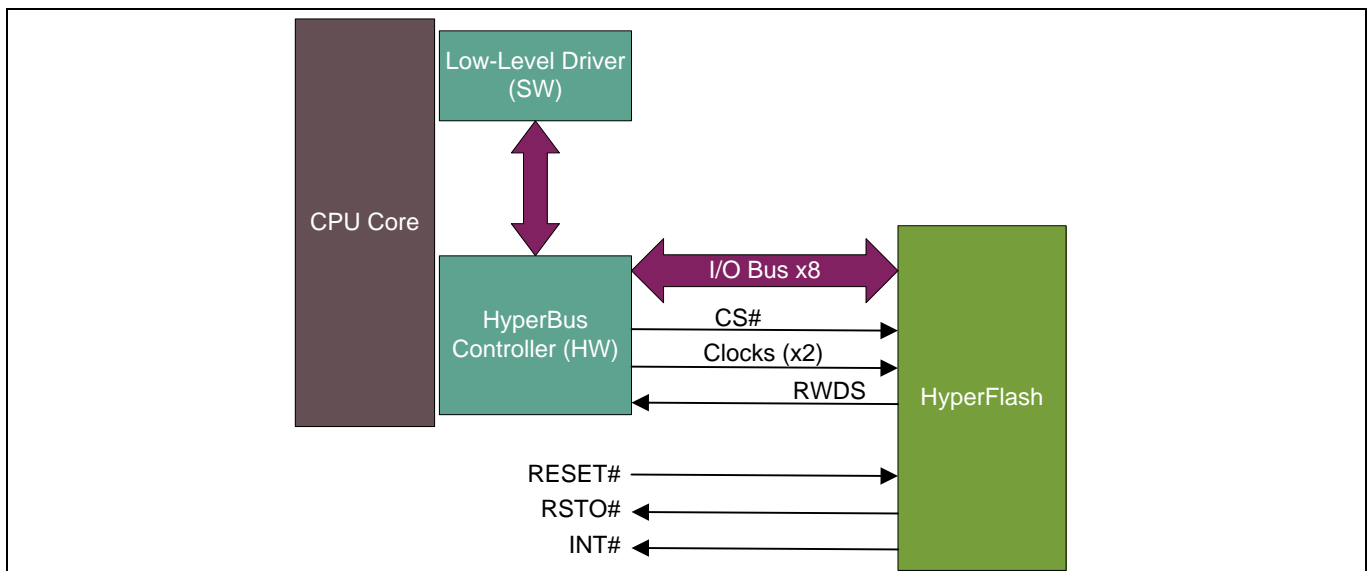


Figure 1 HYPERFLASH™システム図

1.2 メモリ アーキテクチャ

HYPERFLASH™はユニフォームセクタ アーキテクチャのもので、各セクタのサイズが 256KB です。セクタはフラッシュデバイスでは最小の消去可能なブロックです。ユーザーがより小さなセクタを柔軟に設計できるために、デバイスの最初または最後のセクタを部分的にオーバーレイするためのユーザー設定オプションを備えています。これらの小さなセクタはパラメーターセクタと呼ばれ、ユーザーは通常これらのセクタを使用してシステムパラメーターを保存します。

HYPERFLASH™は 512 バイト境界で整列されている書き込みバッファと呼ぶ内部 RAM 領域があります。HYPERFLASH™では、書き込みバッファを使用してメモリをプログラムすると、毎回最大 512 バイトまでプログラムできます。

通常、セクタの消去やプログラミングなど、完了までに一定の時間を要するデバイス内部の動作は、組込み動作 (EO) と呼ばれます。EO 中は、デバイスがビジー状態になり、ほとんどのコマンドが禁止されます。ユーザーは、ステータスレジスタ読み出しコマンドを使用して EO の完了を確認できます。

読み出しコマンドはページに関連付けられます。ページは 16 ワード境界のアレイの 16 ワード (32 バイト) 領域です。ページ境界を越えて読み出すと、追加レイテンシが発生することがあります。詳細につ

基本的な HYPERFLASH™特性

いては、[セクション 6](#) をご参照ください。ハーフ ページは、16 バイト メモリ (ページ サイズの半分) として定義されています。以下の[セクション 7](#)「プログラミング」ではハーフ ページにも触れられます。

1.3 従来のパラレル NOR デバイスとの比較

HYPERFLASH™でのソフトウェア動作は、GL-P と GL-S ファミリなどの従来の PNOR デバイスに似ています。HYPERFLASH™は、物理的なピン接続が PNOR デバイスと異なりますが、PNOR コマンドセットをベースラインのコマンドセットとして採用します。

例えば、デバイスのセクタを消去するには、ユーザーは、GL-P と GL-S ファミリが使用する消去コマンドシーケンスと同じ書き込みコマンドシーケンスを発行します。HYPERFLASH™と PNOR の電気信号の違いはソフトウェアには見えません。ホストシステム内の HYPERFLASH™メモリ コントローラーは、ソフトウェア読み書きアクセスの、HYPERBUS™シグナリング プロトコルへの翻訳を担当します。そのため、ユーザーは前世代の PNOR 用の低レベルドライバ (LLD) ソフトウェアを HYPERFLASH™デバイスでも利用できます。HYPERFLASH™デバイスでは、デバイスの追加機能を有効にするためのベースライン コマンドセットの他、オプションのコマンドも備えます。

1.4 SPI NOR デバイスとの比較

HYPERFLASH™と SPI NOR デバイスとの共通点は、パッケージ上の信号ピンの物理的な配置のみです。HYPERFLASH™のピンのシグナリングは [HYPERBUS™ specification](#) に準拠していますが、SPI デバイスは SPI プロトコルを使用して通信し、コマンドセットは異なります。

HYPERFLASH™デバイスの設定

2 HYPERFLASH™デバイスの設定

HYPERFLASH™デバイスは、不揮発性コンフィギュレーションレジスタ (NVCR)、およびそれに対応する揮発性コンフィギュレーションレジスタ (VCR) を提供します。VCR は、ユーザーがテストのために一時的に構成設定を変更するために使用します。VCR の値は次の電源サイクルで NVCR に設定している値にリセットされます。非揮発性の設定が必要な場合、NVCR を所望の値に更新します。NVCR と VCR は総じて xVCR レジスタと呼ばれます。Table 1 に xVCR のビット割り当てを示します。

Table 1 揮発性および不揮発性設定レジスタ

xVCR ビット	機能	設定 (2 進数)
xVCR.15	予約済み	1 - 予約済み (デフォルト)
xVCR.14 - xVCR.12	駆動強度	000 - (デフォルト) (実際のデバイス依存インピーダンスについてはデータシートを参照してください)
xVCR.11	xVCR フリーズ	0 - VCR または NVCR がロックされる (NVCR のプログラムや消去も VCR の変更もない) 1 - VCR と NVCR がロック解除される (工場出荷時のデフォルト状態)
xVCR.10	SSR フリーズ	0 - セキュアシリコン領域がロックされる (プログラムは不可) 1 - セキュアシリコン領域がロック解除される (工場出荷時のデフォルト状態)
xVCR.9 - xVCR.8	パラメーターセクタマッピング	00 - パラメーターセクタと読み出しパスワードセクタは最下位のアドレスにマッピングされる 01 - パラメーターセクタと読み出しパスワードセクタは最上位のアドレスにマッピングされる 10 - ユニフォームセクタと読み出しパスワードセクタが最下位のアドレスにマッピングされる (工場出荷時のデフォルト状態) 11 - ユニフォームセクタと読み出しパスワードセクタが最上位のアドレスにマッピングされる
xVCR.7 - xVCR.4	読み出しレイテンシ	1011 - 16 クロック レイテンシ (工場出荷時のデフォルト状態)
xVCR.3	予約済み	1 - 予約済み (デフォルト)
xVCR.2	予約済み	0 - 予約済み (デフォルト)
xVCR.1 - xVCR.0	バースト長	00 - 予約済み 01 - 64 バイト 10 - 16 バイト 11 - 32 バイト (工場出荷時のデフォルト値)

HYPERFLASH™デバイスの設定

2.1 初回のメモリアレイプログラミングまたは消去の前

HYPERFLASH™はユニフォームセクタアーキテクチャを持っており、各セクタのサイズが256KBです。最初のセクタか最後のセクタを8個の4Kバイトパラメーターセクタにオーバーレイするというユーザー設定オプションが備えます。この設定は、不揮発性設定レジスタビット9-8によって制御されます。実際の設定値については、[Table 1](#)を参照してください。

ユーザーがパラメーターセクタを設定したい場合、フラッシュアレイのなんらかのプログラミングや消去の前にこれらの2つのビットを所望の値にプログラムする必要があります。そうしない場合、フラッシュアレイのオーバーレイ部分のデータを失うことがあります。

2.2 すべての設定を行った後

電源投入時のデフォルト設定を決定し、完全にデバッグした後、ユーザーは、NVCRビット11を使用してxVCRレジスタを永久的にロックできます。ビットが'0'にプログラムされた後、xVCRにはいかなる変更も行えません。デバイス設定は、永久にロックされます。

ステータスレジスタ

3 ステータスレジスタ

HYPERFLASH™は、デバイスの現在の状態、組込み動作状態、または前回のプログラムや消去の状態を確認するために使用する 16 ビットのステータスレジスタ (SR) を備えます。SR の下位 8 ビットのみが定義されます。

Table 2 ステータスレジスタ

ビット番号	15:9	8	7	6	5	4	3	2	1	0
ビットの説明	予約済み	予約済み	デバイスレディビット	消去サスペンドステータスビット	消去ステータスビット	プログラムステータスビット	書き込みバッファ中止ステータスビット	プログラムサスペンドステータスビット	セクタロックステータスビット	セクタ消去ステータスビット
ビット名			DRB	ESSB	ESB	PSB	WBASB	PSSB	SLSB	ESTAT
リセットステータス	X	0	1	0	0	0	0	0	0	0
ビジーステータス	無効	無効	0	無効	無効	無効	無効	無効	無効	無効
レディステータス	X	X	1	0=サスペンドの消去なし 1=サスペンドの消去あり	0=正常に消去した 1=消去が失敗した	0=正常にプログラムした 1=プログラム失敗	0=プログラムを中止しない 1=バッファへの書き込みコマンドの実行中にプログラムを中止	0=サスペンド中のプログラムなし 1=サスペンド中のプログラムあり	0=動作中にセクタがロックしない 1=セクタロックエラー	0=セクタ消去状態コマンドの結果=直前の消去が正常に完了しなかった 1=セクタ消去状態コマンドの結果=直前の消去が正常に完了した

ステータスレジスタ

プログラミングや消去などの組込み動作をトリガーするコマンドを発行した後、ユーザーは、次のコマンドに進む前にSRをチェックして、常に組込み動作が完了したかを確認する必要があります。組込み動作時は、¹プログラム/消去中止コマンド、またはステータスレジスタ読み出しコマンドのみが実行可能です。他のコマンドはすべて無視されます。

エラーが組込み動作中に発生した場合、ユーザーは次のコマンドに進む前にクリアステータスレジスタコマンドを実行して、エラービットをクリアする必要があります。

下図には、セクタプログラミングや消去のような組込み動作を開始した後、ステータスレジスタを使用してデバイスの状態を判断するポーリング機能を示します。このアルゴリズムは、図の中央にある4個の大きいダイヤモンドに示す最も直近の動作タイプが、このソフトウェアポーリング関数に渡されたことを前提とします。この実装では、ソフトウェアフローを簡素化します。ポーリングしている動作のタイプを知る必要がないアルゴリズムを設計することは可能ですが複雑です。

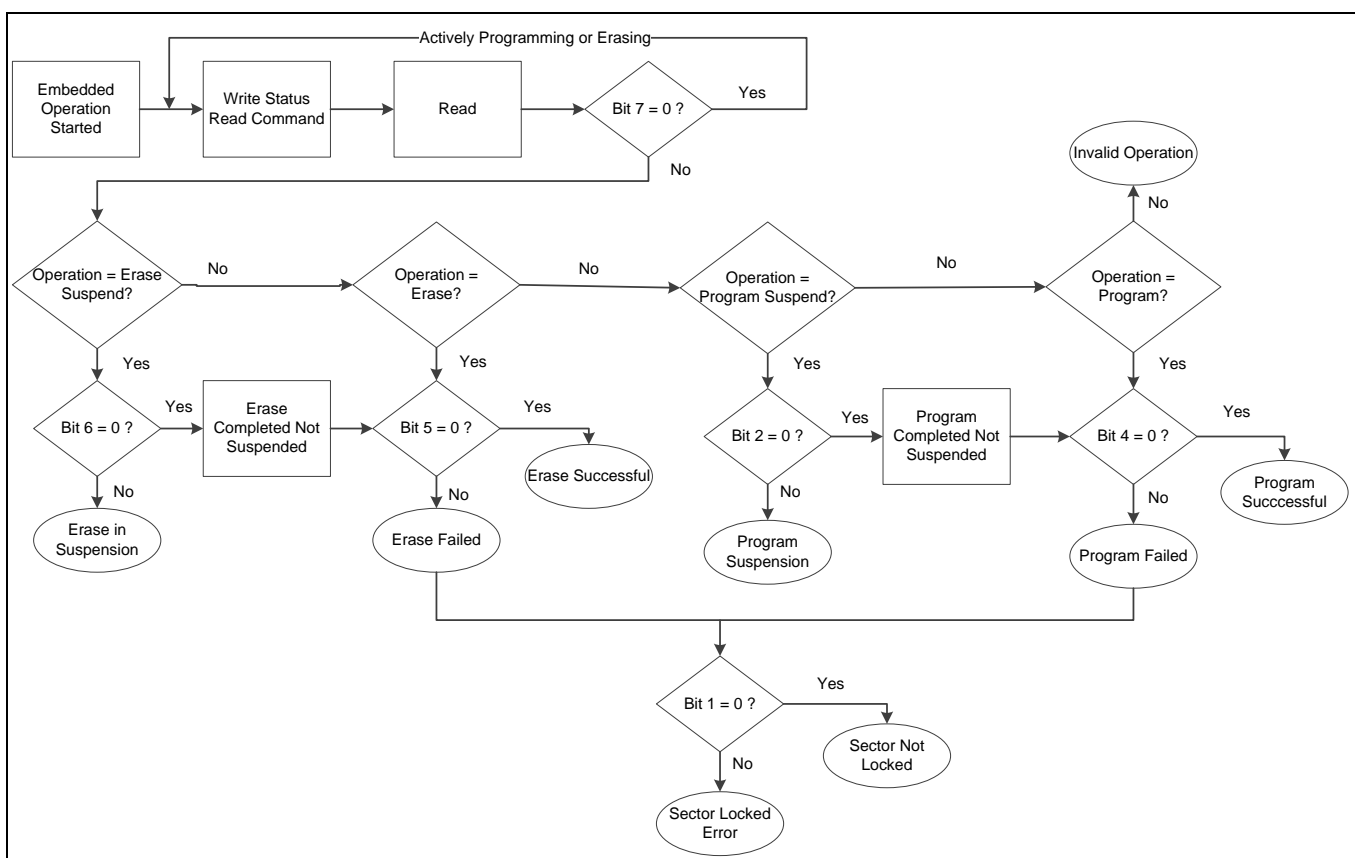


Figure 2 組込み操作の開始後にステータスレジスタを使用してデバイスステータスを決定するポーリング機能

¹ プログラムまたは消去動作時には、ユーザーが中止コマンドを発行してEOを中止してすぐに読み出しモードに戻すことができます。動作は再開コマンド実行まで停止されます。

リセット

4 リセット

HYPERFLASH™デバイスでは、パワー オンリセット (POR、コールドリセットとも呼ぶ) ハードウェアリセット (ウォームリセットとも呼び、RESET#信号によりトリガーされる)、およびソフトウェアリセット (ソフトウェアリセットコマンド (F0h) によってトリガーされる) という3種類のリセットがあります。

コールドリセット/ウォームリセットをすると、すべてのVCRビットが対応するNVCRビット値からロードされます。

システムでRSTO#ピンを使用してPORの完了を示すことができます。ピンは、デバイスが電源投入段階を完了してから、ユーザー定義のタイムアウト期間後にLOW状態からHIGH状態に遷移します。

ソフトウェアリセットは、一般的にステータスレジスタをクリアするか、またはデバイスをAddress Space Overlay (ASO) 状態または未知の状態からアレイ読み出しモードに戻すために使用されます。ソフトウェアリセットは、実行中の組込み動作、または設定レジスタ値には一切影響しません。

5 CFI / デバイス ID

旧世代の PNOR デバイスと同様に、HYPERFLASH™ファミリは、JEDEC のコモンフラッシュインターフェース (CFI) 仕様に従って、コマンドで読み出せる標準化されたデータ構造を提供します。データ構造には、さまざまな電氣的パラメーター、タイミングパラメーターやデバイスがサポートする特別な機能などの情報が含まれます。そのため、ソフトウェアサポートはデバイスにも、デバイス ID にも依存せず、フラッシュデバイスファミリ全体で上位下位互換性があります。

ユーザーは、HYPERFLASH™の ID (Autoselect) と CFI コマンドのどちらを使用しても、組み合わせた ID/CFI データセットにアクセスできます。つまり、ID (Autoselect) と CFI 入力シーケンスのどちらかを実行すると、ID/CFI データセットのデータにすべてアクセスできます。

ID/CFI データ構造の完全な説明については、HYPERFLASH™ファミリのデータシートを参照してください (本書の最後でこのデータシートへのリンクが提供されています)。

読み出し性能の最大化

6 読み出し性能の最大化

HYPERFLASH™デバイスはバーストモードフラッシュメモリです。最大の読み出しパフォーマンスを得るには、ユーザーは2つのパラメーターを最適化する必要があります。1つ目は、初期遅延であり、読み出し操作が開始されてから HYPERFLASH™デバイスが I/O ラインにデータを出力し始めるまでの時間です。2つ目は、バーストのタイプと長さです。

HYPERFLASH™メモリ アレイ初期アクセス時間はデータシートでは t_{ACC} として定義されます。この時間は、データをフラッシュアレイからデータ I/O に移動するのに必要な時間です。 t_{ACC} は、ユーザーが動作に選択したクロック周波数とは無関係です。クロック周波数が高いほど、データがデバイス出力に到達するのに必要なクロックサイクルが多くなります。この時間は、クロックサイクルで言えば、レイテンシクロックと呼ばれます。

HYPERFLASH™では、レイテンシクロック数は、xVCR ビット 7~4 という4つのレイテンシコード設定レジスタビットによって制御されます。下表に、レイテンシコード、レイテンシクロック、初期読み出しレイテンシの t_{ACC} 要件を満たす最大クロック周波数との関係を示します。

Table 3 レイテンシ設定

レイテンシコード	レイテンシブロック	最大動作周波数 (MHz)
0000	5	52
0001	6	62
0010	7	72
0011	8	83
0100	9	93
0101	10	104
0110	11	114
0111	12	125
1000	13	135
1001	14	145
1010	15	156
1011	16	166
1100	予約済み	該当なし
1101	予約済み	該当なし
1110	予約済み	該当なし
1111	予約済み	該当なし

Note:

1. デバイスの工場出荷時の NVCR レイテンシ初期設定は 16 クロックです。
2. レイテンシコードは (不) 揮発性コンフィギュレーションレジスタビット xVCR[7:4] にロードされる値です。
3. 最大動作周波数は $t_{ACC} = 96ns$ のデバイスを使用することを前提とします。

読み出し性能の最大化

バースト読み出しデバイスである HYPERFLASH™ デバイスは、一度に複数のワードのデータが読み出される場合に最も効率的です。単一の単語を読み出すと、各単語の遅延サイクルが発生しますが、単一の読み出しコマンドで複数の単語を読み出すと、遅延サイクルは 1 回だけ発生します。したがって、ユーザーは、HYPERFLASH™ へのアクセスに使用されるすべての機能がバーストモードを使用していることを確認する必要があります。ライブラリ関数が効率的に記述されているとは限りません。

HYPERFLASH™ デバイスは、ラップとリニアの 2 種類のバーストをサポートします。ラップされたバーストは、xVCR ビット 0 および 1 の値に応じて、16、32、または 64 バイトの長さになります。線形バーストを使用すると、任意の長さのシーケンシャルデータを読み出せます。

読み出し動作がリニアシーケンスに設定され、読み出しアドレスが 16 バイトアライメント境界 (0h または 8h ワードアドレスであるオフセットの倍数) から開始しない場合、初期レイテンシに加え、ユーザーは (2 番目のページへ) 最初の 32 バイトアライメント境界を超える時ページクロッシングレイテンシを追加する必要があります。初期レイテンシと最初のページクロッシングレイテンシのサイクル数はクロック周波数と開始アドレスオフセットに依存します。実際のサイクル数は、データシートに記載されている表を参照してください。

同じリニアアクセスで後続のすべてのページクロッシングには追加のレイテンシクロックが必要ないことに注意してください。16 バイトと 32 バイトのラップバースト読み出しトランザクションはページ境界を超えず、ページ間の境界クロッシングレイテンシを発生させません。64 バイトのラップバースト読み出しでは、開始アドレスによってはページ境界を超える時に追加のレイテンシの挿入が必要となる場合があります。

プログラミング

7 プログラミング

HYPERFLASH™ファミリのデバイスは、512 バイト境界に揃えた 512 バイト書き込みバッファを備えます。フラッシュデバイスにデータをプログラムする最も効果的な方法は、データを長さ 512 バイトに揃えたインクリメントで書き込むことです。より小さい書き込みも可能ですが、最高性能を得るためには、ソフトウェアはできる限りデータをアドレスに揃えたフル書き込みバッファインクリメントでデータをプログラムする必要があります。

HYPERFLASH™では、フラッシュメモリアレイは長さ 16 バイトに揃えたハーフページで構成されます。ハーフページ内の複数のプログラム動作は推奨されませんが、従来のパラレル NOR 製品との下位互換性のために許可されます。ハーフページを含むセクタの消去ごとに同じハーフページに 2 回以上プログラムすると、ハーフページのデータの完全性が低下します。ハーフページより小さい領域に一回の消去につきデータを 2 回以上プログラムする場合、そのようなハーフページにデータのソフトウェアエラー訂正情報を追加することが推奨されます。

例えば、シンプルなフラッシュファイルシステムは、それぞれ 30 バイトメタデータを含む 512 バイトファイルレコードを書き込みます。30 バイトメタデータの直後に次のファイルセクタをプログラムすると、Table 4 に示すように後続のすべてのセクタにミスアライメントを発生させます。この場合、すべてのファイルセクタとメタデータが内部 16 バイトハーフページと 512 バイト書き込みバッファページと揃うように 30 バイトメタデータ構造の終わりに 2 バイトパッドデータを挿入することを強く推奨します。

Table 4 ミスアライメントデータストレージ

ファイルセクタ	1 番目の 512 バイトレコード			1 番目の 30 バイトメタデータ		2 番目の 512 バイトレコード			2 番目の #0 バイトメタデータ	
Flash Page	HP 0	HP 31	HP 32	HP 33	HP 34	HP 64	HP 65	HP 66

Note: HP: ハーフページ(16 バイト)

Table 5 アライメントデータストレージ

ファイルセクタ	1 番目の 512 バイトセクタ			1 番目の 30 バイトメタデータ + 2 バイトパッド		2 番目の 512 バイトセクタ			2 番目の 30 バイトメタデータ + 2 バイトパッド	
Flash Page	HP 0	HP 31	HP 32	HP 33	HP 34	HP 65	HP 66	HP 67

消去

8 消去

HYPERFLASH™ファミリのデバイスはすべて、セクタサイズが 256KB です。最初のセクタまたは最後のセクタは、それぞれサイズが 4KB の 8 つのパラメーターセクタで部分的に重ねられることがあります。このようなオーバーレイ コンフィギュレーションでは、パラメーターセクタと残りの均一な 256KB セクタの間に、パラメーターセクタ (サイズが 224KB) の上または下にセクタがあることに注意してください。消去コマンドを発行する時、使用されるアドレスは対象のセクタ以内でなければいけません。

セキュアシリコン領域 (SSR)

9 セキュアシリコン領域 (SSR)

HYPERFLASH™ファミリのデバイスは、フラッシュアレイから独立したワンタイムプログラマブル (OTP) 領域である 1024 バイトのセキュアシリコン領域 (SSR) を備えます。この領域は 32 の個別にロック可能な 32 バイトアライメント領域に分けられます (32 × 32 バイト = 1024 バイト)。SSR にアクセスするには、SSR アドレススペース オーバーレイ (ASO) 状態に移行します。

SSR から読み出す時、SSRASO 状態に移行して SSR アドレス オフセットを読み出します。入力されたアドレスが 1024 バイト SSR アドレス範囲外であれば、メインアレイデータが読み出されます。

SSR をプログラムする際、SSRASO 状態に移行して通常アレイと同じようにプログラミングを行います。

SSR は xVCR の FREEZE ビット (ビット 10) で保護されます。FREEZE がセットされると、プログラムコマンドは無視されます。エラーは報告されません。

SSR の領域 0 (最初の 32 バイト) は特殊な領域です。領域 0 の最初の 16 バイトは、インフィニオンがシリアル番号などデバイスを一意的に識別するための乱数をプログラムするために予約されています。次の 4 バイトはロックビットです。各ロックビットは、32 の SSR 領域 (領域 0 ~ 領域 31) の中から 1 つの対応する領域を制御します。これらのビットを任意の SSR 領域を個別にロックするようプログラムできます。領域はロックされると、永久にロックされます。

乱数領域にプログラムしようとすると、プログラムエラーが発生します。同様に、SSR 領域がロックビットでロックされた時、この領域にプログラムしようとするとプログラムエラーが発生します。

SSR をプログラムする際、プログラムページサイズは 512 バイトで、通常のフラッシュアレイのプログラムページサイズと同じです。つまり、同じプログラムコマンドで複数の SSR 領域をプログラムできます。

入力したプログラムデータが 1 ページサイズより大きい場合、データは通常のページプログラムコマンドと同じようにページの始まりにラップされます。この場合ラップデータは、前述したように特殊な領域である領域 0 と一致することがあります。プログラムコマンドは領域 0 の最初の 16 バイトを対象とするデータを含む場合、失敗することがあります。ページプログラムバッファの終わりを超えてデータをロードすることを推奨しません。

INT#出力ピン**10 INT#出力ピン**

HYPERFLASH™ファミリのデバイスは INT#出力ピンを備えます。このピンは、組込み動作の完了など BUSY 状態から READY 状態までの遷移の時にシステムへ割込みを生成するよう設定できます。

ユーザーは BUSY から READY までの遷移イベントが発生したか、または前の POR が正常に完了したかを確認するために割込みステータスレジスタ (ISR) を読み出します。その後、対応するビットに '1' を書き込むことで ISR をリセットします。

結論

11 結論

HYPERFLASH™ファミリのデバイスは SPI デバイスと同じ物理的なフットプリント、およびパラレル NOR デバイスと同じソフトウェア コマンド インターフェースを提供します。また、SPI デバイスの少ないピン数と NOR デバイスの高いスループットの優位点を組み合わせます。実際には、HYPERFLASH™デバイスの性能はパラレル NOR デバイスよりも高いです。

ユーザーはシステムで SPI NOR またはパラレル NOR デバイスを HYPERFLASH™ファミリのデバイスと容易に置き換えられ、システムコストが削減され、システム性能が向上します。

HYPERFLASH™ファミリのデバイスを使用する際、追加の支援が必要でしたら、[インフィニオンカスタマサポート](#)まで連絡してください。

参考資料

参考資料

- [1] [S26KL/KSxxxS データシート](#)
- [2] [S26KL/KSxxxS 低レベルドライバ](#)

改訂履歴

改訂履歴

Document version	Date of release	Description of changes
**	2015-09-09	これは英語版 001-99195 Rev. **を翻訳した日本語版 002-00242 Rev. **です。
*A	2021-08-19	これは英語版 001-99195 Rev. *D を翻訳した日本語版 002-00242 Rev. *Aです。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2021-08-19

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2021 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Go to www.cypress.com/support

Document reference

002-00242 Rev. *A

重要事項

本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記載された一切の事例、手引き、もしくは一般的価値、および／または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください (www.infineon.com)。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。