

S27KL0641/S27KS0641 から S27KL0642/S27KS0642 への移行

About this document

Scope and purpose

AN226137 では、S27KL0641/S27KS0641 から S27KL0642/S27KS0642 に移行するときに考慮する必要がある主な違いについて説明します。このアプリケーションノートでは、S27KL0642/S27KS0642 が S27KL0641/S27KS0641 の代わりになる方法について説明します。

関連製品ファミリ

S27KL0641/**S27KS0641**、S27KL0642/S27KS0642

Table of contents

About this document.....	1
Table of contents.....	1
1 はじめに	2
2 ドロップイン置換かどうか?.....	3
3 注文製品番号	4
4 S27KL0641 と S27KL0642 の詳細な比較.....	5
5 S27KS0641 と S27KS0642 の詳細な比較	7
6 重要な考慮事項.....	9
6.1 デバイス ID (ID0 および ID1)	9
6.2 レイテンシーサイクル.....	9
6.3 コンフィギュレーションレジスタ 1.....	9
6.4 DC 特性 (S27KL0641 および S27KL0642)	10
6.5 DC 特性 (S27KS0641 および S27KS0642).....	11
6.6 AC 特性 (S27KL0641 および S27KL0642).....	12
6.7 AC 特性 (S27KS0641 および S27KS0642)	13
7 関連ドキュメント.....	14
改訂履歴	15

はじめに

1 はじめに

64M ビット HyperRAM™である S27KL0642/S27KS0642 は、S27KL0641/S27KS0641 の代替デバイスです。すべての設計で、S27KL0642/S27KS0642 は S27KL0641/S27KS0641 の上位互換とみなせます。2つのデバイスはピン互換であり、パッケージの構成と寸法、および読み出し/書き込み機能の点で同一です。このアプリケーションノートでは、S27KL0641/S27KS0641 から S27KL0642/S27KS0642 へ移行するときに考慮する必要がある2つのデバイス間の主な違いについて説明します。

ドロップイン置換かどうか?

2 ドロップイン置換かどうか?

ハードウェアの観点からは、PCB の変更は必要ありません。ソフトウェアの観点から見ると、2つのデバイスの主な違いはコンフィギュレーションレジスタ 1 とデバイス ID です。詳細については[重要な考慮事項](#)を参照してください。

S27KL0642/S27KS0642 には、ディープパワーダウン機能、低スタンバイ電流、高速機能などの多くの機能が追加されます。[Table 1](#) に、S27KL0641/S27KS0641 と S27KL0642/S27KS0642 の互換性チャートを示します。詳細な比較については、[Table 4](#) を参照してください。

Table 1 互換性チャート

S27KL0641/S27KS0641 の機能または仕様	S27KL0642/S27KS0642 の互換性
パッケージ	有
ピン配列	有
温度範囲	有
動作電圧	有
動作電流	有
スタンバイ電流	有
読み出し/書き込み機能	有
タイミング/周波数	有
デフォルト ID および CR 設定	無

注文製品番号

3 注文製品番号

Table 2 に、S27KL0641/S27KS0641 の注文部品番号に対応した、推奨される S27KL0642/S27KS0642 の注文製品番号(OPN)を示します。

Table 2 移行に推奨される注文部品番号

S27KL0641/S27KS0641		S27KL0642/S27KS0642		備考
OPN	状態	OPN	状態	
S27KS0641	新規設計には推奨しません	S27KS0642	生産中	ハードウェアの変更は必要ありません。両方のデバイスはピン互換です。
S27KL0641	新規設計には推奨しません	S27KL0642	生産中	ハードウェアの変更は必要ありません。両方のデバイスはピン互換です。

S27KL0641 と S27KL0642 の詳細な比較

4 S27KL0641 と S27KL0642 の詳細な比較

Table 3 詳細な比較表

	S27KL0641	S27KL0642	備考
ピン配置/パッケージの概要	24 ボール FBGA	24 ボール FBGA	同一
温度範囲	-40 °C~+85 °C	-40 °C~+85 °C	同一
動作電圧範囲	2.7V~3.6 V	2.7V~3.6 V	同一
DC 特性	Table 8 に、DC パラメーターの詳細な比較を示します。		
AC 特性	Table 10 に、AC 特性の詳細な比較を示します。		
スタンバイ電流 (ICC4I)	200 μ A @ 85 °C	250 μ A @ 85 °C	S27KL0642 のスタンバイ電流は高くなります。
ディープパワーダウン電流	20 μ A	12 μ A	S27KL0642 のディープパワーダウン電流は低くなります。
ハイブリッドスリープ電流	-	230 μ A	このデバイスの新機能/仕様。前世代のデバイスではサポートされません。
CS# HIGH でハイブリッドスリープ (t_{HSIN}) に入る	-	3 μ s	このデバイスの新機能/仕様。前世代のデバイスではサポートされません。
差動クロック	$V_{CC} = 3V$ では適用されません	すべての動作電圧範囲に適用可能	S27KL0642 の CK# は未使用の時、フローティングのままにできます。
ダイ製造情報	-	36 バイトのダイ製造情報が利用可能	この情報は、アドレスオフセットが 0x1800 のレジスタとして読み出せます。 このデバイスの新機能/仕様。前世代のデバイスではサポートされません。
クロック周波数 (最大)	100 MHz	200 MHz	S27KL0642 においてより高速になります。タイミングの比較については、表 11 を参照してください。
デフォルトのレイテンシー	6 クロックサイクル	7 クロックサイクル	重要な違い。 レイテンシーサイクルを参照してください。
コンフィギュレーションレジスタ 1	分散リフレッシュ間隔を構成するために使用されます	追加オプションを追加	表 7 を参照してください。
V_{DD} 最小および RESET# HIGH からファーストアクセス (t_{VCS})	150 μ s/V	150 μ s/V	同一
部品が正しく初期化するための電源切断期間 (t_{PD})	50	50	同一
初期化を確実にするために必要な V_{DD} (V_{RST})	0.8	0.7	S27KL0642 はより低い V_{RST} を提供します。

S27KL0641 と S27KL0642 の詳細な比較

	S27KL0641	S27KL0642	備考
それ以下では初期化が必要な V_{DD} ロックアウト (V_{LKO})	2.7	2.4	S27KL0642 はより低い V_{LKO} を提供します。
V_{DD} パワーダウンランプレート (t_{VF})	50 μ s/V	50 μ s/V	同一
パルス幅のリセット (t_{RP})	200 ns	200 ns	同一
RESET# HIGH と CS# LOW の間の時間 (t_{RH})	200 ns	200 ns	同一
RESET# LOW から CS# LOW までの時間 (t_{RPH})	400 ns	400 ns	同一
デバイス ID0	0x0C81	0x0C81	同一
デバイス ID1	0x0000	0x0001	重要な違い。デバイス ID を参照してください。

S27KS0641 と S27KS0642 の詳細な比較

5 S27KS0641 と S27KS0642 の詳細な比較

Table 4 詳細な比較表

	S27KS0641	S27KS0642	備考
ピン配置/パッケージの概要	2 ボール FBGA	24 ボール FBGA	同一
温度範囲	-40 °C~+85 °C	-40 °C~+85 °C	同一
動作電圧範囲	1.7 V~1.95 V	1.7 V~2.0 V	S27KS0642 は広い動作範囲を提供します。
DC 特性	表 9 に、DC パラメーターの詳細な比較を示します。		
AC 特性	表 11 に、AC 特性の詳細な比較を示します。		
スタンバイ電流	200 μ A @ 85 °C	220 μ A @ 85 °C	S27KS0642 のスタンバイ電流は高くなります。
ディープパワーダウン電流	10 μ A	10 μ A	同一
ハイブリッドスリープ電流	-	200 μ A	このデバイスの新機能/仕様。前世代のデバイスではサポートされません。
差動クロック (CK#)	差動クロックが必要です	差動クロックはオプションです	S27KL0642 の CK# は未使用の時、フローティングのままにできます。
ハイブリッドスリープ (t_{HSIN}) に入る CS# HIGH	-	3 μ s	このデバイスの新機能/仕様。前世代のデバイスではサポートされません。
ダイ製造情報	-	36 バイトのダイ製造情報が利用可能	この情報は、アドレスオフセットが 0x1800 のレジスタとして読み出せます。 このデバイスの新機能/仕様。以前の世代のデバイスではサポートされません。
クロック周波数 (最大)	166 MHz	200 MHz	S27KS0642 においてより高速になります。タイミングの比較については、表 11 を参照してください。
デフォルトのレイテンシー	6 クロックサイクル	7 クロックサイクル	重要な違い。 レイテンシーサイクルを参照してください。
コンフィギュレーションレジスタ 1	分散リフレッシュ間隔を構成するために使用されません	追加オプションを追加	表 7 を参照してください。
V_{DD} 最小および RESET# HIGH からファーストアクセス (t_{VCS})	150 μ s/V	150 μ s/V	同一
部品が正しく初期化するための電源切断期間 (t_{PD})	50	50	同一
初期化を確実にするために必要な V_{DD} (V_{RST})	0.8	0.7	S27KS0642 はより低い V_{RST} を提供します。

S27KS0641 と S27KS0642 の詳細な比較

	S27KS0641	S27KS0642	備考
それ以下では初期化が必要な V_{DD} ロックアウト (V_{LKO})	1.7	1.5	S27KS0642 はより低い V_{LKO} を提供します。
V_{DD} パワーダウンランプレート (t_{VF})	50 μ s/V	50 μ s/V	同一
パルス幅のリセット (t_{RP})	200 ns	200 ns	同一
RESET# HIGH と CS# LOW の間の時間 (t_{RH})	200 ns	200 ns	同一
RESET# LOW から CS# LOW までの時間 (t_{RPH})	400 ns	400 ns	同一
デバイス ID0	0x0C81	0x0C81	同一
デバイス ID1	0x0000	0x0001	重要な違い。デバイス ID を参照してください。

重要な考慮事項

6 重要な考慮事項

S27KL0642/S27KS0642 への移行中に、Table 3 および Table 4 に記載されるすべてのパラメーターの違いを考慮する必要があります。ここでは、S27KL0641/S27KS0641 と S27KL0642/S27KS0642 の重要な違いについて説明します。システム設計者は、新しい製品に移行するときにデータシートも確認する必要があります。

6.1 デバイス ID (ID0 および ID1)

S27KL0641/S27KS0641 および S27KL0642/S27KS0642 には、製品を一意に識別するための 2 つのダブルワード (4 バイト) の読み出し専用デバイス ID が組み込まれます。デバイス ID を使用すると、ホストは製造元、製品の容量、および製品タイプを判別できます。Table 5 に、S27KL0641/S27KS0641 および S27KL0642/S27KS0642 のデバイス ID を示します。ここで、違いは赤で強調表示されます。

Table 5 デバイス ID

	S27KL0641/S27KS06421	S27KL0642/S27KS0642
Device ID 0	0x0C81	0x0C81
Device ID 1	0x0000	0x0001

6.2 レイテンシーサイクル

コンフィギュレーションレジスタ 0 (CR0) は、レイテンシーサイクルを設定するために使用されます。S27KL0641/S27KS0641 のレイテンシー設定はデフォルトで 6 クロックですが、S27KL0642/S27KS0642 のレイテンシー設定はデフォルトで 7 クロックです。S27KL0642/S27KS0642 に移行するには、デフォルトの遅延設定を使用している場合、追加の 1 クロックサイクルを処理するためにファームウェアを更新する必要があります。

Table 6 CR0 の比較

CR1 ビット	S27KL0641/S27KS0641	S27KL0642/S27KS0642	備考
[7:4]	0001b (デフォルト)	0010b (デフォルト)	デフォルト値が異なります。

6.3 コンフィギュレーションレジスタ 1

S27KL0641/S27KS0641 では、コンフィギュレーションレジスタ 1 (CR1) を使用して、この HyperRAM デバイスの分散リフレッシュ間隔を定義します。S27KL0642/S27KS0642 にいくつかの追加機能が追加されました。これらは、S27KL0642/S27KS0642 の CR1 を介して構成できます。Table 7 は、S27KL0641/S27KS0641 と S27KL0642/S27KS0642 の CR1 を比較します。

Table 7 CR1 の比較

CR1 ビット	S27KL0641/S27KS0641	S27KL0642/S27KS0642	備考
[15:8]	0x00 (デフォルト)	0xFF (デフォルト)	使用されていませんが、デフォルト値が異なります。
[7]	0 (初期設定値)	1 (デフォルト)	
[6]	0 (初期設定値)	マスタークロックタイプ: 1=シングルエンド (デフォルト) 0=差動	S27KX0641 のデフォルト値は、差動クロックモードで S27KX0642 を設定します。ただし、S27KX0642 の差動クロックが有効の場合でも、CK# の切り替えはオプションです。CK# 入力が静的 (HIGH または LOW) のまま

重要な考慮事項

CR1 ビット	S27KL0641/S27KS0641	S27KL0642/S27KS0642	備考
			であることを確認しますが、不要なノイズを拾わないようにフローティングにしないでください。
[5]	0 (初期設定値)	ハイブリッドスリープ: 0=通常の操作 (デフォルト) 1=ハイブリッドスリープに入る	S27KX0642 では、このビットを使用してハイブリッドスリープに入ります。この機能を使用しない場合は、デフォルトのままにしてください。
[4:2]	000b (デフォルト)	部分的なアレイの更新: 000b=フルアレイ (デフォルト)	S27KX0642 では、これらのビットを使用して、リフレッシュ操作をメモリの一部に制限できます。
[1:0]	分散リフレッシュ間隔 10b - 4 s (デフォルト) 11b - デフォルトの 1.5 倍 00b - デフォルトの 2 倍 01b - デフォルトの 4 倍	分散リフレッシュ間隔 10b - 1 μ s (産業用プラス(105°C) デバイスにのみ適用可能) 11b - 予約済み 00b - 予約済み 01b - 4 μ s	S27KX0642 の場合、CR [1:0] は読み出し専用ビットであり、プロセス、電圧、温度 (PVT) コーナー全体のリフレッシュ間隔の変動に基づいて、デバイスによって内部的に決定および構成されます。すべての HyperRAM アクセス (書き込みまたは読み出し) の前にこれらの 2 ビットをプローブして、現在のサイクルでリフレッシュ間隔を 10b (1 μ s) または 01b (4 μ s) にするかどうかを決定し、それに応じてホストコントローラーの t_{CSM} を設定できます。または、ホストコントローラーがすべてのメモリアクセスの前に CR1 にアクセスしたくない場合は、85°C のデータシートの推奨に従って、 t_{CSM} を 4 μ s (固定) に設定できます。

6.4 DC 特性 (S27KL0641 および S27KL0642)

Table 8 は S27KL0641 と S27KL0642 の DC パラメーターを比較します。S27KL0642 には、より高い DC 特性値がいくつかあります。適切に移行するには、システムレベルでこれらの DC 特性の違いを考慮に入れる必要があります。

Table 8 DC 特性の比較

パラメーター	変更内容	テスト条件	S27KL0641		S27KL0642		単位
			Typ	Max	Typ	Max	
I_{L14}	入力漏れ電流 3.3V デバイスリセット信号 Low のみ	$V_{IN} = V_{SS}$ から V_{CC} $V_{CC} = V_{CC\ max}$		+20		+15	μ A
I_{CC1}	V_{CC} アクティブ読み出し電流	$CS\# = V_{IL}, V_{CC} = 3.6\ V$	20	35	15	30	mA
I_{CC2}	V_{CC} アクティブ書き込み電流	$CS\# = V_{IL}, V_{CC} = 3.6\ V$	15	35	15	30	mA
I_{CC4I}	V_{CC} スタンバイ電流	$CS\# = V_{IL}, V_{CC} = 3.6\ V$	135	200	90	250	μ A

重要な考慮事項

パラメーター	変更内容	テスト条件	S27KL0641		S27KL0642		単位
			Typ	Max	Typ	Max	
I_{CC5}	リセット電流	CS# = V_{IH} , RESET# = V_{IL} , $V_{CC} = V_{CC\ max}$		20		1	mA
I_{CC6I}	アクティブクロック停止電流	CS# = V_{IH} , RESET# = V_{IL} , $V_{CC} = V_{CC\ max}$	5.3	8	5	8	mA
I_{CC7}	電源投入時の V_{CC} 電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 3.6V$	-	35		35	mA
I_{DPD}	ディープパワーダウン電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 3.6V$		20		12	μA
I_{HS}	ハイブリッドスリープ電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 2.0V$		-	35	230	μA

6.5 DC 特性 (S27KS0641 および S27KS0642)

Table 9 は、S27KS0641 と S27KS0642 の DC パラメーターを比較します。S27KS0642 には、より高い DC 特性値がいくつかあります。適切に移行するためには、システムレベルで DC 特性のこれらの違いを考慮する必要があります。

Table 9 DC 特性の比較

パラメーター	変更内容	テスト条件	S27KS0641		S27KS0642		単位
			Typ	Max	Typ	Max	
I_{LI4}	入力漏れ電流 1.8V デバイスリセット信号 Low のみ	$V_{IN} = V_{SS}$ から V_{CC} $V_{CC} = V_{CC\ max}$		+20		+15	μA
I_{CC1}	V_{CC} アクティブ読み出し電流	CS# = V_{IL} , @200 MHz, $V_{CC} = 2.0V$	20	60	15	25	mA
I_{CC2}	V_{CC} アクティブ書き込み電流	CS# = V_{IL} , @200 MHz, $V_{CC} = 2.0V$	15	60	15	25	mA
I_{CC4I}	V_{CC} スタンバイ電流	CS# = V_{IL} , @200 MHz, $V_{CC} = 2.0V$	135	200	80	220	μA
I_{CC5}	リセット電流	CS# = V_{IH} , RESET# = V_{IL} , $V_{CC} = V_{CC\ max}$		20		1	mA
I_{CC6I}	アクティブクロック停止電流	CS# = V_{IH} , RESET# = V_{IL} , $V_{CC} = V_{CC\ max}$	5.3	8	5	8	mA
I_{CC7}	電源投入時の V_{CC} 電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 2.0V$	-	35		35	mA
I_{DPD}	ディープパワーダウン電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 2.0V$		10		10	μA
I_{HS}	ハイブリッドスリープ電流	CS# = V_{IH} , $V_{CC} = V_{CC\ max}$, $V_{CC} = V_{CCQ} = 2.0V$		-	25	200	μA

重要な考慮事項

6.6 AC 特性 (S27KL0641 および S27KL0642)

Table 10 は、S27KL0641 と S27KL0642 の AC パラメーターを比較します。S27KL0642 への移行では、AC 特性値が改善されているため、システムレベルでのタイミング調整は必要ありません。

Table 10 タイミングパラメーターの比較

項目	記号	S27KL0641 (100 MHz)		S27KL0642 (166 MHz)		S27KL0642 (200 MHz)		単位
		min	max	min	max	min	max	
トランザクション間でチップセレクト HIGH	t_{CSHI}	10		6	-	6	-	ns
HyperRAM の読み出し/書き込み回復時間	t_{RWR}	40		36	-	35	-	ns
次の CK 立ち上りエッジへのチップセレクトセットアップ	t_{CSS}	3		3	-	3	-	ns
有効なデータストロープ	t_{DSV}		12	-	12	-	6.5	ns
入力設定	t_{IS}	1		0.6	-	0.5	-	ns
入力ホールド	t_{IH}	1		0.6	-	0.5	-	ns
HyperRAM 読み出し初期アクセス時間	t_{ACC}	40		36	-	35	-	ns
DQ Low Z へのクロック	t_{DQLZ}	0		0	-	0	-	ns
CK から DQ への移行が有効 (64 Mb)	t_{CKD}		7	-	7	-	6.5	ns
CK から DQ への移行が無効 (64 Mb)	t_{CKDI}		5.2	-	5.6	-	5.7	ns
有効なデータ ($t_{DV} \text{ min} = \text{次のいずれかの小さい値} : t_{CKHP} \text{ min} - t_{CKD} \text{ max} + t_{CKDI} \text{ max}$ または $t_{CKHP} \text{ min} - t_{CKD} \text{ min} + t_{CKDI} \text{ min}$)	t_{DV}	2.7		1.3	-	1.45	-	ns
CK から RWDS への移行が有効 (64 Mb)	t_{CKDS}	1	7	1	7	1	6.5	ns
RWDS から DQ への移行が有効	t_{DSS}		0.8	-	0.8	-	0.4	ns
RWDS から DQ への移行が無効	t_{DSH}		0.8	-	0.8	-	0.8	ns
CK 立ち下りエッジ後のチップセレクトホールド	t_{CSH}	0		0	-	0	-	ns
RWDS High-Z に対して非アクティブなチップセレクト	t_{DSZ}		7	-	7	-	6.5	ns
DQ High-Z に対して非アクティブなチップセレクト	t_{OZ}		7	-	7	-	6.5	ns
HyperRAM チップセレクト最大 Low 時間 (85°C)	t_{CSM}		4	-	4	-	4	μs
リフレッシュ時間	t_{RFH}	40		36	-	35	-	ns
HyperBusCK から RWDS LOW への移行 @CA フェーズ@読み出し (64 Mb)	t_{CKDSR}			1	7	1	7	ns

重要な考慮事項

6.7 AC 特性 (S27KS0641 および S27KS0642)

Table 11 は、S27KS0641 と S27KS0642 の AC パラメーターを比較します。S27KS0642 への移行では、 t_{CSS} タイミングパラメーターを除いて AC 特性値が改善されるため、システムレベルでのタイミング調整は必要ありません。 t_{CSS} タイミング要件を満たすには、システムレベルのタイミングを変更する必要があります。

Table 11 タイミングパラメーターの比較

項目	記号	S27KS0641 (166 MHz)		S27KS0642 (200 MHz)		単位
		min	max	min	max	
トランザクション間でチップセレクト HIGH	t_{CSHI}	6		6	-	ns
HyperRAM の読み出し/書き込み回復時間	t_{RWR}	36		35	-	ns
次の CK 立ち上りエッジへのチップセレクトセットアップ	t_{CSS}	3		4	-	ns
有効なデータストロープ	t_{DSV}		12	-	5	ns
入力設定	t_{IS}	0.6		0.5	-	ns
入力ホールド	t_{IH}	0.6		0.5	-	ns
HyperRAM 読み出し初期アクセス時間	t_{ACC}	36		35	-	ns
DQ Low Z へのクロック	t_{DQLZ}	0		0	-	ns
CK から DQ への移行が有効 (64 Mb)	t_{CKD}		5.5	-	5	ns
CK から DQ への移行が無効 (64 Mb)	t_{CKDI}		4.6	-	4.2	ns
有効なデータ ($t_{DV} \text{ min} = \text{次のいずれかの小さい値} : t_{CKHP} \text{ min} - t_{CKD} \text{ max} + t_{CKDI} \text{ max}$ または $t_{CKHP} \text{ min} - t_{CKD} \text{ min} + t_{CKDI} \text{ min}$)	t_{DV}	1.7		1.45	-	ns
CK から RWDS への移行が有効 (64 Mb)	t_{CKDS}	1	5.5	1	5	ns
RWDS から DQ への移行が有効	t_{DSS}		0.45	-	0.4	ns
RWDS から DQ への移行が無効	t_{DSH}		0.45	-	0.4	ns
CK 立ち下がりエッジ後のチップセレクトホールド	t_{CSH}	0		0	-	ns
RWDS High-Z に対して非アクティブなチップセレクト	t_{DSZ}		6	-	5	ns
DQ High-Z に対して非アクティブなチップセレクト	t_{OZ}		6	-	5	ns
HyperRAM チップセレクト最大 Low 時間 (85°C)	t_{CSM}		4	-	4	μs
リフレッシュ時間	t_{RFH}	36		35	-	ns
HyperBus CK から RWDS LOW への移行 @CA フェーズ @読み出し (64 Mb)	t_{CKDSR}			1	5.5	ns

関連ドキュメント

7 関連ドキュメント

データシート

- [S27KL0641/S27KS0641、3.0 V/1.8 V、64 Mb \(8 MB\)/128 Mb \(16 MB\)、HyperRAM™ Self-Refresh DRAM](#)
- [S27KL0642/S27KS0642、3.0 V/1.8 V、64 Mb \(8 MB\)、HyperRAM Self-Refresh DRAM](#)
- [HyperBus™ Specification Low Signal Count、High Performance DDR Bus](#)

改訂履歴

改訂履歴

Document version	Date of release	Description of changes
**	2021-03-30	本版は英語版 002-26137 Rev. *A について、CYPRESS DEVELOPER COMMUNITY の参画者によって日本語に翻訳されたドキュメントです。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2021-03-30

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2021 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Go to www.cypress.com/support

Document reference

002-32901 Rev. **

重要事項

本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記載された一切の事例、手引き、もしくは一般的な価値、および/または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください (www.infineon.com)。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。