

AN216999

S25FL064P シリアル NOR フラッシュ製品から S25FL064L シリアル NOR フラッシュ製品への移行

著者: Suhail Zain

関連製品ファミリ: S25FL-L

本アプリケーション ノート (AN216999) はサイプレスの S25FL064P シリアル NOR フラッシュ ファミリ製品からサイプレスの S25FL064L シリアル NOR フラッシュ ファミリ製品への移行ガイドラインを提供いたします。本書は、置き換えを容易にするために、仕様の類似点および相違点について説明します。

目次

1 はじめに.....	1	4.1 ホールド機能.....	9
2 機能比較.....	2	4.2 ソフトウェア リセット.....	9
3 コマンド セットの比較.....	3	4.3 DC パラメーター.....	9
3.1 デバイス ID.....	5	4.4 SDR AC パラメーター.....	10
3.2 ユニーク ID.....	6	4.5 組み込みアルゴリズム性能.....	11
3.3 拡張アドレッシング.....	6	5 まとめ.....	12
3.4 ステータスおよびコンフィギュレーション レジスタ.....	7	6 関連資料.....	12
3.5 ディープ パワー ダウン モード.....	8	改訂履歴.....	13
3.6 高電圧プログラミング アクセラレーション.....	8	ワールドワイド販売と設計サポート.....	14
3.7 OTP/セキュア領域.....	8	製品.....	14
3.8 ダブル データ レート (DDR) 読み出しコマンド.....	8	PSoC®ソリューション.....	14
3.9 データ保護.....	9	サイプレス開発者コミュニティ.....	14
3.10 消去およびプログラムの一時停止/再開の動作.....	9	テクニカル サポート.....	14
4 ハードウェア比較.....	9		

1 はじめに

本書はサイプレスの S25FL064P シリアル NOR フラッシュ ファミリ製品から S25FL064L シリアル NOR フラッシュ ファミリ製品への移行ガイドラインを提供いたします。この置き換えをする際に発生し得る既知の問題について説明します。

S25FL064P は 90nm MirrorBit® プロセス技術をベースにした 3.0V 単一電源フラッシュ メモリ デバイスです。S25FL064L も 3.0V 単一電源フラッシュ メモリ デバイスですが、高度な 65nm フローティング ゲート プロセス技術をベースにしています。S25FL064L ファミリのフラッシュ デバイスは、製品ラインを継続的な改善のために、サイプレスがコミットした取り組みを表しています。改善の中には、ダブルデータ レート命令 (DDR) による高い帯域幅、ユニフォーム 4KB セクタ オプション、強化データ保護スキームおよび高い温度グレードがあります。S25FL064L デバイスの新規の特長と機能の詳細な説明については、S25FL064L データシートをご参照ください。

2 機能比較

S25FL064L は S25FL064P の機能のスーパーセットをサポートします。表 1 に機能の類似点および相違点をまとめます。コマンドセットの比較節で、これらの違いを詳細に示します。

表 1. 機能比較

機能/パラメーター	S25FL064L	S25FL064P
技術ノード	65nm NOR フラッシュ	90nm NOR フラッシュ
アーキテクチャ	フローティング ゲート	MirrorBit®
メモリ容量	64Mb	64Mb
バス幅	x1、x2、x4	x1、x2、x4
電源電圧	2.7V~3.6V	2.7V~3.6V
通常読み出し速度 (SIO)	6.25MB/s (50MHz)	5MB/s (40MHz)
高速読み出し速度 (SIO)	13.5MB/s (108MHz)	13MB/s (104MHz)
デュアル読み出し速度 (DIO)	27MB/s (108MHz)	20MB/s (80MHz)
クアッド読み出し速度 (QIO)	52MB/s (108MHz)	40MB/s (80MHz)
クアッド読み出し速度 (QIO - DDR)	54MB/s (54MHz)	-
プログラム バッファ サイズ	256B	256B
セクタ消去サイズ	4KB/32KB/64KB	64KB
パラメーター セクタ サイズ	-	4KB
セキュリティ領域/OTP	1024B	506B
データ保護	レガシー ブロック	レガシー ブロック
	個別のブロック ロック	
	ポインター領域	
一時停止/再開	消去/プログラム	-
アドレス指定	3/4 バイト + バンク	3 バイト
ハードウェア リセット	有	無
動作温度	-40°C~+85°C	-40°C~+85°C
	-40°C~+105°C	-40°C~+105°C
	-40°C~+125°C	-
ディープ パワー ダウン	有 - 2µA (Typ)	有 - 3µA (Typ)
ID および共通フラッシュ インターフェース	-	有
ID およびシリアル フラッシュ ディスカバリー パラメーター	有	-
パッケージ	8 リード SOIC (208mil)	16 ピン SOIC (300mil)
	USON (4 × 4mm)	8 コンタクト WSON (6 × 8mm)
	24 ボール FBGA (6 × 8mm)	24 ボール FBGA (6 × 8mm)

3 コマンドセットの比較

表 2 に、各デバイスでサポートするコマンドをまとめます。相違点は後の節で説明します。

表 2. コマンドセットの比較

機能	コマンド	説明	S25FL064L	S25FL064P
デバイス ID 読み出し	RDID	ID (JEDEC 準拠のメーカーID) 読み出し	9Fh	9Fh
	RSFDP	JEDEC シリアル フラッシュ ディスカバラブル パラメータ読み出し	5Ah	-
	RDQID	クアッド ID 読み出し	AFh	-
	RUID	固有 ID 読み出し	4Bh	-
	READ_ID	メーカーおよびデバイス ID 読み出し	-	90h
レジスタ アクセス	RDSR1	ステータス レジスタ 1 読み出し	05h	05h
	RDSR2	ステータス レジスタ 2 読み出し	07h	-
	RDCR1	コンフィギュレーション レジスタ 1 読み出し	35h	35h
	RDCR2	コンフィギュレーション レジスタ 2 読み出し	15h	-
	RDCR3	コンフィギュレーション レジスタ 3 読み出し	33h	-
	RDAR	任意レジスタ読み出し	65h	-
	WRR	レジスタ (ステータス 1 およびコンフィギュレーション 1、2、3) 書き込み	01h	01h
	WRDI	書き込みディセーブル	04h	04h
	WREN	不揮発性データ変更の書き込みイネーブル	06h	06h
	WRENV	揮発性ステータスおよびコンフィギュレーション レジスタの書き込みイネーブル	50h	-
	WRAR	任意レジスタ書き込み	71h	-
	CLSR	ステータス レジスタ クリア	30h	30h
	4BEN	4 バイト アドレス モード開始	B7h	-
	4BEX	4 バイト アドレス モード終了	E9h	-
	SBL	パースト長セット	77h	-
	QPIEN	QPI 開始	38h	-
	QPIEX	QPI 終了	F5h	-
	DLPRD	データ ラーニング パターン読み出し	41h	-
	PDLRNV	不揮発性データ ラーニング レジスタ プログラム	43h	-
	WDLRV	揮発性データ ラーニング レジスタ書き込み	4Ah	-
フラッシュ アレイ 読み出し	READ	読み出し	03h	03h
	4READ	読み出し (4 バイト アドレス)	13h	-
	FAST_READ	高速読み出し	0Bh	0Bh
	4FAST_READ	高速読み出し (4 バイト アドレス)	0Ch	-
	DOR	デュアル出力読み出し	3Bh	3Bh
	4DOR	デュアル出力読み出し (4 バイト アドレス)	3Ch	-

機能	コマンド	説明	S25FL064L	S25FL064P
	QOR	クアッド出力読み出し	6Bh	6Bh
	4QOR	クアッド出力読み出し (4 バイト アドレス)	6Ch	-
	DIOR	デュアル I/O 読み出し	BBh	BBh
	4DIOR	デュアル I/O 読み出し (4 バイト アドレス)	BCh	-
	QIOR	クアッド I/O 読み出し	EBh	EBh
	4QIOR	クアッド I/O 読み出し (4 バイト アドレス)	ECh	-
	DDRQIOR	DDR クアッド I/O 読み出し	EDh	-
	4DDRQIOR	DDR クアッド I/O 読み出し (4 バイト アドレス)	EEd	-
フラッシュ アレイ プログラム	PP	ページ プログラム	02h	02h
	4PP	ページ プログラム (4 バイト アドレス)	12h	-
	QPP	クアッド ページ プログラム	32h	32h
	4QPP	クアッド ページ プログラム (4 バイト アドレス)	34h	-
フラッシュ アレイ 消去	SE	セクタ消去	20h	-
	4SE	セクタ消去 (4 バイト アドレス)	21h	-
	P4E	4KB パラメーター セクタ消去	-	20h
	P8E	8KB (2つの 4KB) パラメーター セクタ消去	-	40h
	HBE	ハーフ ブロック消去	52h	-
	4HBE	ハーフ ブロック消去 (4 バイト アドレス)	53h	-
	BE	ブロック消去	D8h	-
	4BE	ブロック消去 (4 バイト アドレス)	DCh	-
	SE	64KB セクタ消去	-	D8h
	CE	チップ消去 / バルク消去	60h	60h
CE	チップ消去 / バルク消去 (代替命令)	C7h	C7h	
消去 / プログラム の一時停止 / 再開	EPS	消去 / プログラムの一時停止	75h	-
	EPR	消去 / プログラムの再開	7Ah	-
セキュリティ 領域アレイ	SECRE	セキュリティ領域消去	44h	-
	SECRP	セキュリティ領域プログラム	42h	-
	SECRR	セキュリティ領域読み出し	48h	-
	OTPP	OTP メモリ空間でのデータ 1 バイトのプログラム	-	42h
	OTPR	OTP メモリ空間でのデータ読み出し	-	4Bh
アレイ保護	IBLRD	IBL 読み出し	3Dh	-
	4IBLRD	IBL 読み出し (4 バイト アドレス)	E0h	-
	IBL	IBL ロック	36h	-
	4IBL	IBL ロック (4 バイト アドレス)	E1h	-
	IBUL	IBL ロック解除	39h	-

機能	コマンド	説明	S25FL064L	S25FL064P
	4IBUL	IBL ロック解除 (4 バイト アドレス)	E2h	-
	GBL	グローバル IBL ロック	7Eh	-
	GBUL	グローバル IBL ロック解除	98h	-
	SPRP	ポインタ領域保護セット	FBh	-
	4SPRP	ポインタ領域保護セット (4 バイト アドレス)	E3h	-
個別および 領域保護	IRPRD	IRP レジスタ読み出し	2Bh	-
	IRPP	IRP レジスタ プログラム	2Fh	-
	PRRD	保護レジスタ読み出し	A7h	-
	PRL	保護レジスタ ロック (NVLOCK ビット書き込み)	A6h	-
	PASSRD	パスワード読み出し	E7h	-
	PASSP	パスワード プログラム	E8h	-
	PASSU	パスワード ロック解除	EAh	-
リセット	RSTEN	ソフトウェア リセット イネーブル	66h	-
	RST	ソフトウェア リセット	99h	-
	MBR	モード ビット リセット	FFh	-
ディープ パワー ダウン	DPD	ディープ パワー ダウン	B9h	B9h
	RES	ディープ パワー ダウンからの解放/デバイス ID	ABh	ABh

S25FL064P から S25FL064L への移行の主な懸念事項は、デバイス ID、拡張 4 バイト アドレッシング、アレイ保護機能削減、AC/DC 仕様の違いおよびパッケージ/ピン配置の違いです。

3.1 デバイス ID

S25FL064P では、RDID コマンドは 1 バイトのメーカーID、続いて 2 バイトのデバイス ID、64 バイトの共通フラッシュ インターフェース (CFI) テーブルを出力します。CFI はホストシステム ハンドシェイク用の JEDEC 定義 (JEDEC-137B) クエリ構造です。表 3 は、ホスト システムがデバイス ID (RDID) コマンドを実行した後のデバイス ID と CFI 値を示すバイト シーケンスを示しています。CFI バイトの詳細な内容は、S25FL064P のデータシートをご参照ください。

表 3. S25FL064P デバイス ID コマンドのバイト シーケンス

デバイス	ID				共通フラッシュ インターフェース					
	バイト 0	バイト 1	バイト 2	バイト 3	バイト 4	-	バイト 15	バイト 16	-	バイト 80
S25FL064P	01h	02h	16h	4Dh	未定義	-	未定義	51h	-	00h

S25FL064L も 1 バイトのメーカーID、続いて 2 バイトのデバイス ID を出力する RDID コマンドを提供します。表 4 は ID 値を示すバイト シーケンスを提供します。

表 4. S25FL064L デバイス ID コマンドのバイト シーケンス

デバイス	ID			
	バイト 0	バイト 1	バイト 2	バイト 3
S25FL064L	01h	60h	17h	未定義

S25FL064L は共通フラッシュ インターフェース (CFI) テーブルがありませんが、その代わりに、シリアル フラッシュ検出可能なパラメーター (SFDP) を備えています。SFDP は JEDEC (JEDEC-216B) によって定義され、SFDP パラメーターを識別するヘッダ テーブルで構成されています。SFDP はアドレス ベースであり、表 5 は SFDP アドレス/バイト シーケンスを提供します。SFDP バイトの詳細な内容は、S25FL064L のデータシートをご参照ください。

表 5. S25FL064L SFDP ヘッダおよびパラメーター アドレス マップ

デバイス	SFDP ヘッダ			SFDP パラメーター			
	アドレス 00h	-	アドレス 17h	アドレス 0300h	アドレス 0301h	-	アドレス 033Fh
S25FL064L	53h	-	FFh	E5h	20h	-	A1h

3.2 ユニーク ID

S25FL064L は各デバイスの 64 ビットの個別番号を提供します。S25F064P は個別 ID がありません。

表 6 に S25FL064L の個別 ID 用アドレス マップを示します。

表 6. S25FL064L 個別 ID アドレス マップ

デバイス	UID			追加 UID バイト			予約済み			OEM 名称		
	アドレス 00h	-	アドレス 07h	アドレス 08h	-	アドレス 0Fh	アドレス 10h	-	アドレス 1Fh	アドレス 20h	-	アドレス 37h
S25FL064L	UID_Byte0	-	UID_Byte7	UID_Byte8	-	UID_Byte15	UID_Byte16	-	UID_Byte23	UID_Byte24	-	UID_Byte55

3.3 拡張アドレッシング

S25FL064P はコマンド内の 3 バイト (24 ビット) アドレスを使用し、メモリ アレイ (16MB) にアクセスします。64Mb が 8MB に相当するため、3 バイト アドレッシング スキームで十分です。しかし、マルチチップ パッケージで 24 ビットを超えるアドレッシングに対応するために、S25FL064L は表 7 に示す追加のアドレッシング オプションをサポートしています。これにより既存システムで高性能な高容量デバイスの使用が可能になります。

3.3.1 従来の命令による拡張アドレッシング

S25FL064L は、有効な場合にすべての 3 バイト アドレス コマンドを 4 バイト アドレス コマンドに変更するコンフィギュレーションビットを提供します。ほとんどの 3 バイト アドレス コマンドは従来の SPI コマンドです。表 7 にアドレス コンフィギュレーションビット (ADP - CR2NV[1]) がセットされた場合に 4 バイト アドレッシングを必要とするすべてのコマンドを示します。

表 7. ADP - CR2NV[1]がセットされた場合に 4 バイト アドレッシングを必要とする従来のコマンド

機能	コマンド	説明	S25FL064L
デバイス ID 読み出し	RSFDP	JEDEC シリアル フラッシュ ディスカバラブル パラメーター読み出し	5Ah
レジスタ アクセス	RDAR	任意レジスタ読み出し	65h
	WRAR	任意レジスタ書き込み	71h
フラッシュ アレイ読み出し	READ	読み出し	03h
	FAST_READ	高速読み出し	0Bh
	DOR	デュアル出力読み出し	3Bh
	QOR	クアッド出力読み出し	6Bh
	DIOR	デュアル I/O 読み出し	BBh
	QIOR	クアッド I/O 読み出し	EBh
	DDRQIOR	DDR クアッド I/O 読み出し	EDh

フラッシュ アレイ プログラム	PP	ページ プログラム	02h
	QPP	クアッド ページ プログラム	32h
フラッシュ アレイ 消去	SE	セクタ消去	20h
	HBE	ハーフ ブロック消去	52h
	BE	ブロック消去	D8h
セキュリティ領域アレイ	SECRE	セキュリティ領域消去	44h
	SECRP	セキュリティ領域プログラム	42h
	SECRR	セキュリティ領域読み出し	48h
アレイ保護	IBLRD	IBL 読み出し	3Dh
	IBL	IBL ロック	36h
	IBUL	IBL ロック解除	39h

3.3.2 新しい 4 バイト命令による拡張アドレッシング

S25FL064L には 4 バイト アドレスを必要とする新しい命令があります。表 8 に S25FL064L によってサポートされるすべての 4 バイト コマンドを示します。

表 8. 4 バイト アドレッシングを必要とする新しいコマンド

機能	コマンド	説明	S25FL064L
フラッシュ アレイ読み出し	4READ	読み出し (4 バイト アドレス)	13h
	4FAST_READ	高速読み出し (4 バイト アドレス)	0Ch
	4DOR	デュアル出力読み出し (4 バイト アドレス)	3Ch
	4QOR	クアッド出力読み出し (4 バイト アドレス)	6Ch
	4DIOR	デュアル I/O 読み出し (4 バイト アドレス)	BCh
	4QIOR	クアッド I/O 読み出し (4 バイト アドレス)	ECh
	4DDRQIOR	DDR クアッド I/O 読み出し (4 バイト アドレス)	ECh
フラッシュ アレイ プログラム	4PP	ページ プログラム (4 バイト アドレス)	12h
	4QPP	クアッド ページ プログラム (4 バイト アドレス)	34h
フラッシュ アレイ 消去	4SE	セクタ消去 (4 バイト アドレス)	21h
	4HBE	ハーフ ブロック消去 (4 バイト アドレス)	53h
	4BE	ブロック消去 (4 バイト アドレス)	DCh
アレイ保護	4IBLRD	IBL 読み出し (4 バイト アドレス)	E0h
	4IBL	IBL ロック (4 バイト アドレス)	E1h
	4IBUL	IBL ロック解除 (4 バイト アドレス)	E2h
	4SPRP	ポインター領域保護セット (4 バイト アドレス)	E3h

3.4 ステータスおよびコンフィギュレーション レジスタ

S25FL064LP および S25FL064L デバイスの動作条件は、内部コンフィギュレーション レジスタによって設定されます。一方、ステータス レジスタは組み込みアルゴリズム動作中のデバイス状態を示します。

表 9 に、各デバイスでサポートされているレジスタをまとめます。

表 9. レジスタ セットの比較

レジスタ タイプ	S25FL064L	S25FL064P
ステータス レジスタ 1	有	有
ステータス レジスタ 2	有	-
コンフィギュレーション レジスタ 1	有	有
コンフィギュレーション レジスタ 2	有	-
コンフィギュレーション レジスタ 3	有	-
個別および領域保護レジスタ	有	-
パスワード レジスタ	有	-
個別ブロック ロック アクセス レジスタ	有	-
ポインター領域保護レジスタ	有	-
DDR データ ラーニング レジスタ	有	-

各コンフィギュレーション/ステータス ビットのタイプと機能の詳細は、デバイス固有のデータシートをご参照ください。

3.5 ディープ パワー ダウン モード

S25FL064P および S25FL064L の両方、低消費電力のディープ パワーダウン モードをサポートします。しかし、S25FL064P ではディープ パワーダウン解除コマンドを使用して 8 ビット電子署名を読み取ることができます。この機能は S25FL064L にありません。

3.6 高電圧プログラミング アクセラレーション

S25FL064P はプログラミングを加速するために W#/ACC 入力ピンで V_{HH} (公称 9V) をサポートします。S25FL064L は高電圧プログラミング アクセラレーションをサポートしておらず、WP# 入力に V_{HH} (公称 9V) をサポートすることはできません。

3.7 OTP/セキュア領域

S25FL064P および S25FL064L の両方は、メイン フラッシュ メモリ アレイとは別のアドレス指定可能な空間をサポートします。表 10 に 2 つのデバイスの領域を示します。

表 10. OTP/セキュア領域の定義

デバイス タイプ	ワンタイム プログラマブル	領域タイプ 1: 2 つの 8 バイト (ESN)、30 の 16 バイト、1 つの 10 バイト	不揮発性	領域タイプ 2: 4 つの 256 バイト
S25FL064P	有	有	-	-
S25FL064L	-	-	有	有

3.8 ダブル データ レート (DDR) 読み出しコマンド

S25FL064L は、4 つの I/O モードで帯域幅を向上させる DDR クアッド I/O 読み出しコマンドをサポートします。このコマンドは 54MHz まで対応できます。このコマンドの 4 バイト アドレスのバージョンも利用可能です。S25FL064P はどの DDR 読み出しコマンドもありません。

3.9 データ保護

S25FL064P および S25FL064L フラッシュ デバイスは、プログラムおよび消去の動作を保護するデータ保護スキームを実装しています。表 11 に、各デバイスでサポートされているデータ保護スキームを示します。保護スキームの詳細はそれぞれのデバイスのデータシートをご参照ください。

表 11. サポートされるデータ保護スキーム

デバイス タイプ	ブロック保護	個別ブロック ロック 保護	ポインタ保護	OTP 領域ロック 保護	個別および領域保護
S25FL064P	有	-	-	有	-
S25FL064L	有	有	有	-	有

3.10 消去およびプログラムの一時停止／再開の動作

S25FL064L はプログラムと消去の一時停止／再開のコマンドをサポートしており、プログラムや消去の動作を個別に一時停止 (EPS:75h) および再開 (EPR:7Ah) でき、変更中でないブロックのデータにアクセスできます。ステータス レジスタ 2 は特定の動作が一時停止しているかどうかをホスト ソフトウェアが判断するために備えています。ステータス レジスタ 2 読み出し (RDSR2:07h) コマンドはこの新しいレジスタにアクセスするために用意されています。消去／プログラムの一時停止／再開の動作は S25FL064P にはありません。

4 ハードウェア比較

関連するハードウェアの相違点は後の節で説明します。

4.1 ホールド機能

S25FL064P は HOLD#ピンを介してシリアル通信ホールド (停止) をサポートします。HOLD#は多重化ピンであり、IO3としてクアッド通信中に使用されます。S25FL064L はホールド機能がありません。その代わりに、HOLD#は RESET#に置き換えられ、CS#が HIGH の場合に、ハードウェア リセットのように動作します。RESET#も多重化ピンで、クアッド モードで IO3として使用されます。

4.2 ソフトウェア リセット

S25FL064L は、デバイス コンフィギュレーション レジスタの FREEZE ビットおよび PPB ロック レジスタの PPB ロック ビットを除き、デバイスを初期の電源投入状態に戻す新しいソフトウェア リセット コマンド (RSTEN:66h、RESET:99h) をサポートします。

4.3 DC パラメーター

表 12 は S25FL064P および S25FL064L の DC パラメーターの比較を示します。ほとんどのパラメーターの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強くお勧めします。

表 12. DC パラメーターの比較

記号	パラメーター動作温度範囲 -40°C~+105°C	S25FL064L			S25FL064P			単位
		Min	Typ	Max	Min	Typ	Max	
VDD	電源電圧	2.7	3	3.6	2.7	3	3.6	V
VHH	ACC プログラム アクセラレーション電圧	-	-	-	8.5	-	9.5	V
VDD (min)	VDD (最小の動作電圧)	2.7	-	-	2.7	-	-	V
VDD (カットオフ)	VDD (再初期化が必要となるカットオフ)	2.4	-	-	2.4	-	-	V

記号	パラメーター動作温度範囲 -40°C~+105°C	S25FL064L			S25FL064P			単位
		Min	Typ	Max	Min	Typ	Max	
VDD (low)	VDD (初期化が発生する低電圧)	1	-	-	2.3	-	-	V
VIL	入力 LOW 電圧	-0.5	-	0.3 x VDD	-0.3	-	0.3 x VDD	V
VIH	入力 HIGH 電圧	0.7 x VDD	-	VDD + 0.4	0.7 x VDD	-	VDD + 0.5	V
VOL	出力 LOW 電圧	-	-	0.2		-	0.4	V
VOH	出力 HIGH 電圧	VDD - 0.2	-		VDD - 0.6	-		V
ILI	入力リーク電流	-	-	±4	-	-	±2	µA
ILO	出力リーク電流	-	-	±4	-	-	±2	µA
ICC1	アクティブ電源供給電流 (読み出し) - シリアル SDR	-	25	35	-	-	38	mA
	アクティブ電源供給電流 (読み出し) - シリアル DDR	-	30	35	-	-		mA
ICC2	アクティブ電源供給電流 (ページプログラム)	-	40	50	-	-	26	mA
ICC3	アクティブ電源供給電流 (WRR または WRAR)	-	40	50	-	-	15	mA
ICC4	アクティブ電源供給電流 (SE)	-	40	50	-	-	26	mA
ICC5	アクティブ電源供給電流 (HBE、BE)	-	40	50	-	-	26	mA
ISB	スタンバイ電流	-	60	100	-	80	200	µA
IDPD	ディープパワーダウン電流	-	2	20	-	3	10	µA
IPOR	パワーオンリセット電流	-	15	20	-	-	-	mA

4.4 SDR AC パラメーター

表 13 は S25FL064P および S25FL064L の AC パラメーターの比較を提供します。ほとんどのパラメーターの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメーターの違いを慎重に確認することを強くお勧めします。

表 13. SDR AC パラメーターの比較

記号	パラメーター動作温度範囲 -40°C~+105°C	S25FL064L			S25FL064P			単位
		Min	Typ	Max	Min	Typ	Max	
FSCK - 1	デュアルおよびクアドコマンド用 SCK クロック周波数	-	-	108	-	-	80	MHz
FSCK - 2	READ および 4READ 命令用 SCK クロック周波数	-	-	50	-	-	40	MHz
PSCK	SCK クロック周期	1/FSCK	-	-	1/FSCK	-	-	
tWH、tCH	クロック HIGH 時間	50% PSCK -5%	-	-	4.5	-	-	ns
tWL、tCL	クロック LOW 時間	50% PSCK -5%	-	-	4.5	-	-	ns
tCRT、tCLCH	クロック立ち上がり時間 (スルーレート)	0.1	-	-	0.1	-	-	V/ns
tCFT、tCHCL	クロック立ち下がり時間 (スルーレート)	0.1	-	-	0.1	-	-	V/ns
tCS	CS# HIGH 時間 (任意の読み出し命令)	20	-	-	10	-	-	ns

記号	パラメータ動作温度範囲 -40°C~+105°C	S25FL064L			S25FL064P			単位
		Min	Typ	Max	Min	Typ	Max	
	CS# HIGH 時間 (読み出し以外のすべての命令)	50	-	-	50	-	-	ns
tCSS	CS#アクティブ セットアップ時間 (SCKを基準とする)	3	-	-	3	-	-	ns
tCSH	CS#アクティブ ホールド時間 (SCKを基準とする)	5	-	-	3	-	-	ns
tSU	データ入力セットアップ時間	3	-	-	3	-	-	ns
tHD	データ入力ホールド時間	2	-	-	2	-	-	ns
tV	クロック LOW から出力有効までの時間	-	-	8	-	-	9.5	ns
tHO	出力ホールド時間	1	-	-	2	-	-	ns
tDIS	出力ディセーブル時間	-	-	8	-	-	8	ns
tWPS	WP#セットアップ時間	20	-	-	20	-	-	ns
tWPH	WP#ホールド時間	100	-	-	100	-	-	ns
tDP	CS# HIGH からディープ パワー ダウン モードまでの時間	-	-	3	-	-	10	μs
tRES	CS# HIGH からディープ パワー ダウン モードからの解放までの時間	-	-	5	-	-	30	μs
tQEN	QIO または QPI モード移行時間 (次のコマンドを発行するのに要する時間)	-	-	1.5	-	-	-	μs
tQEXN	QIO または QPI モード終了時間 (次のコマンドを発行するのに要する時間)	-	-	1	-	-	-	μs

4.5 組み込みアルゴリズム性能

表 14 に、S25FL064P および S25FL064L の組み込みアルゴリズム性能パラメータの比較を示します。ほとんどのパラメータの違いで、移行時に性能問題が発生することはありませんが、潜在的な影響についてすべてのパラメータの違いを慎重に確認することを強くお勧めします。

表 14. 組み込みアルゴリズム性能パラメータの比較

記号	パラメータ動作温度範囲 -40°C~+105°C	S25FL064L			S25FL064P			単位
		Min	Typ	Max	Min	Typ	Max	
tW	不揮発性レジスタ書き込み時間	-	220	1200	-	-	100	ms
tPP	ページプログラム時間 (256 バイト)	-	450	1350	-	1500	3000	μs
tBP1	バイト プログラム時間 (最初のバイト)	-	75	90	-	-	-	μs
tBP2	追加バイト プログラム時間 (最初のバイトの後)	-	10	30	-	-	-	μs
tSE	セクタ消去時間 (4KB 物理セクタ)	-	65	270	-	200	800	ms
tHBE	ハーフ ブロック消去時間 (32KB 物理セクタ)	-	300	600	-	-	-	ms
tBE	ブロック消去時間 (64KB 物理セクタ)	-	450	1150	-	500	2000	ms
tCE	チップ消去時間	-	55	150	-	64	128	s

5 まとめ

S25FL064P から S25FL064L への移行は、シンプルでシステム ソフトウェアまたはハードウェアに関する最小限の調整しか必要としません。一度、調整が行われると、S25FL064L フラッシュは既存システムで高性能な高容量デバイスの使用を可能にします。

6 関連資料

表 15. サイプレス NOR フラッシュ製品の特定データシート

製品ファミリ	仕様書番号	文書名
FL-P ファミリ	002-00649	S25FL064P, 64-Mbit 3.0 V SPI Flash Memory
FL-L ファミリ	002-12878	S25FL064L, 64-Mbit (8-Mbyte) 3.0 V FL-L SPI Flash Memory

改訂履歴

文書名: AN216999 – S25FL064P シリアル NOR フラッシュ製品から S25FL064L シリアル NOR フラッシュ製品への移行

文書番号: 002-18055

版	ECN	変更者	発行日	変更内容
**	5579888	HZEN	01/10/2017	これは英語版 002-16999 Rev. **を翻訳した日本語版 002-18055 Rev. **です。

ワールドワイド販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを持っています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

ARM® Cortex® マイクロコントローラ	cypress.com/arm
車載用	cypress.com/automotive
クロック & バッファ	cypress.com/clocks
インターフェース	cypress.com/interface
モノのインターネット	cypress.com/iot
照明 & 電力制御	cypress.com/powerpsoc
メモリ	cypress.com/memory
PSoC	cypress.com/psoc
タッチ センシング	cypress.com/touch
USB コントローラー	cypress.com/usb
ワイヤレス/RF	cypress.com/wireless

PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

サイプレス開発者コミュニティ

[フォーラム](#) | [プロジェクト](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [コンポーネント](#)

テクニカル サポート

cypress.com/support

PSoC はサイプレス セミコンダクタ社の登録商標であり、PSoC Creator は同社の商標です。本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。



Cypress Semiconductor Phone : 408-943-2600
198 Champion Court Fax : 408-943-4730
San Jose, CA 95134-1709 Website : www.cypress.com

© Cypress Semiconductor Corporation, 2016 - 2017. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下、「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア又はファームウェア (以下、「本ソフトウェア」という。)) を含む) は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき、Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、また、本段落で特に記載されているものを除き、Cypress の特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾していない。本ソフトウェアにライセンス契約書が付伴しておらず、かつ、あなたが Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意をしていない場合、Cypress は、あなたに対して、(1)本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためののみ、組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためののみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) エンドユーザーに対して、バイナリーコード形式で本ソフトウェアを外部に配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) に抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためののみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用法により許容される範囲において、Cypress は、本書面又はいかなる本ソフトウェアに関しても、明示又は黙示を問わず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。適用法により許容される範囲において、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のあるいかなる製品又は回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計し、プログラムし、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分として用いるため、又はシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせることになるその他の使用 (以下、「本目的外使用」という) のためには、設計、意図又は承認されていない。重要な構成部分とは、装置又はシステムのその構成部分の不具合が、その装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できる、機器又はシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部を問わず一切の責任を負わず、かつ、あなたは Cypress をそれら一切から免除するものとし、本書により免除する。あなたは、Cypress 製品の目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から Cypress を免責補償する。

Cypress、Cypress のロゴ、Spansion、Spansion のロゴ及びこれらの組み合わせ、WICED、PSoC、CapSense、EZ-USB、F-RAM、及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress の商標のより完全なリストは、cypress.com を参照のこと。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。