



请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

从 GL-P 和 GL-S 移植到 GL-T 闪存

作者: Gernot Hoyler

相关器件系列: S29GL-P/S/T

AN202453 概述了将赛普拉斯 GL-P 和 GL-S 移植到 GL-T 闪存系列时相互间的差异和潜在问题。它还讨论了相关器件的特性、时序参数以及封装类型。

目录

1	简介	1	3.12	单个扇区写入保护	4
2	GL-P、GL-S 和 GL-T 闪存特性比较	1	3.13	数据轮询	5
3	特性差异讨论	3	3.14	状态寄存器	5
3.1	容量	3	3.15	空白检查	6
3.2	扇区架构	3	3.16	连续检查	6
3.3	数据总线宽度	3	3.17	CFI 寄存器	6
3.4	读取页面缓冲区容量	3	3.18	锁定寄存器差异	7
3.5	写缓冲器大小	3	4	上电复位和热复位时序	9
3.6	高电压加速编程	3	5	直流和交流参数差异	10
3.7	自动选择寄存器存取	3	6	封装	11
3.8	器件识别号	4	附录 A. 针对老版本 Linux Kernels 的补丁	13	
3.9	解锁旁路	4	文档修订记录	14	
3.10	多扇区擦除	4	销售、解决方案以及法律信息	15	
3.11	安全硅 OTP 区域	4			

1 简介

赛普拉斯继续扩展 3 V NOR 闪存的 MirrorBit® GL 系列, 为您介绍了基于 45 nm 工艺技术的 GL-T 并行 NOR 闪存系列。赛普拉斯在开发 GL-T 闪存系列时考虑了移植性, 在 GL-P 和 GL-S 闪存开发的大多数现有应用可以直接移植到 GL-T。这份资料概述了移植到 GL-T 闪存时需要注意的事项。

2 GL-P、GL-S 和 GL-T 闪存特性比较

表 1 概述 GL-P、GL-S 和 GL-T 闪存系列的特性。45 nm MirrorBit GL-T 闪存支持上一代闪存系列 (如 GL-P) 的某些特性, 这些特性 GL-S 闪存不具备。另外, GL-T 闪存还保留了基本的硬件和软件特性, 通过这些特性, 用户可采用 GL-P 和 / 或 GL-S 闪存的现有设计。更多有关特性差异的信息, 请参考第 3 页上的第 3 章, *特性差异讨论*。

更多有关上电复位 (POR) 时序差异的信息, 请参考第 9 页上的第 4 章, *上电复位和热复位时序*。

更多有关直流和交流电特性差异, 请参考第 10 页上的第 5 章, *直流和交流参数差异*。

更多有关引脚和封装类型的信息, 请参考第 11 页上的第 6 章, *封装*。

表 1. GL 系列特性比较

系列	S29GL-P 90 nm	S29GL-S 65 nm	S29GL-T 45 nm	移植问题
容量				
128 Mbit	√	√	–	有
256 Mbit	√	√	–	有
512 Mbit	√	√	√	无
1024 Mbit	√	√	√	无
2048 Mbit	√(多芯片)	√(多芯片)	√(多芯片)	无
扇区架构				
统一 128 kB	√	√	√	无
访问				
x16 数据总线宽度	√	√	√	无
x8 数据总线宽度	√	–	√	无
异步	√	√	√	无
读取页面模式	√	√	√	无
读取页面大小	16 字节	32 字节	32 字节	无
写入缓冲器大小	64 字节	512 字节	512 字节	无
安全性				
单个扇区写入保护	√	√	√	无
安全 OTP 区域	256 个字节	2 x 512 字节	2 x 512 字节	也许
其他				
12 V 加速编程	√	–	√	无
解锁 Bypass 命令	√	–	√	无
多扇区擦除	√	–	√	无
Blank 检查	–	√	√	无
连续检查	–	–	√	无
高电压 Autoselect 访问	√	–	–	也许
CFI 版本	1.3	1.5	1.3 / 1.5	无
通过 Data Polling 检查状态	√	√	√	无
通过状态寄存器检查状态	–	√	√	无
包装和订购选项				
56 引脚 TSOP	√	√	√	无
64 球形焊盘 BGA 10 x 13 mm (FAA064)	√	–	–	有
64 球形焊盘 BGA 11 x 13 mm (LAA064)	√	√	√	无
64 球形焊盘 BGA 9 x 9 mm (LAE064)	–	√	√	无
56 球形焊盘 BGA 9 x 7 mm (VBU056)	–	–	√	无
SnPb 焊料选项 (RoHS 5/6)	√	√	–	也许

3 特性差异讨论

3.1 容量

S29GL-T 闪存具有单片 128、256、512 和 1024 Mb 等容量。另外，多芯片 S70GL-T 闪存还支持 2048 Mb 大小的容量。超过上述容量的闪存不可移植。

3.2 扇区架构

GL-T 闪存采用统一的 128 kB 扇区架构，与 GL-N 和 GL-P 闪存相同。

3.3 数据总线宽度

GL-T 闪存支持 x16 和 x8 的数据总线宽度，例如：它与所有的上一代闪存系列（包含 GL-S：仅支持 x16 模式）兼容。BYTE# 输入信号（56-TSOP 的引脚 53 和 64-BGA 的球形焊盘 F7）用于确定正在使用的模式。GL-T 闪存具有一个内部上拉电阻，因此，它能够与 GL-S 应用（不驱动 BYTE# 信号）兼容。

3.4 读取页面缓冲区容量

与 GL-S 闪存相同，GL-T 具有一个 32 字节（16 字）的读取页面缓冲区，它的大小是 GL-P 闪存的两倍，因此可执行更大容量的处理器缓存行填充操作。以 GL-P 闪存支持的 16 字节最大读取页面传输功能运行时，不需要进行任何软件修改。

为了充分利用更大容量的 GL-T 读取页面缓冲区，软件可以进行相应的修改，查询位于 CFI 字偏移 4Ch 的 CFI 页面模式寄存器和配置软件以执行更多页面模式读取周期。

3.5 写缓冲器大小

GL-T 闪存具有一个 512 字节（256 字）的写缓冲区，即：与 GL-S 闪存一样大，该大小是 GL-P 闪存的 8 倍。

写缓冲区容量越大，编程吞吐量越高，因此与大多数文件系统的对齐能力越好。以 GL-P 闪存支持的 64 字节最大写缓冲区填充功能运行时，不需要进行任何软件修改。

为了充分利用更大容量的 GL-T 写缓冲区，软件可以进行相应的修改，查询位于 CFI 字偏移 2Ah 的 CFI 编程缓冲器容量寄存器和配置软件以执行更大容量的写缓冲区填充。建议在多个 32 字节大小的页面上执行 GL-T 缓冲区写入操作，从而能最大化数据完整性。将 GL-T 闪存使用于扩展的工业范围（-40°C ~ +105°C）时，该建议具有强制性。例如，使用 1 ~ 16 个 32 字节页面的数据加载写缓冲区会使这些数据通过一次操作就能被编写到阵列中。

3.6 高电压加速编程

与 GL-P 闪存相同，当 V_{HH} （额定值为 12 V）被应用于 WP#/ACC 输入时，GL-T 闪存不支持加速编程操作。对于不支持该性能的基于 GL-S 闪存的现有设计，不需进行任何修改。

3.7 自动选择寄存器存取

自动选择寄存器通过各个特殊的识别代码来提供供应商和设备识别号。

GL-T 和 GL-S 闪存只支持通过自动选择命令（也称为 ID 进入命令）的自动选择寄存器访问，这就是 GL-P 闪存与上述两种闪存的不同点，它支持通过自动选择命令和高压方式的自动选择寄存器访问。使用高压方式时，需要将 VID（额定值为 12 V）应用到地址输入 A9 端。如果现有设计支持通过高压方式的自动选择寄存器访问，则必须对其进行修改。

在 GL-P 闪存中，自动选择寄存器覆盖扇区地址零（SA00）。在 GL-S 和 GL-T 闪存中，自动选择寄存器会覆盖掉通过自动选择进入命令所选择的扇区。在现有 GL-P 和 GL-S 设计中访问 GL-T 闪存自动选择寄存器时，不需要修改软件。

扇区锁定状态可通过访问所需扇区内的自动选择寄存器字偏移 02h 来确定。在 GL-P 闪存中，可通过在闪存基准地址进入自动选择模式来确定多个扇区的锁定保护状态。对于 GL-T 和 GL-S 闪存，只能确定在自动选择进入命令中所选扇区的保护状态。如要确定其他扇区的锁定保护状态，必须退出自动选择模式，然后在自动选择进入命令中使用所需的扇区重新进入。

3.8 器件识别号

单片 512 Mb 和 1024 Mb 大小的 GL-T 闪存器件与相应容量的 GL-P 和 GL-S 闪存具有相同的器件识别号寄存器值。S70GL02GT 闪存与 S70GL02GP 和 S70GL02GS 闪存具有相同的器件识别号。

表 2. GL 闪存设备的识别号

说明	地址	读取数据
设备识别号字 1	(SA) + 0001h	227Eh
设备识别号字 2	(SA) + 000Eh	2248h = 2 Gb 2228h = 1 Gb 2223h = 512 Mb
设备识别号字 3	(SA) + 000Fh	2201h

对于现有的支持 GL-P 或 GL-S 闪存并且使用器件识别号来设置软件命令支持的软件，不需要进行任何修改即可启用 GL-T 闪存的兼容功能。为了充分利用 GL-T 的新功能，应使用特定的 CFI 寄存器查询。CFI 字偏移 45h 位置的 CFI 工艺生成位可在系统内确定唯一的 GL 系列，例如：GL-P: 0014h、GL-S: 001Ch、GL-T: 0024h。

对于 GL-T 闪存，设备识别号只能通过软件自动选择寄存器命令访问，而不能使用在 GL-P 闪存上可选的高压方式。请参考第 4 页上的自动选择寄存器访问部分的内容。

3.9 解锁旁路

解锁旁路模式编程是一项原有功能，当使用单字节 / 字编程命令执行编程时，可将命令循环负担降低 50%。使用大容量 GL 设备的应用依靠多字写缓冲区编程使编程吞吐量最大化。写缓冲区编程本身是一个低效率命令，并能支持单字节 / 字编程。

与 GL-P 闪存相同，GL-T 闪存支持解锁旁路模式编程。对于不支持该性能的基于 GL-S 闪存的现有设计，不需进行任何修改。

3.10 多扇区擦除

多扇区擦除是一项原有功能，允许在一个命令中进行多个扇区擦除操作，从而尽量减轻命令负担。

与 GL-P 闪存相同，GL-T 闪存支持执行多扇区擦除的操作。对于不支持该性能的基于 GL-S 闪存的现有设计，不需进行任何修改。

3.11 安全硅 OTP 区域

S29GL-T 闪存拥有 2048 字节大小的一次性可编程 (OTP) 存储器。该安全硅区域 (SSR) 被分成四个区域：低位 512 B 区域，SSR0 (工厂可修改区域) 以及三个高位 512 B 区域：SSR1 ~ SSR3 (客户可修改区域)。在订购时，可要求工厂对 SSR0 预编程。SSR0 为工厂锁定区域，客户不能修改。只有在写入安全硅进入命令后才能访问安全硅区域，它被映射到进入命令期间所选扇区的低位 1 kB。SSR0 覆盖所选扇区的字偏移 0x0000 到 0x00FF。SSR1、SSR2 和 SSR3 分别覆盖了所选扇区的字偏移 0x0100 ~ 0x01F、0x0200 ~ 0x02FF 和 0x0300 ~ 0x03FF 空间。在安全硅访问模式下，2 kB 安全硅区域之外的存储区没有定义区域。

同样的，S29GL-S 闪存拥有 1024 字节大小的一次性可编程 (OTP) 存储器。该存储器被分成两个 512 B 大小的区域：SSR0 和 SSR1。并和 GL-T 闪存具有相同的功能。

GL-P 闪存存在安全硅扇区区域中有 256 B 的 OTP。在订购时，可要求工厂对该区域预编程和锁定；否则，用户可对其编程和锁定。该区域只能在安全硅访问模式下访问，它覆盖了 SA0 的字 0x0000 到 0x007F 的空间。它的安全硅锁定寄存器位的使用也与 GL-T 和 GL-S 闪存不同。工厂将 GL-T 锁定寄存器位 0 编程为 0，用于表示 SSR 寄存器 0 已经被锁定。另外，还会将 GL-T 锁定寄存器位 6、9 和 10 预设为 1，用于表示 SSR1-SSR3 区域是解锁状态，并且客户可以通过将其编程为 0 来锁定。GL-P 锁定寄存器位 0 被默认预设为 1，用于表示安全硅区域处于解锁状态。如果订购了工厂预编程，则可能在出厂时设置为 0，或者由客户编程为 0 以锁定安全硅区。

S70GL02GT 闪存实际上有两个 1 kB 大小的 OTP 区域，每个 GL01GS 芯片中一个。为了访问高位区域，请在安全硅寄存器访问命令周期内设置闪存输入 A26 = 1。

3.12 单个扇区写入保护

GL-T 闪存支持高级扇区保护 (ASP) 功能，可通过用户配置的 8 字节密码以及非易失性和易失性控制为扇区提供软件使能的编程和擦除保护，这一点与 GL-S 和 GL-P 闪存相同。

3.13 数据轮询

GL-T 闪存支持原有的数据轮询方式，可确定嵌入式编程和擦除操作的状态。该方式与 GL-S 和 GL-P 闪存相同，当移植到 GL-T 闪存时，不需要修改软件即可继续使用数据轮询例程。

如果 GL-T 闪存发生 DQ5 超时事件，则需要通过软件复位命令来清除 DQ5，并使闪存返回到就绪状态。这时，大概需要 100 ns 的时间才能使闪存停止通讯，因为它正忙于执行该复位命令。对于 GL-S 闪存，则需要 2 μs 的时间。

请注意，未来形状更小的工艺 MirrorBit GL 闪存系列产品中，可能不支持数据轮询。在不支持数据轮询的情况下，可以通过读取状态寄存器来确定嵌入式编程和擦除操作的状态。

3.14 状态寄存器

GL-T 闪存支持将状态寄存器读取，作为数据轮询的备用方法，用于确定嵌入式操作的状态。状态寄存器读取功能也适用于 GL-S 闪存，但不使用于 GL-P。

可通过一个两周期顺序的操作来访问 16 位状态寄存器：先是对读取状态寄存器命令执行的写入周期，然后是对同一目标扇区地址执行的读取周期。使用状态寄存器功能时，软件不需要通过跟踪活动地址区域或比较连续轮询读取值来确定嵌入式算法的状态，单个状态寄存器可提供确定闪存状态。因此，它与原有的数据轮询更有优势。可以通过清除状态寄存器命令对状态寄存器中最后完成嵌入式操作的部分进行复位。

状态寄存器是一项可选功能；所以，不要求所有采用 GL-P 闪存的现有设计都支持该功能。需要时，可以修改软件，使其在自动选择模式下查询位于偏移 000Ch 的低软件位，从而利用该功能。如果设置了位 0，则可以使用状态寄存器功能。

更多有关实施状态寄存器的信息，请参考 GL-S 闪存数据手册。请在表 3 中查找状态寄存器的定义。

表 3. 状态寄存器位定义

状态寄存器位	说明	名称	复位值	繁忙状态	准备就绪状态
15:8	保留		x	无效	x
7	器件准备就绪位	DRB	1	0	1
6	擦除挂起状态位	ESSB	0	无效	0: 没有擦除被挂起 1: 擦除被挂起
5	擦除状态位	ESB	0	无效	0: 擦除成功 1: 擦除失败
4	编程状态位	PSB	0	无效	0: 编程成功 1: 编程失败
3	写入缓冲器中止状态位	WBASB	0	无效	0: 编程不被中止 1: 编程操作在执行写入缓冲器命令期间被中止
2	编程挂起状态位	PSSB	0	无效	0: 没有编程被挂起 1: 编程挂起
1	扇区锁定状态位	SLSB	0	无效	0: 扇区在操作期间不被锁定 1: 扇区被锁定引起操作故障
0	连续检查	CC	0	无效	0: 未检测到连续检查 Pattern 1: 检测到连续检查 Pattern

注意：

- 保留位 15 到 8 将来使用，它们可能显示为 0 或 1。检查状态时，应忽略（屏蔽）这些位。
- 当器件中没有任何嵌入式算法被执行时，位 7 的值为 1。
- 只有位 7 的值为 1 时，位 6 到 0 才有效。
- 冷复位或热复位会将所有位置于它们的复位状态。
- 清除状态寄存器命令或软件复位命令会将位 5、位 4、位 3 和位 1 清除为 0。

6. 发送擦除挂起命令时，用户必须继续读取状态，直至 DRB 的值变为 1 为止。
7. 擦除恢复命令会将 ESSB 清除为 0。
8. ESB 反映了最近擦除操作成功或失败的状态。
9. PSB 反映最近编程操作的成功或失败状态。
10. 在擦除挂起期间，对挂起的扇区编程会导致编程失败并将编程状态位设为 1。
11. 发送编程挂起命令时，用户必须继续读取状态，直到 DRB 的值变为 1 为止。
12. 编程恢复命令会将 PSSB 的值清除为 0。
13. SLSB 指明编程或擦除操作因扇区锁定而失败。
14. SLSB 反映最近编程或擦除操作的状态。

3.15 空白检查

与 GL-S 闪存相同，GL-T 支持扇区空白检查功能，允许系统软件在代码更新之前尽量减少与擦除相关的等待时间。该功能是可选的，并不支持 GL-P 闪存。新添加的空白检查功能不会影响现有的设计。更多有关实现空白检查功能的信息，请参考 GL-T 数据手册。

3.16 连续检查

GL-T 数据手册中涵盖了连续检查功能的详细信息。通过该功能，可以对封装连接器同每个芯片焊盘和多芯片封装内各个单独芯片间的连接进行基本的测试。该功能是可选的，并不支持 GL-S 和 GL-P 闪存。它不会影响现有的设计。更多有关实现连续检查功能的详细信息，请参考 GL-T 数据手册。

3.17 CFI 寄存器

表 4 提供所有通用闪存接口 (CFI) 寄存器值的列表，GL-T、GL-S 和 GL-P 闪存系列的这些值并不相同。软件可以访问 CFI 寄存器，以确定与设备相关的功能，如：阵列大小、命令集、页面大小以及编程时间并使用这些内容进行自我配置，从而使性能最佳。GL-S 支持 CFI 版本 1.5，它是 GL-P 闪存支持的原有 CFI 版本 1.3 的扩展地址范围修订版。为支持向后兼容，在订购 GL-T 系列闪存的时候可以选择支持 1.3 版本的 CFI 或 1.5 版本的 CFI。唯一的不同是在偏移地址 44h 的次版本号和在偏移地址 51h 和以后地址的值，在 51h 和其后的地址的值对 CFI 1.3 版本是不合法的。

在将 GL-P 系列 Flash 移植到 GL-T 系列的时候，应尽量订购 CFI 1.5 版本的 GL-T 系列 Flash；如果需要使用不能打补丁或重创建的老的驱动（例如，Linux2.6），则可订购 CFI 1.3 版本的 GL-T。

表 4. CFI 寄存器差异（表 1/2）

CFI 寄存器	字偏移	GL-P	GL-S	GL-T
单字写入的典型超时时间为 $2^N \mu\text{s}$	1Fh	0006h	0008h	0008h
单个块擦除的典型超时时间为 2^Nms	21h	0009h	0008h	000Ah
整个芯片擦除的典型超时时间为 2^Nms (00h = 不支持)	22h	0013h (1 Gb) 0012h (512 Mb) 0011h (256 Mb) 0010h (128 Mb)	0012h (1 Gb) 0011h (512 Mb) 0010h (256 Mb) 000Fh (128 Mb)	0014h (1 Gb) 0013h (512 Mb)
单字编程的最大超时时间为典型值的 2^N 倍	23h	0003h	0001h	0002h (85°C) 0003h (105°C)
最大多字节编程最大超时时间为典型值的 2^N 倍	24h	0005h	0002h	0001h (85°C) 0002 (105°C)
单个块擦除的最大超时时间为典型值的 2^N 倍	25h	0003h	0003h	0002h
整个芯片擦除的典型超时时间为典型值的 2^N 倍 (0000h = 不支持)	26h	0002h	0003h	0002h
闪存设备接口描述 0000h = 仅 x8, 0001h = 仅 x16, 0002h = x8/x16 可选	28h	0002h	0001h	0002h
多字节写入的最多字节数 = 2^N	2Ah	0006h	0009h	0009h
次版本号, ASCII	44h	0033h	0035h	0033h / 0035h

表 4. CFI 寄存器差异 (表 2/2)

CFI 寄存器	字偏移	GL-P	GL-S	GL-T
工艺技术 (位 5-2): 0101b = 90 nm MirrorBit, 0111b = 65 nm MirrorBit Eclipse, 1001b = 45 nm MirrorBit, 地址敏感解锁 (位 1-0): 00b = 要求, 01b = 不要求	45h	0014h	001Ch	0024h
页面模式 0002h = 8 字页面, 0003h = 16 字页面	4 通道	0002h	0003h	0003h
ACC (加速) 引脚的最小供电电压 0000h = 不受支持, D[7:4] = V, D[3:0] = 100 mV	4Dh	00B5h	0000h	00B5h
ACC (加速) 最大供电电压 0000h = 不受支持, D[7:4] = V, D[3:0] = 100 mV	4Eh	00C5h	0000h	00C5h
解锁旁路 0000h = 不受支持, 0001h = 受支持	51h	-	0000h	- / 0001h
安全硅扇区 (用户 OTP 区域) 的大小为 2^N 字节	52h	-	0009h	- / 0009h
软件特性	53H	-	008Fh	- / 008Fh
读取页面大小 = 2^N 字节	54H	-	0005h	- / 0005h
最长的擦除挂起超时时间 < 2^N μ s	55H	-	0006h	- / 0006h
最长的编程挂起超时时间 < 2^N μ s	56h	-	0006h	- / 0006h
最长的嵌入式硬件复位超时时间 < 2^N μ s	78h	-	0006h	- / 0006h
最长的非嵌入式硬件复位超时时间 < 2^N μ s	79h	-	0009h	- / 0009h

3.18 锁定寄存器差异

GL-T 安全闪存的锁定寄存器有几处发生变化, 请参考表 5。

- DQ11...DQ9 锁定位均为 GL-T 闪存新增的特性。在 GL-S 和 GL-P 闪存中, 这些位被“保留”, 并由工厂预置为 1。
- 在 GL-T 和 GL-S 闪存中, DQ8“保留”位被工厂预置为 0 或 1。在 GL-P 闪存中, 该位被工厂预置为 1。在 GL-S 闪存中, DQ7“保留”位被工厂预置为 0 或 1。在 GL-T 和 GL-P 闪存中, 该位被工厂预置为 1。
- GL-T 和 GL-S 闪存中的 DQ6 (SSR1 锁定位) 被工厂预置为 1, 客户可将其设置为 0, 从而可实现永久性对 512 字节 SSR1 区域进行写保护。在 GL-P 闪存中, 该位被“保留”, 并由工厂预置为 1。
- GL-T 和 GL-S 中的 DQ0 (SSR0 [工厂] 锁定位) 被工厂预置为 0, 从而实现永久性对 512 字节 SSR0 区域进行写保护。在 GL-P 中, 该位可使能由工厂或客户锁定的安全硅区域。如果安全硅区域已在工厂预编程, 则该位的值为 0, 从而表示安全硅区域被锁定; 否则, 它的工厂预置值为 1, 并且客户可将其设置为 0, 以锁定安全硅区域。

注意: 客户不需要同时进行所有位的编程。这样客户能在选择设备保护方案之前或之后锁定 SSR。编程锁定寄存器时, 所有“保留”位应被写为 1 (屏蔽)。

表 5. 锁定寄存器差异

锁定寄存器	GL-P 闪存		GL-S 闪存		GL-T 闪存	
	定义	默认设置	定义	默认设置	定义	默认设置
DQ[15:12]	保留	1111b	保留	1111b	保留	1111b
DQ11	保留	1b	保留	1b	SSR3 密码模式 锁定位	1b
DQ10	保留	1b	保留	1b	SSR3 锁定位	1b
DQ9	保留	1b	保留	1b	SSR2 锁定位	1b
DQ8	保留	1b	保留	0b	保留	0b
DQ7	保留	1b	保留	0b/1b	保留	1b
DQ6	保留	1b	SSR1 锁定位	1b	SSR1 锁定位	1b
DQ[5:3]	保留	111b	保留	111b	保留	111b
DQ2	密码保护模式锁定位	1b	密码保护模式锁定位	1b	密码保护模式锁定位	1b
DQ1	永久保护模式锁定位	1b	永久保护模式锁定位	1b	永久保护模式锁定位	1b
DQ0	安全硅扇区保护位	1b	SSR0 (出厂预设) 锁定位	0b	SSR0 (出厂预设) 锁定位	0b

4 上电复位和热复位时序

为了进行初始化，闪存上电复位的时间需要比闪存热复位的时间长。表 6、图 1 和图 2 详细介绍了 GL-T、GL-S 和 GL-P 闪存所需的上电复位和热复位时序的信息。

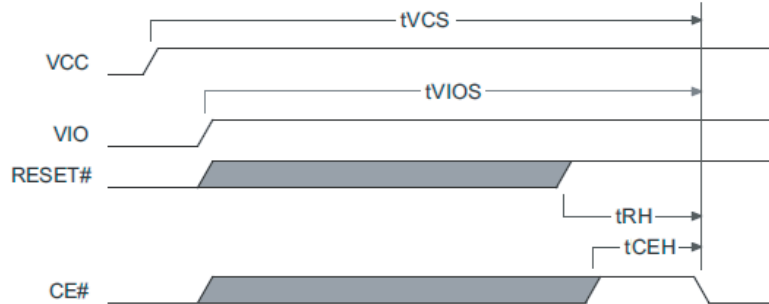
表 6. 上电复位和热复位时序要求

参数	说明	类型	GL-P	GL-S	GL-T
上电复位					
t_{VCS}	V_{CC} 建立到开始第一次访问的时间	最小值	35 μ s	300 μ s	300 μ s
t_{VIO}	V_{IO} 建立到第一次访问的时间	最小值	35 μ s	300 μ s	300 μ s
t_{RPH}	RESET# 为低电平到 CE# 为低电平的时间	最小值	35 μ s	35 μ s	35 μ s
t_{RP}	RESET# 从低电平到高电平的时间	最小值	35 μ s	200 ns (2)	200 ns (2)
t_{RH}	RESET# 为高电平到 CE# 为低电平的时间	最小值	200 ns	50 ns (2)	50 ns (2)
t_{CEH}	CE# 为高电平到 CE# 为低电平的时间	最小值	N/A	20 ns	20 ns
热复位					
t_{RPH}	RESET# 为低电平到 CE# 为低电平的时间	最小值	35 μ s	35 μ s	35 μ s
t_{RP}	RESET# 为低电平到 RESET# 为高电平的时间	最小值	35 μ s	200 ns (2)	200 ns (2)
t_{RH}	RESET# 为高电平到 CE# 为低电平的时间	最小值	200 ns	50 ns (2)	50 ns (2)
t_{CEH}	CE# 为高电平到 CE# 为低电平的时间	最小值	不可用	20 ns	20 ns

注意:

1. N/A = 不适用
2. 对于 GL-S 和 GL-T, $t_{RP} + t_{RH}$ 不能小于 t_{RPH} 。

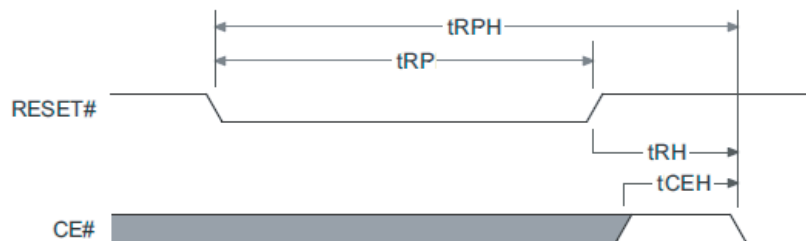
图 1. 上电复位时序



注意:

$t_{RP} + t_{RH}$ 的和不能小于 t_{RPH} 。

图 2. 热复位时序



注意:

$t_{RP} + t_{RH}$ 的和不能小于 t_{RPH} 。

上电时序的差异不应妨碍大多数应用的移植，在这些应用中，闪存直接与在启动对闪存的第一个引导读取访问之前需要振荡器和 PLL 锁定的主机直接通讯。对于上电 300 μs 时间内会访问闪存的应用，需要对电路进行某些修改，这样才能移植到 GL-T 闪存。

为了初始化上电后的第一个读取或写周期，GL-T 和 GL-S 需要通过 CE# 从高电平切换为低电平。在 VCC 超过 VCC_min 和 VIO 超过 VIO_min 之后，不要求该切换操作早于 tVC。CE# 必须为高，在 CE# 下降沿前至少 tCEH = 20 ns 时，开始第一次读取。GL-P 则没有这样的要求，因此，如果不通过修改来使能有效的 CE# 控制，则 CE# 固定为低的设计不能被移植到 GL-T。

在热复位期间，CE# 会被忽略，但要想在热复位后开始第一次读取或写入循环，则 GL-T 和 GL-S 要求在 RESET# 从低电平转换为高电平之前，CE# 在不早于 tRH 的情况下从高电平转换为低电平。CE# 必须为高电平，在 CE# 下降沿之前至少 tCEH = 20 ns 时，开始第一次读取。GL-P 则没有这样的要求，因此，如果不通过修改来使能有效的 CE# 控制，则 CE# 固定为低的设计不能被移植到 GL-T。

GL-T 允许 VIO 与 VCC 同时上升或在 VCC 之后上升，对于时间和电压差异也没有限制。在电源上升期间，不允许任何输入超过 VIO。GL-T 和 GL-S 数据手册提供了关于电源管理和控制的详细使用说明，用于设计强大可靠的系统。一般而言，GL-T 数据表中的这个附加指南同样适用于 GL-P 闪存。

5 直流和交流参数差异

表 7 提供直流规格的差异对照表。这些差异不会影响逻辑转换点或时序参数规格，因此不会引起移植错误。

表 7. 直流规格差异 (-40°C to +85°C)

参数	说明	类型	S29GL-P	S29GL-S	S29GL-T
输入电平					
V _{IO}	A9 和 ACC 之外的所有 I/O	最大值	4.0 V	4.0 V	4.0 V
V _{IO}	A9 和 ACC	最大值	12.5 V	4.0 V	12.5 V
逻辑电平					
V _{IL}	输入低电压	最大值	0.3 * V _{IO}	0.2 * V _{IO}	0.3 * V _{IO}
V _{IH}	输入高电压	最大值	V _{IO} + 0.3V	V _{IO} + 0.4V	V _{IO} + 0.4V
电源分类					
I _{CC1}	有效 V _{CC} + V _{IO} 读取 (5 MHz)	最大值	55 mA	60 mA	60 mA
I _{CC2}	有效 V _{CC} 页面内读取 (33 MHz)	最大值	20 mA	25 mA	25 mA
I _{CC3}	有效编程或擦除	最大值	90 mA	100 mA	100 mA
I _{CC4}	待机电流	最大值	5 μA	100 μA	100 μA
I _{CC5}	复位电流	最大值	500 μA	20 mA	20 mA
I _{CC6}	自动睡眠电流	最大值	5 μA	150 μA	150 μA

表 8 提供了 GL 各系列交流参数规格差异的对照表 (不包含在表 6 中所介绍的复位时序参数差异)。为确保移植成功，应针对实际应用的实施检查所有参数。对于使用擦除挂起和 / 或编程挂起功能的应用，应检查发出挂起命令和恢复命令之 GL-T (其延迟时间比 GL-P 更长) 的系统软件分支、闪存更新状态、以及模式转换的完成情况，这一点非常重要。

表 8. 交流规格差异 (表 1/2)

参数	说明	类型	GL-P (1)	GL-S (1)	GL-T (1)
异步读取					
t _{ACC} / t _{CE} / t _{RC}	读周期时间	最小值	100 ns	100 ns	100 ns
t _{PACC}	页面内访问时间	最小值	25 ns	15 ns	15 ns
t _{DF}	控制取反到数据高阻态	最小值	20 ns	15 ns	15 ns
异步写入					
t _{WC}	写周期时间	最小值	100 ns	60 ns	60 ns
t _{WP}	WE# 被使能到禁用时间	最小值	35 ns	25 ns	25 ns
t _{WPH}	WE# 被禁用到使能时间	最小值	30 ns	20 ns	20 ns

表 8. 交流规格差异 (表 2/2)

参数	说明	类型	GL-P (1)	GL-S (1)	GL-T (1)
t_{DS}	数据建立到 WE# 信号 disable 时间	最小值	30 ns	30 ns	30 ns
t_{BUSY}	擦除 / 编程有效到 RY/BY# 之间的延迟时间	最大值	90 ns	80 ns	80 ns
挂起恢复					
t_{ESL}	擦除挂起 / 擦除恢复	最大值	20 μ s	40 μ s	40 μ s
t_{PSL}	编程挂起 / 编程恢复	最大值	15 μ s	40 μ s	40 μ s
阵列更新					
	整个缓冲区写入编程时间 (2)	典型值	480 μ s	340 μ s	451 μ s
	有效写入缓冲器编程时间 (按字方式)	典型值	15 μ s	1.33 μ s	1.76 μ s
	单字编程时间	典型值	60 μ s	125 μ s	160 μ s
	128 kB 扇区擦除时间	典型	500 ms (4)	275 ms	535 ms
	扇区擦除超时	最大值	50 μ s	0 s	50 μ s
吞吐量					
	x16 异步读取	最大值	20 MB/s	20 MB/s	20 MB/s
	x16 页面模式读取 (3)	最大值	58 MB/s	98 MB/s	98 MB/s
	编程	典型值	133 kB/s	1.5 MB/s	1.14 MB/s
	擦除	典型值	262 kB/s (4)	477 kB/s	245 KB/s

注意:

- 所有表规格应用于工业级温度范围 512 Mb 大小的设备, $V_{CC} = V_{IO} = 2.7 \sim 3.6$ V (-40° C ~ $+85^{\circ}$ C)。关于其他密度和运行条件的性能规格, 请参见各自的数据表。
- 最大写缓冲区大小: GL-P = 64 B, GL-S = GL-T = 512 B。
- 页面模式读取吞吐量基于 8 字节页面访问 (GL-P) 和 16 字节页面访问 (GL-S 和 GL-T)。
- 不包括擦除之前的 0x00 预编程。

6

封装

标准的 S29GL-T 闪存可提供 56 引线的引线框架封装 (TS056), 两个 64 球形焊盘 BGA 封装 (LAA064、LAE064) 和一个无铅的 56 球形焊盘 BGA 封装 (VBU056)。其电器连线尺寸和引脚与 GL-P 和 GL-S 的兼容。

LAE064 封装的外形尺寸是 9 x 9 mm, 比 11 x 13 mm LAA064 封装小 43%。在现有 LAA064 设计中采用 LAE064 封装时, 不需要修改印刷电路板 (PCB) 的布局。不过, 表面贴装程序需要修改, 从而能够正确放置元件。VBU056 封装是一款新选择, 并不适用于 GL-P 和 GL-S 闪存。

S70GL02GT 闪存与 S70GL02GP 采用相同的 64 球形焊盘 LAA064 球栅阵列封装。

部分连接定义已经发生了变更, 具体情况请参考表 9。

表 9. 引脚输出差异 (表 1/2)

引脚或球形焊盘	GL-P	GL-S	GL-T	移植问题
TSOP 封装				
16	WP#/ACC	WP#	WP#/ACC	无
27	NC	RFU	RFU	无
28	NC	DNU	RFU	无
30	NC	RFU	RFU	无
51	DQ15/A-1	DQ15	DQ15/A-1	无
53	BYTE#	RFU	BYTE#	无
55	NC/A25 (1)	NC/A25 (1)	NC/A25 (1)	无
LAA/LAE 封装				
B1	NC/A26 (2)	NC/A26 (2)	NC/A26 (2)	无

表 9. 引脚输出差异 (表 2/2)

针脚或球形焊盘	GL-P	GL-S	GL-T	移植问题
B4	WP#/ACC	WP#	WP#/ACC	无
E1	NC	DNU	RFU	无
F7	BYTE#	RFU	BYTE#	无
G1	NC	RFU	RFU	无
G7	DQ15/A-1	DQ15	DQ15/A-1	无
G8	NC/A25 (1)	NC/A25 (1)	NC/A25 (1)	无

图标:

NC = 内部不连接 (可使用焊盘走线)。

DNU = 不使用 (必须保持浮接状态, 不可使用焊盘走线)。

RFU = 保留给未来使用 (在当前产品上内部不连接)。

注意:

1. A25 仅适用于 S29GL01G 和 S70GL02G 版本。
2. A26 仅适用于 S70GL02G 版本。

GL-T 和 GL-P 闪存上的 WP#/ACC 连接是 GL-S 闪存上的 WP# 输入。GL-S 不支持 ACC 特性。此输入差异不会导致移植故障。

同样的, GL-T 和 GL-P 闪存上的 DQ15/A-1 连接是 GL-S 闪存 (仅支持 x8 数据总线宽度) 上的 DQ15 输入 / 输出。GL-T 和 GL-P 闪存上的 BYTE# 输入在 GL-S 闪存上电隔离且标记为 RFU。此输入差异不会导致移植故障。

附录 A. 针对老版本 Linux Kernels 的补丁

此补丁解决了一个在 2.6.x 或更老的 Linux kernels 环境下，CFI 1.5 版本的 Flash 器件不能被检测到的问题。

```
diff -rupN linux-2.6.12/drivers/mtd/chips/cfi_util.c linux-2.6.12-cfi15/drivers/mtd/chips/
cfi_util.c
--- linux-2.6.12/drivers/mtd/chips/cfi_util.c 2005-06-17 21:48:29.000000000 +0200
+++ linux-2.6.12-cfi15/drivers/mtd/chips/cfi_util.c 2012-01-10 10:54:09.618387020 +0100
@@ -71,7 +71,7 @@ __xipram cfi_read_pri(struct map_info *m
 #endif

     if (extp->MajorVersion != '1' ||
-        (extp->MinorVersion < '0' || extp->MinorVersion > '3')) {
+        (extp->MinorVersion < '0' || extp->MinorVersion > '5')) {
     printk(KERN_WARNING " Unknown %s Extended Query "
            "version %c.%c.\n", name, extp->MajorVersion,
            extp->MinorVersion);
```

文档修订记录

文档标题: AN202453 — 从 GL-P 和 GL-S 移植到 GL-T 闪存				
文档编号: 002-03928				
版本	ECN 编号	变更者	提交日期	变更说明
**	5008817	SHWU	11/11/2015	本档版本号为 Rev**, 译自英文版 002-02453 Rev**。
*A	6372223	SSAS	10/31/2018	本档版本号为 Rev*A, 译自英文版 002-02453 Rev*B。

销售、解决方案以及法律信息

全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、原厂代表和经销商组成的全球性网络。如欲查找离您最近的办事处，请访问 [赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器	cypress.com/arm
汽车级产品	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/support



赛普拉斯半导体公司
198 Champion Court
San Jose, CA 95134-1709

© 赛普拉斯半导体公司，2015-2018 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性的、非独家且不可转让的如下许可（无再许可权）（1）在赛普拉斯特软件著作权项下的下列许可权（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯并不承担任何由于使用赛普拉斯产品而引起的安全问题及安全漏洞的责任，例如未经授权访问或使用赛普拉斯产品。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。（如果发现此类问题，赛普拉斯会提供勘误表）赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权使用武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoc、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。