



请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

三个锁相环通用 EPROM 可编程时钟发生器

特性

- 三个集成锁相环（PLL）
- 可擦除可编程只读存储器（EPROM）可编程性
- 工厂可编程（CY2292）或现场可编程（CY2292F）器件选择
- 低时滞，低抖动，高精度输出
- 电压管理选择（关闭，OE，暂停）
- 频率选项
- CPUCLK 协调转换
- 可配置 3.3 V 或 5 V 的运行电压
- 16 引脚小外形集成电路（SOIC）封装（CY2292F 同在 TSSOP）

优点

- 通过一个外部源可生成三种自定义频率
- 简易定制以及快速恢复
- 可提供所有编程方面的支持
- 提供低功耗应用
- CPU PLL 提供了 8 种用户可选的频率
- 下行 PLL 可在 CPUCLK 输出保持闭锁状态
- 行业标准封装节省了电路板空间

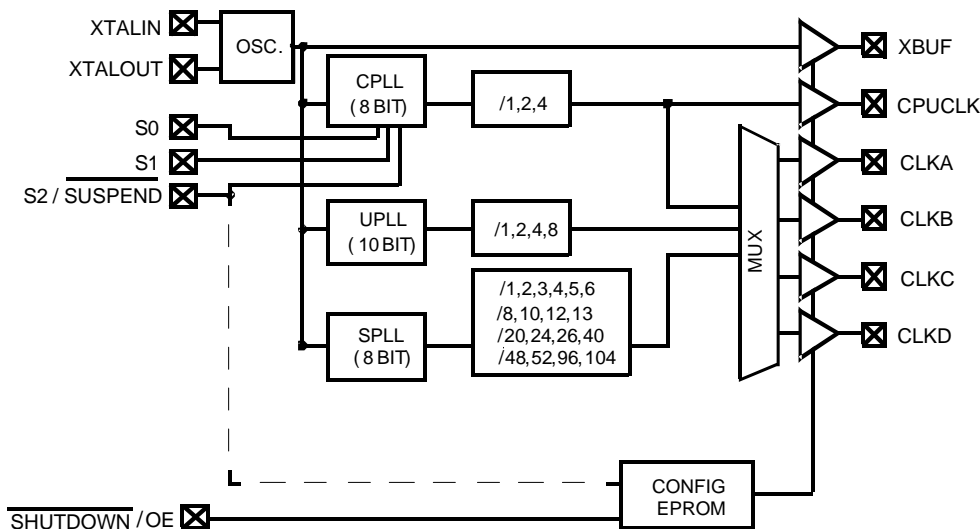
功能说明

要获取相关文档的完整列表，请单击[此处](#)。

选择指南

器件编号	输入频率范围	输出频率范围	特性
CY2292SC、SL、SXC、SXL	10 MHz 至 25 MHz（外部晶体） 1 MHz 至 30 MHz（参考时钟）	76.923 kHz ~ 100 MHz（5 V） 76.923 kHz 至 80 MHz（3.3 V）	工厂可编程 商业级温度
CY2292SI、SXI	10 MHz 至 25 MHz（外部晶体） 1 MHz 至 30 MHz（参考时钟）	76.923 kHz 至 90 MHz（5 V） 76.923 kHz 至 66.6 MHz（3.3 V）	工厂可编程 工业级温度
CY2292F、FXC、FZX	10 MHz 至 25 MHz（外部晶体） 1 MHz 至 30 MHz（参考时钟）	76.923 kHz 至 90 MHz（5 V） 76.923 kHz 至 66.6 MHz（3.3 V）	现场可编程 商业级温度
CY2292FXI、FZXI	10 MHz 至 25 MHz（外部晶体） 1 MHz 至 30 MHz（参考时钟）	76.923 kHz 至 80 MHz（5 V） 76.923 kHz 至 60.0 MHz（3.3 V）	现场可编程 工业级温度

逻辑框图

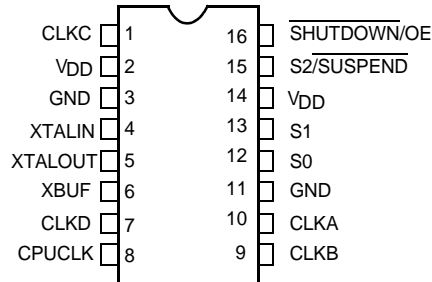


目录

引脚分布	3	开关特性	12
引脚定义	3	开关波形	13
运行	4	订购信息	14
输出配置	4	可行的配置	14
节能特性	4	订购代码定义	14
CyClocks软件	4	封装特性	15
赛普拉斯FTG编程器	4	封装图	15
用户配置请求过程	4	缩略语	16
最大额定值	5	文档规范	16
运行条件	5	测量单位	16
电气特性	6	文档修订记录	17
电气特性	6	销售、解决方案和法律信息	18
电气特性	7	全球销售和设计支持	18
电气特性	7	产品	18
测试电路	8	PSoC [®] 解决方案	18
开关特性	9	赛普拉斯开发者社区	18
开关特性	10	技术支持	18
开关特性	11		

引脚分布

图 1. 16 引脚 SOIC/TSSOP 的引脚分布



引脚定义

名称	引脚编号	说明
CLKC	1	可配置时钟输出 C。
V _{DD}	2、14	电压供应。
GND	3、11	接地。
XTALIN ^[1]	4	参考晶体输入或外部参考时钟输入。
XTALOUT ^[1、2]	5	参考晶体反馈。
XBUF	6	已经缓冲的参考时钟输出。
CLKD	7	可配置时钟输出 D。
CPUCLK	8	CPU 频率时钟输出。
CLKB	9	可配置时钟输出 B。
CLKA	10	可配置时钟输出 A。
S0	12	CPU 时钟选择输入，位 0。
S1	13	CPU 时钟选择输入，位 1。
S2/SUSPEND	15	CPU 时钟选择输入，位 2。该引脚为低电平时可使能挂起功能。
SHUTDOWN/OE	16	在 LOW 状态下可选择将输入转换成三态 ^[3] 并关闭芯片，或仅将输入转换成三态 ^[3] 并不关闭芯片。

注释:

1. 使用一块 C_{LOAD} ≈ 17 pF 或 18 pF 的并联谐振晶振可保证最高精度。
2. 在参考时钟驱动 XTALIN 情况下需将 XTALOUT 引脚处于悬空（与晶振相反）。
3. CY2292 的所有输出上均有弱下拉。因此，在输出处于三态时，输出引脚电平将会降低。

运行

CY2292 是时钟发生器的第三代系列。CY2292 对于工业级标准的 ICD2023 及 ICD2028 更为适用。该产品以其传统优点提供了高度可定制特性，因而能够满足现代电脑主板及其他同步系统对不同时钟发生器的要求。

所有器件都提供了一套供给 PC 电脑主板应用使用的可配置时钟。4 个可配置时钟输出 (CLKA – CLKD) 中的每一个在任意组合中都能分配到 30 种频率中的任何一种。为相同或相关频率配置的多路输出的低时滞小于 500 ps，可为重载信号提供片上缓冲。

CY2292 可配置为 5 V 或 3.3 V 的范围内。采用 EPROM 技术的内部 ROM 表为输出频率提供了全面的定制特性。为 10 MHz 至 25 MHz 的晶振设计参考振荡器，这样会提供附加灵活性。该晶振无需任何外部组件。反之，可使用一个频率在 1 MHz 至 30 MHz 范围内的外部参考时钟。

输出配置

CY2292 拥有四个片上独立的频率源。即参考振荡器和三个 PLL。每个 PLL 执行了一种特定的功能。系统 PLL (SPLL) 为可配置输出提供了固定的输出频率。SPLL 对输出频率分频器几乎提供了所有选择。CPU PLL (CPLL) 由 S0-S2 选择输入所控制，因此可提供频率中协调转换的 8 种用户可选频率。Utility PLL (UPLL) 提供了最为准确的时钟。该产品常用来提供其他频率源不提供的频率。

所有配置为 EPROM 可编程，提供了较短的样片时间及生产开发周期。

节能特性

SHUTDOWN/OE 输入在被降压下将使输出进入三态。如系统关闭处于启用状态，引脚电平下降可使 PLL，计数器，参考振荡器及其他运行中的部件关闭。V_{DD} 引脚上的电流在这种情况下能低于 50 μA（如在商业温度下）或 100 μA（如在工业温度下）。PLLs 在离开关闭状态后需要再闭锁。所有输出均有一个微下拉，使其在处于三态时不可悬空。^[4]

可对 S2/SUSPEND 输入进行配置，已在低电平下关闭一套指定的输出及 / 或 PLL。所有 PLL 大致可与任何输出同时关闭。唯一

限制是，在 PLL 关闭时，由其提供的所有输出必须相应关闭。PLL 暂停将使所有相关逻辑关闭，可输出暂停仅会造成三态。

CPUCLK 可在 20MHz 至最高输出频率之间协调转换（对于现场可编程的器件，如果在商业温度下，最高输出频率为 100 MHz（电压为 5 V 时）或为 80 MHz（电压为 3.3 V 时）；如果在工业温度下，该值为 90 MHz（电压为 5 V）或为 66.6 MHz（电压为 3.3 V））。此特性对节能应用极为有效（这类应用是指通过降低运行频率实现大量节能的应用）。

CyClocks 软件

CyClocks™ 是一个很好使用的应用，通过它您可以配置赛普拉斯提供的所有 EPROM 可编程时钟。请设置输出频率，PLL 和输出频率及其他功能选项。当在 CyClock 中指定它们时，请记录本数据手册中的输出频率范围，以确保符合限制。CyClocks 的电压计算能力可向您通知特定配置的功耗。CyClocks 为 CyberClocks™ 软件的子应用。您可从 <http://www.cypress.com> 免费下载 CyberClocks 拷贝。

赛普拉斯 FTG 编程器

赛普拉斯频率时序发生器 (FTG) 编程器是提供给用户用于在编程本公司 EPROM 现场可编程时钟器件时所使用的便携式编程器。FTG 编程器与某个 PC 串行端口连接，CyClock 软件用户因此很容易能够对 TCY2291F、CY2292F 或 CY2907F 器件进行编程。赛普拉斯 FTG 编程器订购代码为 CY3670。为 CY2292F 进行编程过程中必须使用一个连接至 CY3670 的适配器（即 CY3095）。

用户配置请求过程

CY229X 是 EPROM 可编程器件，可由赛普拉斯现场应用工程师在工厂或现场进行配置。所需要的输出频率与内部 PLL 分频器及乘法器可提供的频率完全相应。用户所有配置请求必须提交给当地赛普拉斯 FAE 或销售代表。请求自定义配置的方法如下：

使用 CyClocks 软件。该软件在自动计算 CY229x 器件所能提供的输出频率后将提供给您最终的引脚分布情况。您可以采用电子版或打印版将其提交给当地 FAE 或销售代表。

用户在配置请求经过处理后将收到带有三个附加数值（如 CY2292SC-128）的器件编号，该编号与用户器件频率及引脚分布相对应。这是您在要求其他样品及产品时须用的编号。

注释：

4. CY2292 的所有输出上均有弱下拉。因此，在输出处于三态下，输出引脚电平将会降低。

最大额定值

超过最大额定值可能会缩短器件的使用寿命。用户指引未经过测试。

供电电压 -0.5 V 至 +7.0 V
 直流输入电压 -0.5 V 至 +7.0 V

存放温度 -65 °C 至 +150 °C
 最高焊接温度 (10 秒) 260 °C
 结温 150 °C
 封装功耗 750 mW
 静电放电电压
 (根据 MIL-STD-883, 方法 3015) ≤ 2000 V

运行条件

参数 ^[5]	说明	部件编号	最小值	最高值	单位
V _{DD}	供电电压, 5.0 V 运行	全部	4.5	5.5	V
V _{DD}	供电电压, 3.3 V 运行	全部	3.0	3.6	V
T _A	商业级工作温度, 环境温度	CY2292 / CY2292F	0	70	°C
	工业级工作温度, 环境温度	CY2292I / CY2292FI	-40	85	°C
C _{LOAD}	最大负载电容 5.0 V 运行	全部	–	25	pF
C _{LOAD}	最大负载电容 3.3 V 运行	全部	–	15	pF
f _{REF}	外部参考晶体	全部	10.0	25.0	MHz
	外部参考时钟 ^[6、7、8]	全部	1	30	MHz

注释:

- 除非另有说明, 电气参数在所涉及的工作条件下能够保证正常状态。
- 外部输入参考时钟须在 V_{DD} / 2 下处于 40% 至 60% 的占空比。
- 有关 AC 耦合外部输入参考时钟的信息, 请参考白皮书中“晶体振荡器”内容。
- 对振荡器电路进行优化, 以便晶体参考和外部参考时钟能够达到 20 MHz。如果外部参考时钟高于 20 MHz, 建议将 V_{DD} 的 150 Ω 上拉电阻连接到 Xout 引脚。

电气特性

商业级, 5.0 V

参数	说明	条件	最小值	典型值	最高值	单位
V _{OH}	高电平输出	I _{OH} = 4.0 mA	2.4	–	–	V
V _{OL}	低电平输出	I _{OL} = 4.0 mA	–	–	0.4	V
V _{IH}	高电平输入 [9]	晶体引脚除外	2.0	–	–	V
V _{IL}	低电平输入 [9]	晶体引脚除外	–	–	0.8	V
I _{IH}	输入高电流	V _{IN} = V _{DD} – 0.5 V	–	< 1	10	μA
I _{IL}	输入低电流	V _{IN} = +0.5 V	–	< 1	10	μA
I _{OZ}	输出漏电流	三态输出	–	–	250	μA
I _{DD}	V _{DD} 供电电流 [10] 工业级	V _{DD} = V _{DD} 最大值, 5 V 运行	–	75	100	mA
I _{DDS}	V _{DD} 关闭模式下的电源电流 [10]	关闭过程中	–	10	50	μA

电气特性

商业级, 3.3 V

参数	说明	条件	最小值	典型值	最高值	单位
V _{OH}	高电平输出	I _{OH} = 4.0 mA	2.4	–	–	V
V _{OL}	低电平输出	I _{OL} = 4.0 mA	–	–	0.4	V
V _{IH}	高电平输入 [9]	晶体引脚除外	2.0	–	–	V
V _{IL}	低电平输入 [9]	晶体引脚除外	–	–	0.8	V
I _{IH}	输入高电流	V _{IN} = V _{DD} – 0.5 V	–	< 1	10	μA
I _{IL}	输入低电流	V _{IN} = +0.5 V	–	< 1	10	μA
I _{OZ}	输出漏电流	三态输出	–	–	250	μA
I _{DD}	V _{DD} 供电电流 [10] 商业级	V _{DD} = V _{DD} 最高值, 3.3 V 运行	–	50	65	mA
I _{DDS}	V _{DD} 关闭模式下的电源电流 [10]	关闭过程中	–	10	50	μA

注释:

9. Xtal 输入具有 CMOS 阈值。

 10. 负载 = 最高值, V_{IN} = 0 V 或 V_{DD}, 典型 (–104) 设置, CPUCLK = 66 MHz。其他设置会变。电压可根据以下公式计算 (在 3 V 下运行, 需乘以 0.65): I_{DD} = 10 + 0.06 • (F_{CPPLL} + F_{UPLL} + 2 • F_{SPLL}) + 0.27 • (F_{CLKA} + F_{CLKB} + F_{CLKC} + F_{CLKD} + F_{CPULCK} + F_{XBUF})。

电气特性

工业级, 5.0 V

参数	说明	条件	最小值	典型值	最高值	单位
V _{OH}	高电平输出	I _{OH} = 4.0 mA	2.4	–	–	V
V _{OL}	低电平输出	I _{OL} = 4.0 mA	–	–	0.4	V
V _{IH}	高电平输入 ^[11]	晶体引脚除外	2.0	–	–	V
V _{IL}	低电平输入 ^[11]	晶体引脚除外	–	–	0.8	V
I _{IH}	输入高电流	V _{IN} = V _{DD} – 0.5 V	–	< 1	10	μA
I _{IL}	输入低电流	V _{IN} = +0.5 V	–	< 1	10	μA
I _{OZ}	输出漏电流	三态输出	–	–	250	μA
I _{DD}	V _{DD} 供电电流 ^[12] 工业级	V _{DD} = V _{DD} 最高值, 5 V 运行	–	75	110	mA
I _{DDS}	V _{DD} 关闭模式下的电源电流 ^[12]	关闭过程中	–	10	100	μA

电气特性

工业级, 3.3 V

参数	说明	条件	最小值	典型值	最高值	单位
V _{OH}	高电平输出	I _{OH} = 4.0 mA	2.4	–	–	V
V _{OL}	低电平输出	I _{OL} = 4.0 mA	–	–	0.4	V
V _{IH}	高电平输入 ^[11]	晶体引脚除外	2.0	–	–	V
V _{IL}	低电平输入 ^[11]	晶体引脚除外	–	–	0.8	V
I _{IH}	输入高电流	V _{IN} = V _{DD} – 0.5 V	–	< 1	10	μA
I _{IL}	输入低电流	V _{IN} = +0.5 V	–	< 1	10	μA
I _{OZ}	输出漏电流	三态输出	–	–	250	μA
I _{DD}	V _{DD} 供电电流 ^[12] 工业级	V _{DD} = V _{DD} 最高值, 3.3 V 运行	–	50	70	mA
I _{DDS}	V _{DD} 关闭模式下的电源电流 ^[12]	关闭过程中	–	10	100	μA

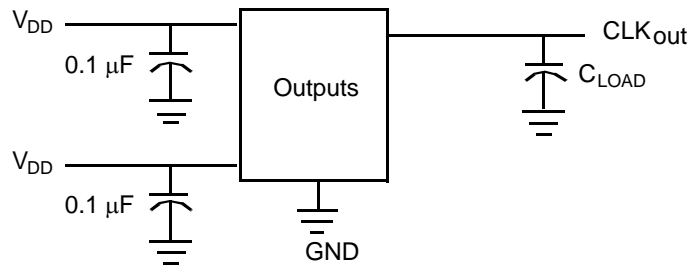
注释:

11. Xtal 输入具有 CMOS 阈值。

 12. 负载 = 最高值, V_{IN} = 0 V 或 V_{DD}, 典型 (–104) 设置, CPUCLK = 66 MHz。其他设置会变。电压可根据以下公式计算 (在 3 V 下运行, 需乘以 0.65): I_{DD} = 10 + 0.06 • (F_{CPPLL} + F_{UPLL} + 2 • F_{SPLL}) + 0.27 • (F_{CLKA} + F_{CLKB} + F_{CLKC} + F_{CLKD} + F_{CPUCLK} + F_{XBUF})。

测试电路

图 2. 测试电路



开关特性

商业级, 5.0 V

参数	名称	说明	最小值	典型值	最高值	单位	
t ₁	输出周期	时钟输出范围, 5 V 运行	10 (100 MHz)	–	13000 (76.923 kHz)	ns	
			11.1 (90 MHz)	–	13000 (76.923 kHz)	ns	
	输出占空比 ^[13]	输出占空比, 即 $t_2 \div t_1$ ^[14] f _{OUT} ≥ 66 MHz	40	50	60	%	
		输出占空比, 即 $t_2 \div t_1$ ^[14] f _{OUT} < 66 MHz	45	50	55	%	
t ₃	上升时间	输出时钟上升时间 ^[15]	–	3	5	ns	
t ₄	下降时间	输出时钟下降时间 ^[15]	–	2.5	4	ns	
t ₅	输出禁用时间	输出在 SHUTDOWN/OE 处于 LOW 状态之后进入三态的需要时间	–	10	15	ns	
t ₆	输出使能时间	输出在 SHUTDOWN/OE 处于 HIGH 状态之后离开三态的需要时间	–	10	15	ns	
t ₇	时滞	相同或相关输出之间的时滞延迟 ^[14、16]	–	< 0.25	0.5	ns	
t ₈	CPUCLK 转换率	频率转换率	1.0	–	20.0	MHz/ms	
t _{9A}	时钟抖动 ^[16]	峰峰值周期抖动 (t _{9A} 最高值 – t _{9A} 最小值), 时钟周期百分比 (f _{OUT} ≤ 4 MHz)	–	< 0.5	1	%	
t _{9B}	时钟抖动 ^[16]	峰峰值周期抖动 (t _{9B} 最高值 – t _{9B} 最小值) (4 MHz ≤ f _{OUT} ≤ 16 MHz)	–	< 0.7	1	ns	
t _{9C}	时钟抖动 ^[16]	峰峰值周期抖动 (16 MHz < f _{OUT} ≤ 50 MHz)	–	< 400	500	ps	
t _{9D}	时钟抖动 ^[16]	峰峰值周期抖动 (f _{OUT} > 50 MHz)	–	< 250	350	ps	
t _{10A}	CPPLL 闭锁时间	加电后算起的闭锁时间	–	< 25	50	ms	
t _{10B}	UPLL 及 SPLL 闭锁时间	加电后算起的闭锁时间	–	< 0.25	1	ms	
	转换限制	CPU PLL 转换限制					
			CY2292SC、SXC	20	–	100	MHz
			CY2292F、FXC、FZX	20	–	90	MHz

注释:

13. XBUF 占空比取决于 XTALIN 占空比。

14. 在 1.4 V 电压下测量。

15. 在 0.4 V 及 2.4 V 电压之间下测量。

16. 抖动由设置不同而异。经工厂测试的所有标准配置样片均符合该限制。

开关特性

商业级，3.3 V

参数	名称	说明	最小值	典型值	最高值	单位	
t ₁	输出周期	时钟输出范围，工作电压为 3.3 V	CY2292SL、SXL	12.5 (80 MHz)	–	13000 (76.923 kHz)	ns
			CY2292F、FXC、FZX	15 (66.6 MHz)	–	13000 (76.923 kHz)	ns
	输出占空比 ^[17]	输出占空比，即 $t_2 \div t_1$ ^[18] f _{OUT} ≥ 66 MHz		40	50	60	%
		输出占空比，即 $t_2 \div t_1$ ^[18] f _{OUT} < 66 MHz		45	50	55	%
t ₃	上升时间	输出时钟上升时间 ^[19]	–	3	5	ns	
t ₄	下降时间	输出时钟下降时间 ^[19]	–	2.5	4	ns	
t ₅	输出禁用时间	输出在 $\overline{\text{SHUTDOWN/OE}}$ 处于 LOW 状态之后进入三态的需要时间	–	10	15	ns	
t ₆	输出使能时间	输出在 $\overline{\text{SHUTDOWN/OE}}$ 处于 HIGH 状态之后进入三态的需要时间	–	10	15	ns	
t ₇	时滞	相同或相关输出之间的时滞延迟 ^[18、20]	–	< 0.25	0.5	ns	
t ₈	CPUCLK 转换率	频率转换率	1.0	–	20.0	MHz/ms	
t _{9A}	时钟抖动 ^[20]	峰峰值周期抖动 (t _{9A} 最高值 – t _{9A} 最小值)，时钟周期百分比 (f _{OUT} ≤ 4 MHz)	–	< 0.5	1	%	
t _{9B}	时钟抖动 ^[20]	峰峰值周期抖动 (t _{9B} 最高值 – t _{9B} 最小值)，(4 MHz ≤ f _{OUT} ≤ 16 MHz)	–	< 0.7	1	ns	
t _{9C}	时钟抖动 ^[20]	峰峰值周期抖动 (16 MHz < f _{OUT} ≤ 50 MHz)	–	< 400	500	ps	
t _{9D}	时钟抖动 ^[20]	峰峰值周期抖动 (f _{OUT} > 50 MHz)	–	< 250	350	ps	
t _{10A}	CPLL 闭锁时间	加电后算起的闭锁时间	–	< 25	50	ms	
t _{10B}	UPLL 及 SPLL 闭锁时间	加电后算起的闭锁时间	–	< 0.25	1	ms	
	转换限制	CPU PLL 转换限制	CY2292SL、SXL	20	–	80	MHz
			CY2292F、FXC、FZX	20	–	66.6	MHz

注释：

17. XBUF 占空比取决于 XTALIN 占空比。

18. 在 1.4 V 电压下测量。

19. 在 0.4 V 及 2.4 V 电压之间下测量。

20. 抖动由设置不同而异。经工厂测试的所有标准配置样品均符合该限制。

开关特性

工业级，5.0 V

参数	名称	说明	最小值	典型值	最高值	单位	
t ₁	输出周期	时钟输出范围，5 V 运行	CY2292SI、SXI	11.1 (90 MHz)	–	13000 (76.923 kHz)	ns
			CY2292FXI、FZXI	12.5 (80 MHz)	–	13000 (76.923 kHz)	ns
	输出占空比 ^[21]	输出占空比，即 $t_2 \div t_1$ ^[22] f _{OUT} ≥ 66 MHz		40	50	60	%
		输出占空比，即 $t_2 \div t_1$ ^[22] f _{OUT} < 66 MHz		45	50	55	%
t ₃	上升时间	输出时钟上升时间 ^[23]	–	3	5	ns	
t ₄	下降时间	输出时钟下降时间 ^[23]	–	2.5	4	ns	
t ₅	输出禁用时间	输出在 SHUTDOWN/OE 处于 LOW 状态之后进入三态的需要时间	–	10	15	ns	
t ₆	输出使能时间	输出在 SHUTDOWN/OE 处于 HIGH 状态之后离开三态的需要时间	–	10	15	ns	
t ₇	时滞	相同或相关输出之间的时滞延迟 ^[22, 24]	–	< 0.25	0.5	ns	
t ₈	CPUCLK 转换率	频率转换率	1.0	–	20.0	MHz/ms	
t _{9A}	时钟抖动 ^[24]	峰峰值周期抖动 (t _{9A} 最高值 – t _{9A} 最小值)，时钟周期百分比 (f _{OUT} ≤ 4 MHz)	–	< 0.5	1	%	
t _{9B}	时钟抖动 ^[24]	峰峰值周期抖动 (t _{9B} 最高值 – t _{9B} 最小值)，(4 MHz ≤ f _{OUT} ≤ 16 MHz)	–	< 0.7	1	ns	
t _{9C}	时钟抖动 ^[28]	峰到峰周期抖动 (16 MHz < f _{OUT} ≤ 50 MHz)	–	< 400	500	ps	
t _{9D}	时钟抖动 ^[28]	峰峰值周期抖动 (f _{OUT} > 50 MHz)	–	< 250	350	ps	
t _{10A}	CPLL 闭锁时间	加电后算起的闭锁时间	–	< 25	50	ms	
t _{10B}	UPLL 及 SPLL 闭锁时间	加电后算起的闭锁时间	–	< 0.25	1	ms	
	转换限制	CPU PLL 转换限制	CY2292SI、SXI	20	–	90	MHz
			CY2292FXI、FZXI	20	–	80	MHz

注释：

21. XBUF 占空比取决于 XTALIN 占空比。

22. 在 1.4 V 电压下测量。

23. 在 0.4 V 到 2.4 V 的电压范围内进行测量。

24. 抖动由设置不同而异。经工厂测试的所有标准配置样片均符合该限制。

开关特性

工业级, 3.3 V

参数	名称	说明	最小值	典型值	最高值	单位	
t ₁	输出周期	时钟输出范围, 工作电压为 3.3 V	CY2292SI、SXI	15 (66.6 MHz)	–	13000 (76.923 kHz)	ns
			CY2292FXI、FZXI	16.66 (60 MHz)	–	13000 (76.923 kHz)	ns
	输出占空比 ^[25]	输出占空比, 即 $t_2 \div t_1$ ^[26] f _{OUT} ≥ 66 MHz		40	50	60	%
		输出占空比, 即 $t_2 \div t_1$ ^[26] f _{OUT} < 66 MHz		45	50	55	%
t ₃	上升时间	输出时钟上升时间 ^[27]	–	3	5	ns	
t ₄	下降时间	输出时钟下降时间 ^[27]	–	2.5	4	ns	
t ₅	输出禁用时间	输出在 SHUTDOWN/OE 处于 LOW 状态之后进入三态的需要时间	–	10	15	ns	
t ₆	输出使能时间	输出在 SHUTDOWN/OE 处于 HIGH 状态之后离开三态的需要时间	–	10	15	ns	
t ₇	时滞	相同或相关输出之间的时滞延迟 ^[26, 28]	–	< 0.25	0.5	ns	
t ₈	CPUCLK 转换率	频率转换率	1.0	–	20.0	MHz/ms	
t _{9A}	时钟抖动 ^[28]	峰峰值周期抖动 (t _{9A} 最高值 – t _{9A} 最小值), 时钟周期百分比 (f _{OUT} ≤ 4 MHz)	–	< 0.5	1	%	
t _{9B}	时钟抖动 ^[28]	峰峰值周期抖动 (t _{9B} 最高值 – t _{9B} 最小值) (4 MHz ≤ f _{OUT} ≤ 16 MHz)	–	< 0.7	1	ns	
t _{9C}	时钟抖动 ^[28]	峰峰值周期抖动 (16 MHz < f _{OUT} ≤ 50 MHz)	–	< 400	500	ps	
t _{9D}	时钟抖动 ^[28]	峰到峰周期抖动 (f _{OUT} > 50 MHz)	–	< 250	350	ps	
t _{10A}	CPLL 闭锁时间	加电后算起的闭锁时间	–	< 25	50	ms	
t _{10B}	UPLL 及 SPLL 闭锁时间	加电后算起的闭锁时间	–	< 0.25	1	ms	
	转换限制	CPU PLL 转换限制	CY2292SI、SXI	20	–	66.6	MHz
			CY2292FXI、FZXI	20	–	60	MHz

注释:

25. XBUF 占空比取决于 XTALIN 占空比。

26. 在 1.4 V 电压下测量。

27. 在 0.4 V 及 2.4 V 电压之间下测量。

28. 抖动由设置不同而异。经工厂测试的所有标准配置样片均符合该限制。

开关波形

图 3. 所有输出、占空比和上升 / 下降时间

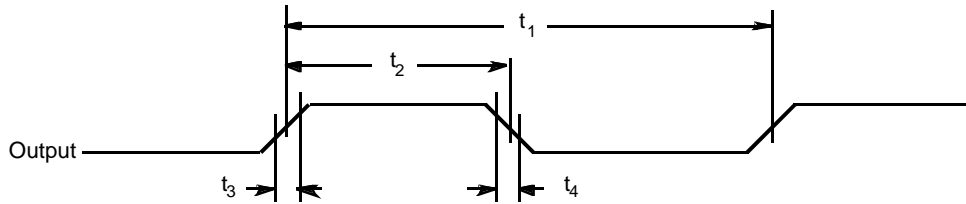


图 4. 输出三态时序 [29]

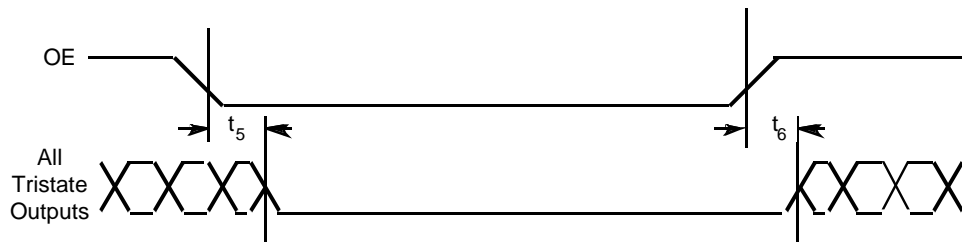


图 5. CLK 输出抖动及时滞

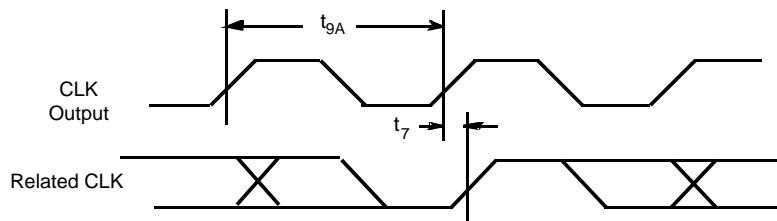
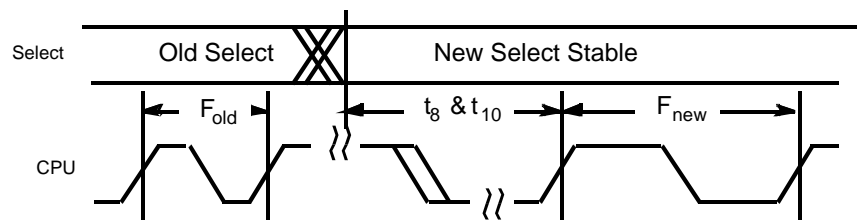


图 6. CPU 频率更改



注释:

29. CY2292 的所有输出上均有弱下拉。因此，在输出处于三态下，输出引脚电平将会降低。

订购信息

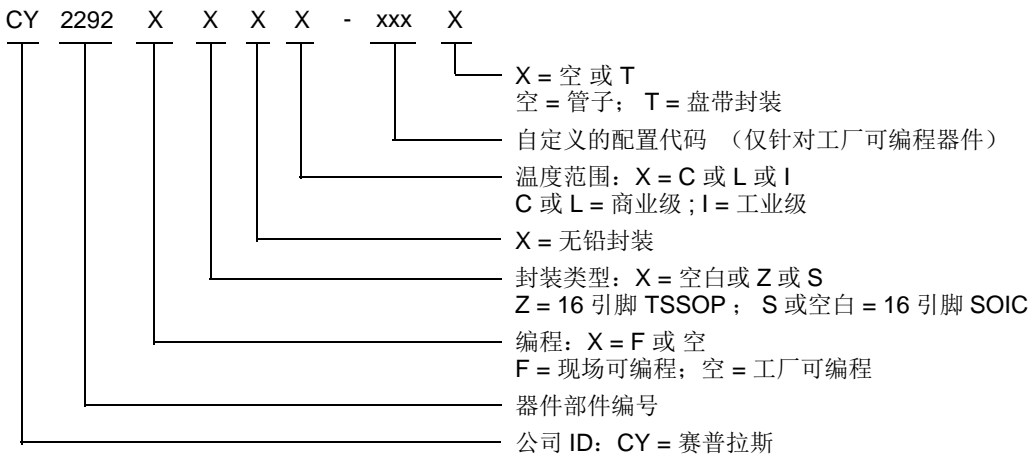
订购代码	封装类型	工作范围	工作电压
无铅			
CY2292FXC	16 引脚 SOIC	商业温度范围：0 °C 至 70 °C	3.3 V 或 5.0 V
CY2292FXCT	16 引脚 SOIC — 盘带封装	商业温度范围：0 °C 至 70 °C	3.3 V 或 5.0 V
CY2292FXI	16 引脚 SOIC	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V
CY2292FXIT	16 引脚 SOIC — 盘带封装	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V
CY2292FZX	16 引脚 TSSOP	商业温度范围：0 °C 至 70 °C	3.3 V 或 5.0 V
CY2292FZXT	16 引脚 TSSOP — 盘带封装	商业温度范围：0 °C 至 70 °C	3.3 V 或 5.0 V
CY2292FZXI	16 引脚 TSSOP	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V
CY2292FZXIT	16 引脚 TSSOP — 盘带封装	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V
编程器			
CY3670	FTG 时钟编程器		
CY3095	适配器（用于对 CY3670 上的 CY2292F 进行编程）		

可行的配置

所提供的若干产品为工厂可编程用户特定器件，带有已制定的部件编号。此表显示可供的器件类型，可未显示完整的部件编号。更多详细信息，请联系当地的赛普拉斯 FAE 或销售代表

订购代码	封装类型	工作范围	工作电压
无铅			
CY2292SXC-xxx	16 引脚 SOIC	商业温度范围：0 °C 至 70 °C	5.0 V
CY2292SXC-xxxT	16 引脚 SOIC — 盘带封装	商业温度范围：0 °C 至 70 °C	5.0 V
CY2292SXL-xxx	16 引脚 SOIC	商业温度范围：0 °C 至 70 °C	3.3 V
CY2292SXI-xxx	16 引脚 SOIC	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V
CY2292SXI-xxxT	16 引脚 SOIC — 盘带封装	工业温度范围：-40 °C 至 85 °C	3.3 V 或 5.0 V

订购代码定义



封装特性

封装	θ_{JA} ($^{\circ}C/W$)	θ_{JC} ($^{\circ}C/W$)	晶体管数量
16 引脚 SOIC	83	19	9271
16 引脚 TSSOP	103	32	

封装图

图 7. 16 引脚 SOIC (150mil) S16.15/SZ16.15 封装外形, 51-85068

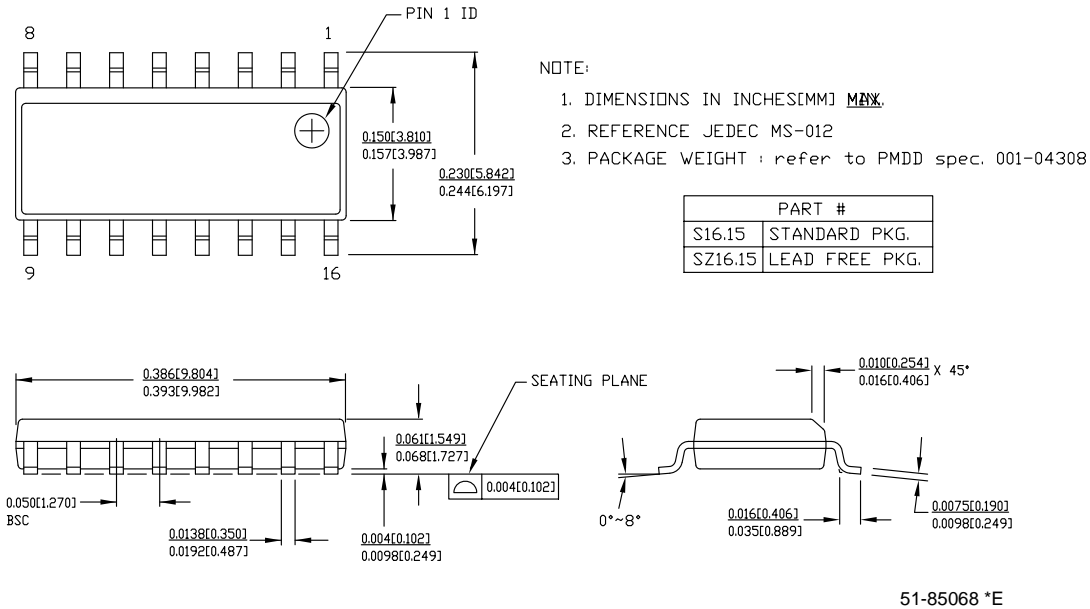
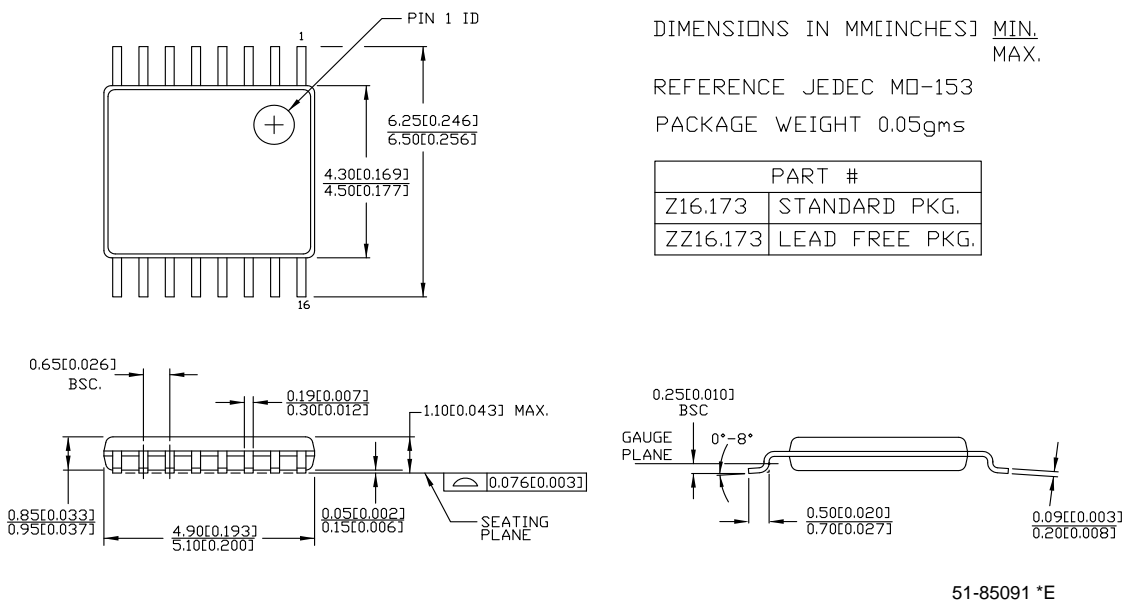


图 8. 16 引脚 TSSOP 4.40 mm 芯片 Z16.173/ZZ16.173 封装外形, 51-85091



缩略语

缩略语	说明
CPU	中央处理单元
CMOS	互补金属氧化物半导体
DC	直流
EPROM	可擦除可编程只读存储器
FAE	现场应用工程师
FTG	频率时序发生器
OE	输出启用
OSC	振荡器
PD	断电
PLL	锁相环
ROM	只读存储器
SOIC	小外型集成电路
TSSOP	薄的缩小型 SOP

文档规范
测量单位

符号	测量单位
°C	摄氏度
kΩ	千欧姆
MHz	兆赫兹
μA	微安
mA	毫安
ms	毫秒
mW	毫瓦
ns	纳秒
Ω	欧姆
%	百分比
pF	皮法
ppm	百万分率
ps	皮秒
V	伏特

文档修订记录

文档标题: CY2292 , 三个锁相环通用 EPROM 可编程时钟发生器 文档编号: 001-95835				
版本	ECN	变更者	提交日期	变更说明
**	4691532	WEIZ	04/22/2015	本档版本号为 Rev**, 译自英文版 38-07449 Rev*J。
*A	6134237	SSAS	04/13/2018	本档版本号为 Rev. *A, 译自英文版 38-07449 Rev. *M。

销售、解决方案和法律信息

全球销售和 design 支持

赛普拉斯公司拥有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要找到距您最近的办事处，请访问[赛普拉斯所在地](#)。

产品

Arm® Cortex® 微控制器	cypress.com/arm
汽车级产品	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmhc
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

赛普拉斯开发者社区

[社区](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

cypress.com/go/support

© 赛普拉斯半导体公司，2002-2018 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可权）（1）在赛普拉斯特软件著作权项下的下列许可权（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适用性和特定用途的默认保证。没有任何电子设备是绝对安全的。因此，尽管赛普拉斯在其硬件和软件产品中采取了必要的安全措施，但是赛普拉斯并不承担任何由于使用赛普拉斯产品而引起的安全问题及安全漏洞的责任，例如未经授权的使用或访问赛普拉斯产品。此外，本材料中所介绍的赛普拉斯产品有可能存在设计缺陷或设计错误，从而导致产品的性能与公布的规格不一致。（如果发现此类问题，赛普拉斯会提供勘误表）赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用者应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PSoC、CapSense、EZ-USB、F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 cypress.com 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。