

レガシー システムにおけるサイプレスの 90nm 非同期 SRAM とのインターフェース接続

著者: Anuj Chakrapani

関連プロジェクト: なし

関連アプリケーション ノート: なし

AN6081 では、5V のレガシー プロセッサ ベースのアプリケーションにサイプレスの新世代 90nmSRAM を使用する際に直面するインターフェース電圧の問題について説明します。また本アプリケーション ノートでは、新しいデバイスへ移行する時、出力電圧の問題に対するトラブルシューティング方法について説明します。このようなアプリケーションにサイプレス SRAM を使用する上での推奨事項も示します。

はじめに

アプリケーションの電源供給は 5V の使用から 3V と 1.8V に変化しつつあります。サイプレスの非同期 SRAM デバイスはこれらすべての電圧範囲にわたって動作します。このアプリケーション ノートには、90nm SRAM デバイスの出力電圧閾値と 5V のレガシー システム内の SRAM にインターフェースしたプロセッサ/コントローラーの入力電圧閾値間の互換性がない場合について説明します。そのような場合の要件を満たすためには、旧世代のサイプレス SRAM を使用することを推奨します。

注: この文書では、「プロセッサ」と「コントローラー」の用語は同義に用いられます。

論理レベルおよびノイズ マージン

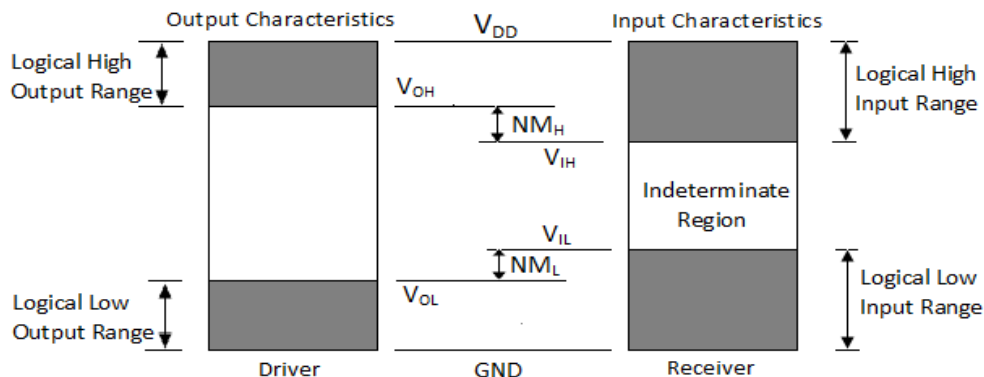
デジタル エレクトロニクスで状態を決定するのが論理レベルです。論理レベルは V_{IL} 、 V_{IH} 、 V_{OL} 、 V_{OH} の 4 個のパラメーターで定義されます。

- V_{IL} は、デジタル入力で「0」として解釈される最大電圧レベルを定義します。
- V_{IH} は、デジタル入力で「1」として解釈される最小電圧レベルを定義します。
- V_{OL} は、「0」を出力するデジタル出力として保証される最大電圧レベルを定義します。
- V_{OH} は、「1」を出力するデジタル出力として保証される最小電圧レベルを定義します。

ノイズ マージン (NM) は、ドライバー IC の有効な論理出力電圧と レシーバー IC の有効な論理入力電圧の差異として定義されます。以下はデバイスの NM の式です。

- NM_H (出力 HIGH) = V_{OH} [ドライバー] - V_{IH} [レシーバー]
- NM_L (出力 LOW) = V_{IL} [レシーバー] - V_{OL} [ドライバー]

図 1: ノイズ マージン



回路のノイズ耐性は NM に比例します。マージンが高くなると、ノイズ耐性が向上します。負の NM 値は互換性がないことを示します。

一般的に使用される I/O 規格の論理レベルとノイズ マージンは、次の通りです。

表 1: I/O 規格の論理レベル電圧および対応ノイズマージン

I/O 規格	高論理レベル (V)		NM _H	低論理レベル (V)		NM _L
	V _{OH}	V _{IH}		V _{OL}	V _{IL}	
TTL 5V	2.4	2.0	0.4	0.4	0.8	0.4
CMOS 5V	4.4	3.5	0.9	0.4	0.7	0.3
CMOS 2.5V	2.0	1.7	0.3	0.4	0.7	0.3
CMOS 1.8V	1.35	1.2	0.15	0.45	0.63	0.18
TTL 3.3V	2.4	2	0.4	0.4	0.8	0.4
CMOS 3.3V	3.1	2	1.1	0.2	0.8	0.6

サイプレス非同期 SRAM デバイスが外部プロセッサにインターフェースする際の V_{OH} 互換性に関する問題について次の節で説明します。

サイプレス非同期 SRAM の V_{OH} 仕様値と実測値

サイプレスの新世代非同期 SRAM デバイスは、消費電力と動作速度の性能が高い 90nm プロセス技術で製造されています。これらのデバイスは 1.8V、3.3V、5V の動作範囲で提供され、旧世代 (250nm と 350nm 技術) デバイスとピン互換性があります。

図 2 には、異なる世代の非同期 SRAM デバイス間で実際の V_{OH} レベルの差を示します。それらのデバイスは全て 2.4V の業界標準のトランジスタ - トランジスタ ロジック (TTL) V_{OH} 仕様を満たします。一方では、旧式のデバイスは電圧振幅がより高いため 4V~5V の範囲で出力を駆動でき、その結果、測定された V_{OH} が 4V を超えます。それに対して、新世代のサイプ

レス SRAM は、出力の電圧振幅が約 3V~3.3V まで低減されました。一部の 5V のレガシー プロセッサは 3.5V の CMOS V_{IH} レベルを必要とする一方で、他のプロセッサは 2.0V の TTL V_{IH} レベルを必要とします。アプリケーションに適したサイプレス SRAM の選択は、SRAM とインターフェースさせるプロセッサの V_{IH} 仕様に依存します。デバイス間でピンの互換性があっても、サイプレス SRAM を選択する際にプロセッサの V_{IH} 仕様を確認することを推奨します。

表 2 には、サイプレスの非同期 SRAM デバイスおよび外部プロセッサのドライバーとレシーバーのコンフィギュレーションを示します。サイプレスの新世代 SRAM がレガシー プロセッサを駆動する場合を除き、NM_H と NM_L の値は全てのコンフィギュレーションで正の値です。これを図 2 に示します。

旧世代の SRAM デバイスは高い V_{OH} 振幅を持つため、3.5V の CMOS V_{IH} を必要としたレガシー プロセッサを用いたアプリケーションに適しています。サイプレスの新世代 90nm デバイスは、プロセッサが 2V の TTL V_{IH} を必要とする場合に適しています。

注: 90nm SRAM デバイスと 5V CMOS コントローラーの非互換性は、SRAM がドライバー モードにある時にのみ存在します。SRAM がレシーバー モードにある場合は、インターフェース接続の問題はありません。

図 2. TTL およびレガシー I/O 標準の電圧レベル

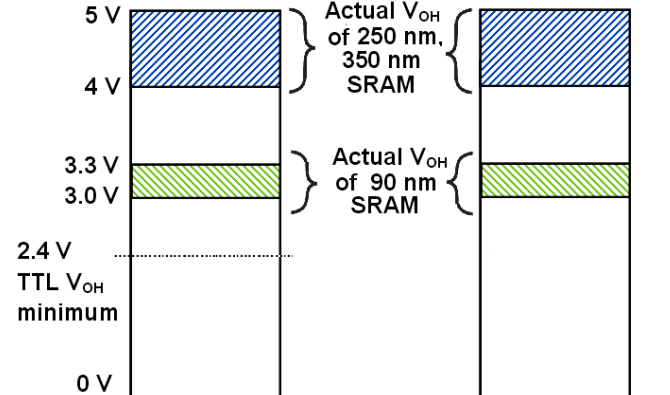
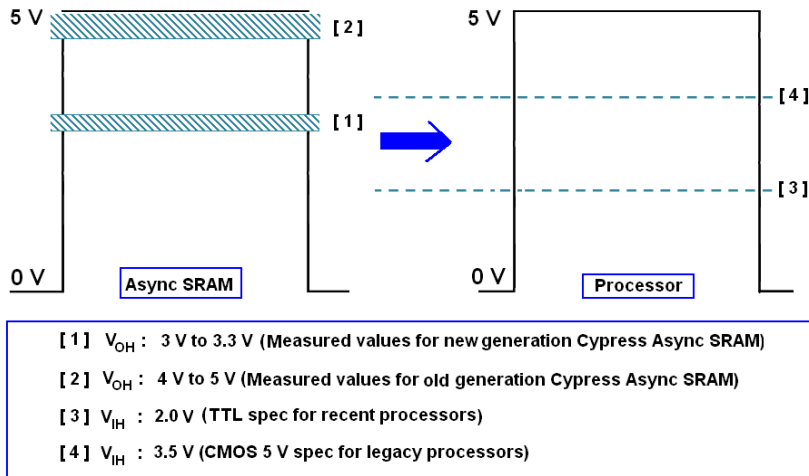


表 2. インターフェース接続の組み合わせと NM_H 、 NM_L 仕様 (論理レベルの単位は V)^[1]

SL #	ドライバー動作			レシーバー動作			NM_H	NM_L	互換性
	ドライバー	V_{OH} (最小値)	V_{OL} (最大値)	レシーバー	V_{IH} (最小値)	V_{IL} (最大値)			
1	旧世代の非同期 SRAM (250~350nm TTL 互換)	4.0 (実測値)	0.4	現世代のプロセッサ (TTL 互換)	2.0	0.8	2.0	0.4	✓
				レガシー プロセッサ (5V CMOS 互換)	3.5	1.5	0.5	1.1	✓
2	新世代の非同期 SRAM (90nm TTL 互換)	3.0 (実測値)	0.4	現世代のプロセッサ (TTL 互換)	2.0	0.8	1.0	0.4	✓
				レガシー プロセッサ (5V CMOS 互換)	3.5	1.5	-0.5 ^[2]	1.1	✗
3	レガシー プロセッサ (5V CMOS 互換)	4.4	0.5	新世代の非同期 SRAM (90nm TTL 互換)	2.0 ^[3]	0.8	2.4	0.3	✓
				旧世代の非同期 SRAM (250~350nm TTL 互換性)					✓
4	現世代のプロセッサ (TTL 互換)	2.4	0.4	新世代の非同期 SRAM (90nm TTL 互換)	2.0 ^[3]	0.8	0.4	0.3	✓
				旧世代の非同期 SRAM (250~350nm TTL 互換性)					✓

図 3. TTL および 5V CMOS レガシー製品の V_{OH} と V_{IH} レベル (SRAM はドライバ モードにある)



¹ サイプレスの旧世代非同期 SRAM デバイスの V_{OH} 範囲は 4V~5V ですが、新世代のデバイスののは 3V~3.3V です。これらは図 2 に示します。この表で使用した非同期 SRAM デバイスの V_{OH} 値は全て実際に測定したパラメータですが、その他のパラメータ値は全てデータシートに指定した値です。

² ノイズ マージンは負の値であり、非互換性動作モードを示します。

³ レシーバー モードでは、サイプレスの非同期 SRAM デバイスは 5.5V までの入力に対応できます。

システム設計上の推奨事項

レガシー システムのためにデバイスを選択する際に、 V_{IH} 、 V_{IL} 、 V_{OH} 、 V_{OL} などのデータシート パラメータを慎重に確認してください。サイプレスの非同期 SRAM デバイスを採用する場合、以下のことをお勧めします。

- TTL I/O 標準に対応したプロセッサの場合、サイプレスの 90nm 非同期 SRAM を使用します。
- 5V CMOS I/O 標準に対応したプロセッサの場合、サイプレスの旧世代非同期 SRAM デバイスを使用します。

サイプレスは、互換性の問題がある場合を除き、旧世代の SRAM デバイスから新世代の 90nm SRAM デバイスへの移行をお勧めします。その一方、サイプレスは、レガシー システムを使用されているお客様に旧世代の製品をご提供し、ご支援します。

次の表に 90nm 技術のデバイスおよび相当する旧技術のデバイスの製品番号を記します。現在量産中の製品については、[製品のページ](#)を参照してください。ご使用のアプリケーションに相当する製品を見つけられない場合は、[サイプレス サポート](#)までお問い合わせください。

表 3. 90nm 技術のデバイスおよび相当する旧技術デバイスの製品番号

メモリ容量	メモリ配置	90nm 技術のデバイス	旧技術のデバイス (250nm、350nm とそれ以前の技術)
非同期高速 SRAM			
256K ビット	32Kb × 8	CY7C199D	CY7C199CN
512K ビット	32Kb × 16	CY7C1020D	-
1M ビット	64Kb × 16	CY7C1021D	CY7C1021BN
1M ビット	256Kb × 4	CY7C106D	CY7C106BN
1M ビット	256Kb × 4	CY7C1006D	-
1M ビット	128Kb × 8	CY7C109D	-
1M ビット	128Kb × 8	CY7C1009D	-
1M ビット	128Kb × 8	CY7C1019D	-
1M ビット	1Mb × 1	CY7C107D	-
1M ビット	1Mb × 1	CY7C1007D	-
4M ビット	1Mb × 4	CY7C1046D	-
4M ビット	256Kb × 16	CY7C1041D	CY7C1041BN
4M ビット	512Kb × 8	CY7C1049D	CY7C1049BN
マイクロパワー非同期 SRAM			
1M ビット	64Kb × 16	CY62126ESL	-
1M ビット	128Kb × 8	CY62128E	CY62128BN
2M ビット	128Kb × 16	CY62136ESL	-
2M ビット	256Kb × 8	CY62138F	-
4M ビット	256Kb × 16	CY62146E	-
4M ビット	512Kb × 8	CY62148E, CY62148ESL	-
8 M ビット	512Kb × 16	CY62157E, CY62157ESL	-
8 M ビット	1Mb × 8	CY62158E	-
16 M ビット	1Mb × 16	CY62167E	-

改訂履歴

文書名: AN6081 – レガシー システムにおけるサイプレスの 90nm 非同期 SRAM とのインターフェース接続

文書番号: 001-95837

版	ECN	変更者	発行日	変更内容
**	4722765	HZEN	05/13/2015	これは英語版 001-16634 Rev. *F を翻訳した日本語版 001-95837 Rev. **です。
*A	5111089	HZEN	02/01/2016	これは英語版 001-16634 Rev. *G を翻訳した日本語版 001-95837 Rev. *A です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

車載用	cypress.com/go/automotive
クロック & バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
照明 & 電源管理	cypress.com/go/powerpsoc
メモリ	cypress.com/go/memory
PSoC	cypress.com/go/psoc
タッチ センシング	cypress.com/go/touch
USB コントローラー	cypress.com/go/usb
ワイヤレス/RF	cypress.com/go/wireless

PSoC[®]ソリューション

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

[コミュニティ](#) | [フォーラム](#) | [ブログ](#) | [ビデオ](#) | [トレーニング](#)

テクニカル サポート

cypress.com/go/support

PSoC はサイプレス セミコンダクタ社の登録商標であり、PSoC Creator は同社の商標です。本書で言及するその他すべての商標または登録商標は、それぞれの所有者に帰属します。

	サイプレス半導体 198 Champion Court San Jose, CA 95134-1709	電話 : 408-943-2600 ファックス : 408-943-4730 ウェブサイト : www.cypress.com
---	---	---

© Cypress Semiconductor Corporation, 2007-2016. 本文書に記載される情報は予告なく変更される場合があります。Cypress Semiconductor Corporation (サイプレス セミコンダクタ社) は、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対して一切の責任を負いません。サイプレス セミコンダクタ社は、特許またはその他の権利に基づくライセンスを譲渡することも、または含意することはありません。サイプレス製品は、サイプレスとの書面による合意に基づくものでない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものではありません。さらにサイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

このソースコード (ソフトウェアおよび/またはファームウェア) はサイプレス セミコンダクタ社 (以下「サイプレス」) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンスに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであり、適用される契約で指定されたサイプレスの集積回路と併用されるライセンスの製品のみをサポートするカスタム ソフトウェアおよび/またはカスタム ファームウェアを作成する目的に限って、サイプレスのソース コードの派生著作物をコピー、使用、変更そして作成するためのライセンス、ならびにサイプレスのソース コードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソース コードを複製、変更、変換、コンパイル、または表示することはすべて禁止します。

免責条項: サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。