

サイプレスはインフィニオン テクノロジーズになりました

この表紙に続く文書には「サイプレス」と表記されていますが、これは同社が最初にこの製品を開発したからです。新規および既存のお客様いずれに対しても、引き続きインフィニオンがラインアップの一部として当該製品をご提供いたします。

文書の内容の継続性

下記製品がインフィニオンの製品ラインアップの一部として提供されたとしても、それを理由としてこの文書に変更が加わることはありません。今後も適宜改訂は行いますが、変更があった場合は文書の履歴ページでお知らせします。

注文時の部品番号の継続性

インフィニオンは既存の部品番号を引き続きサポートします。ご注文の際は、データシート記載の注文部品番号をこれまで通りご利用下さい。

EPROM プログラマブル 3PLL 汎用クロック ジェネレーター

特長

- 3つの集積された位相同期回路 (PLL)
- 消去書き込み可能な読み出し専用メモリ (EPROM)
- 工場出荷プログラマブル (CY2292) またはフィールド プログラマブル (CY2292F) のデバイス オプション
- 低スキュー、低ジッタ、高精度出力
- 電源管理オプション (シャットダウン、出力イネーブル、停止)
- 周波数選択オプション
- CPUCLK のスムーズなスルーイング
- 動作電圧は 3.3 V または 5 V にコンフィギュレーション可能
- 16 ピン小型外形集積回路 (SOIC) パッケージ (CY2292F は TSSOP パッケージでも供給)

利点

- 単一の外部ソースから 3 つまでのカスタムの周波数を生成可能
- 容易なカスタマイズおよび高速ターンアラウンド
- プログラミングはすべてのケースにサポートされる
- 低消費電力アプリケーションをサポート
- CPU PLL での 8 つのユーザ選択可能な周波数
- ダウンストリーム PLL を CPUCLK 出力でロックされたままにすることが可能
- インダストリー標準のパッケージによる基板スペースの節約

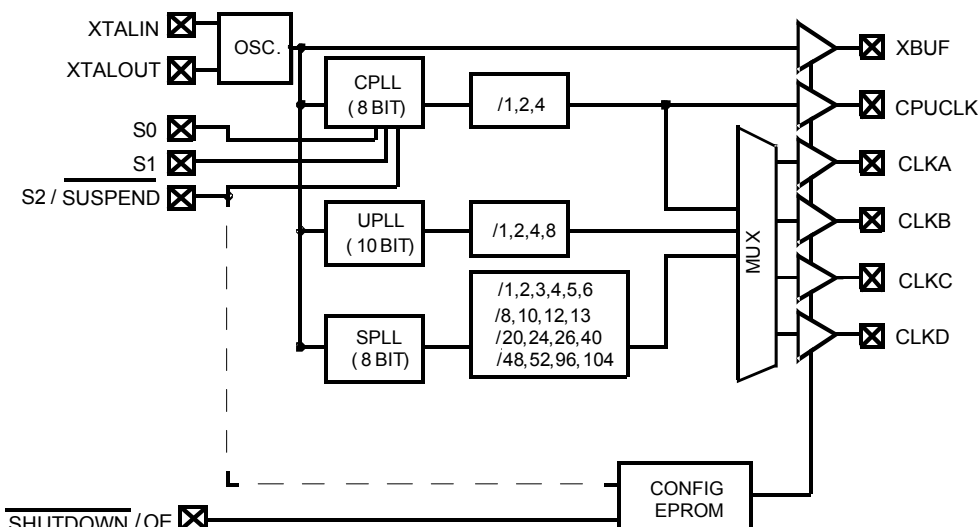
機能説明

関連するドキュメントの全リストについては、[こちら](#)を参照してください。

選択ガイド

製品番号	入力周波数範囲	出力周波数範囲	仕様
CY2292SC、SL、SXC、SXL	10MHz ~ 25MHz (外部水晶) 1MHz ~ 30MHz (リファレンス クロック)	76.923kHz ~ 100MHz (5V) 76.923kHz ~ 80MHz (3.3V)	工場出荷プログラマブル 民生用温度範囲
CY2292SI、SXI	10MHz ~ 25MHz (外部水晶) 1MHz ~ 30MHz (リファレンス クロック)	76.923kHz ~ 90MHz (5V) 76.923kHz ~ 66.6MHz (3.3V)	工場出荷プログラマブル 産業用温度範囲
CY2292F、FXC、FZX	10MHz ~ 25MHz (外部水晶) 1MHz ~ 30MHz (リファレンス クロック)	76.923kHz ~ 90MHz (5V) 76.923kHz ~ 66.6MHz (3.3V)	フィールド プログラマブル 民生用温度
CY2292FXI、FZXI	10MHz ~ 25MHz (外部水晶) 1MHz ~ 30MHz (リファレンス クロック)	76.923kHz ~ 80MHz (5V) 76.923kHz ~ 60.0MHz (3.3V)	フィールド プログラマブル 産業用温度範囲

ロジック ブロック図

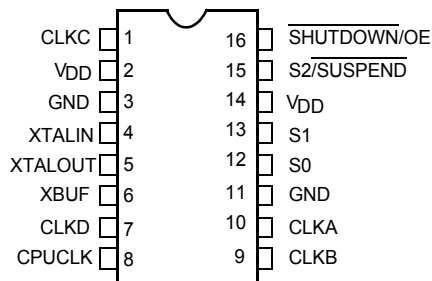


目次

ピン配置	3	スイッチング波形	13
ピン機能	3	注文情報	14
動作	4	可能なコンフィギュレーション	14
出力コンフィギュレーション	4	注文コードの定義	14
省電力機能	4	パッケージの特性	15
CyClocksソフトウェア	4	外形図	15
サイプレスFTGプログラマー	4	略語	16
カスタム コンフィギュレーション要求の手順	4	本書の表記法	16
最大定格	5	測定単位	16
動作条件	5	改訂履歴	17
電気的特性	6	セールス、ソリューションおよび法律情報	18
電気的特性	6	ワールドワイドな販売と設計サポート	18
電気的特性	7	製品	18
電気的特性	7	PSoC [®] ソリューション	18
テスト回路	8	サイプレス開発者コミュニティ	18
スイッチング特性	9	テクニカル サポート	18
スイッチング特性	10		
スイッチング特性	11		
スイッチング特性	12		

ピン配置

図 1. 16 ピン SOIC / TSSOP ピン配置



ピン機能

名称	ピン番号	説明
CLKC	1	コンフィギュレーション可能なクロック出力 C
V _{DD}	2、14	電源
GND	3、11	グランド
XTALIN ^[1]	4	リファレンス水晶入力または外部リファレンス クロック入力
XTALOUT ^[1、2]	5	リファレンス水晶のフィードバック
XBUF	6	バッファ付きリファレンス クロック出力
CLKD	7	コンフィギュレーション可能なクロック出力 D
CPUCLK	8	CPU 周波数クロック出力
CLKB	9	コンフィギュレーション可能なクロック出力 B
CLKA	10	コンフィギュレーション可能なクロック出力 A
S0	12	CPU クロック選択入力、ビット 0
S1	13	CPU クロック選択入力、ビット 1
S2/SUSPEND	15	CPU クロック選択入力、ビット 2。LOW の時、オプションでサスペンド機能を有効にする
SHUTDOWN/OE	16	LOW の時、出力をトライステート ^[3] 状態にし、チップをオフにする。オプションで、LOW の時、出力をトライステート ^[3] 状態にするが、チップはオフにしない

注:

1. 最良の精度のために、並列共振水晶を使ってください。C_{LOAD} » 17pF または 18pF。
2. XTALIN がリファレンス クロックによって駆動される場合、XTALOUT を開放します (水晶とは反対です)。
3. CY2292 はすべての出力に弱プルダウンを備えています。そのため、出力がトライステートにされると、出力ピンは LOW になります。

動作

CY2292 はクロック ジェネレーターの第 3 世代ファミリです。CY2292 は業界標準 ICD2023 および ICD2028 との上位互換性があります。現代のマザーボードやその他の同期システムの多様なクロック生成のニーズを満たすために、高度なカスタマイズ可能性をサポートし続けます。

すべての部品は PC マザーボード アプリケーション用の、高度にコンフィギュレーション可能なクロックのセットを提供します。任意の組み合わせで、それぞれの 4 つのコンフィギュレーション可能なクロック出力 (CLKA-CLKD) に 30 個の周波数の内から 1 つを割り当てることができます。同じまたは関連する周波数に設定された複数の出力は低スキュー (500ps 未満) であり、負荷が重い信号のためにオンチップ バッファリングをサポートします。

CY2292 は 5V または 3.3V の動作電圧に設定することができます。内部 ROM テーブルは EPROM 技術を利用しており、出力周波数の完全なカスタマイズを可能にします。リファレンス発振器は 10MHz ~ 25MHz の水晶のために設計され、さらなる柔軟性をサポートします。この水晶に対しては、外部のコンポーネントは不要となります。また、1MHz ~ 30MHz の周波数の外部リファレンス クロックを使用できます。

出力コンフィギュレーション

CY2292 は 4 つの独立したオンチップの周波数ソースがあります。これらはリファレンス発振器および 3 つの PLL です。各々の PLL は特定の機能を持っています。システム PLL (SPLL) はコンフィギュレーション可能な出力に固定の出力周波数を提供し、最も多くの出力周波数分周器オプションを提供します。CPU PLL (CPLL) は選択入力 (S0 - S2) により制御され、8 つのユーザー選択可能な周波数および、それらの周波数間のスムーズなスルーイングをサポートしています。ユーティリティ PLL (UPLL) は最も正確なクロックを提供し、ほかの周波数ソースから供給されないその他の周波数によく使用されます。

すべてのコンフィギュレーションは EPROM プログラマブルで、サンプルと生産の短いリードタイムを提供します。

省電力機能

SHUTDOWN/OE 入力を LOW にすると、出力はトライステートになります。システムのシャットダウンが有効になると、このピンを LOW にすると、PLL、カウンター、リファレンス発振器、とその他のアクティブなコンポーネントもオフになります。その結果、 V_{DD} ピン上の電流は 50 μ A (民生用温度範囲) または 100 μ A (産業用温度範囲) 未満になります。シャットダウンモードを終了した後は、PLL を再度ロックする必要があります。出力がトライステートの時に開放にならないようにすべての出力に弱プルダウンを備えています。^[4]

S2/SUSPEND 入力が LOW になると、出力および/または PLL のカスタマイズ可能なセットでシャットダウンするよう設定することができます。すべての PLL と出力をほとんどのすべての組み合わせでオフにすることができます。これの唯一の制限は、PLL がオフになると、それから派生されたすべての出力もオフ

になってしまうことです。PLL を停止するとすべての関連ロジックもオフになりますが、一方、出力を停止するとその出力は単にトライステート状態になります。

CPUCCLK は、20MHz から出力最大周波数 (民生温度範囲では 5V で 100MHz、3.3V で 80MHz、産業温度範囲とフィールドプログラム製品では 5V で 90MHz、3.3V で 66.6MHz) 間でスムーズに周波数を変更できます。グリーンアプリケーションでは省電力化に大変役立ちます。

CyClocks ソフトウェア

CyClocks™ は、使いやすいソフトウェア アプリケーションです。これにより、ユーザーはサイプレスの EPROM プログラマブルなクロックをすべて設定できます。入力周波数、PLL と出力周波数、およびほかの機能オプションを指定できます。このデータシートの出力周波数の範囲に注意し、CyClocks で周波数を制限範囲内に指定します。さらに、CyClocks は電力計算機能を備えており、これによりユーザーは特定のコンフィギュレーションの消費電力が分かるようになります。

CyClocks は CyberClocks™ ソフトウェアのサブアプリケーションです。CyberClocks の無料版をサイプレスのウェブサイト <http://www.cypress.com> からダウンロードしてください。

サイプレス FTG プログラマー

サイプレス周波数タイミング ジェネレーター (FTG) プログラマーは、EPROM フィールド プログラマブル クロック デバイスファミリをカスタマイズ プログラムするように設計されたポータブルなプログラマーです。FTG プログラマーは PC シリアルポートに接続されます。これにより、CyClocks ソフトウェアのユーザーは CY2291F、CY2292F および CY2907F を迅速かつ容易にプログラミングすることができます。サイプレス FTG プログラマーの注文コードは CY3670 です。CY2292F のプログラミングには、CY3670 に接続されるアダプタ (CY3095) が必要です。

カスタム コンフィギュレーション要求の手順

CY229x は、サイプレスのフィールド アプリケーション エンジン (FAE) によって工場出荷時、またはフィールドで設定される EPROM プログラマブル デバイスです。要求された出力周波数は、内部 PLL 分周器と乗算器のオプションが許容する値になるべく近くなるように調整されます。カスタム要求はお近くのサイプレス FAE または販売代理店にご連絡ください。カスタムコンフィギュレーションの要求方法を下記に示します。

CyClocks ソフトウェアを使用してください。このソフトウェアは、CY229x デバイスによって生成し得る出力周波数を自動的に計算し、最終のピン配置のプリントアウトを提供します。そのプリントアウトをお近くの FAE または販売代理店に (電子方式または書類方式で) 送信してください。

カスタム要求が処理されると、ユーザー デバイスの周波数とピン配置に固有な 3 桁の拡張子の型番 (例えば、CY2292SC-128) を、お送りします。これがサンプル品の請求と製造オーダー使用していただく型番です。

注:

4. CY2292 はすべての出力に弱プルダウンを備えています。そのため、出力がトライステートにされると、出力ピンは LOW になります。

最大定格

最大定格を超えるとデバイスの寿命が短くなる可能性があります。ユーザーガイドラインはテストされていません。

電源電圧 -0.5V ~ +7.0V

DC 入力電圧 -0.5V ~ +7.0V

保存温度 -65°C ~ +150°C

最大のはんだ温度 (10 秒) 260°C

接合部温度 150°C

パッケージ許容損失 750mW

静電放電時の電圧
(MIL-STD-883、メソッド 3015 による) ≤ 2000V

動作条件

パラメーター [5]	説明	製品番号	Min	Max	単位
V _{DD}	電源電圧、5.0V の動作電圧	すべて	4.5	5.5	V
V _{DD}	電源電圧、3.3V の動作電圧	すべて	3.0	3.6	V
T _A	民生用動作温度 (周囲)	CY2292/CY2292F	0	70	°C
	産業用動作温度 (周囲)	CY2292I /CY2292FI	-40	85	°C
C _{LOAD}	最大負荷容量、5.0V の動作電圧	すべて	-	25	pF
C _{LOAD}	最大負荷容量、3.3V の動作電圧	すべて	-	15	pF
f _{REF}	外部リファレンス水晶	すべて	10.0	25.0	MHz
	外部リファレンス クロック [6、7、8]	すべて	1	30	MHz

注

- 特に断りのない限り、電気パラメーターはこれらの動作条件で設計保証されます。
- V_{DD}/2 で測定される、外部入力リファレンス クロックのデューティ比は 40% ~ 60% の範囲内でなければなりません。
- 外部の入力リファレンス クロックの AC カップリングの詳細について、「水晶発振器トピック」のホワイトペーパーを参照してください。
- 発振回路はリファレンス水晶と 20MHz までの外部のリファレンス クロックに最適化されます。外部のリファレンス クロックが 20MHz 以上の場合、V_{DD} への 150Ω プルアップ抵抗を Xout ピンに接続してください。

電気的特性

民生用、5.0V

パラメーター	説明	条件	Min	Typ	Max	単位
V _{OH}	HIGH 出力電圧	I _{OH} = 4.0mA	2.4	–	–	V
V _{OL}	LOW 出力電圧	I _{OL} = 4.0mA	–	–	0.4	V
V _{IH}	HIGH 入力電圧 ^[9]	水晶ピン以外	2.0	–	–	V
V _{IL}	LOW 入力電圧 ^[9]	水晶ピン以外	–	–	0.8	V
I _{IH}	入力 HIGH 電流	V _{IN} = V _{DD} – 0.5V	–	< 1	10	μA
I _{IL}	入力 LOW 電流	V _{IN} = +0.5V	–	< 1	10	μA
I _{OZ}	出力リーク電流	トライステート出力	–	–	250	μA
I _{DD}	V _{DD} 電源電流 ^[10] 民生用	V _{DD} = V _{DD} max、5V の動作電圧	–	75	100	mA
I _{DDS}	シャットダウン モードでの V _{DD} 電源電流 ^[10]	シャットダウン モードがアクティブ	–	10	50	μA

電気的特性

民生用、3.3V

パラメーター	説明	条件	Min	Typ	Max	単位
V _{OH}	HIGH 出力電圧	I _{OH} = 4.0mA	2.4	–	–	V
V _{OL}	LOW 出力電圧	I _{OL} = 4.0mA	–	–	0.4	V
V _{IH}	HIGH 入力電圧 ^[9]	水晶ピン以外	2.0	–	–	V
V _{IL}	LOW 入力電圧 ^[9]	水晶ピン以外	–	–	0.8	V
I _{IH}	入力 HIGH 電流	V _{IN} = V _{DD} – 0.5V	–	< 1	10	μA
I _{IL}	入力 LOW 電流	V _{IN} = +0.5V	–	< 1	10	μA
I _{OZ}	出力リーク電流	トライステート出力	–	–	250	μA
I _{DD}	V _{DD} 電源電流 ^[10] 民生用	V _{DD} = V _{DD} max、3.3V の動作電圧	–	50	65	mA
I _{DDS}	シャットダウン モードでの V _{DD} 電源電流 ^[10]	シャットダウン モードがアクティブ	–	10	50	μA

注:

9. Xtal 入力は CMOS 閾値を持ちます。

 10. 負荷 = Max、V_{IN} = 0 V または V_{DD}、標準 (-104) コンフィギュレーション、CPUCLK = 66MHz。ほかのコンフィギュレーションは異なります。電力は次の式で概算されます (3V の動作電圧の場合 0.65 を掛ける): I_{DD} = 10 + 0.06 • (F_{CPLL} + F_{UPLL} + 2 • F_{SPLL}) + 0.27 • (F_{CLKA} + F_{CLKB} + F_{CLKC} + F_{CLKD} + F_{CPULK} + F_{XBUF})。

電気的特性

産業用、5.0V

パラメーター	説明	条件	Min	Typ	Max	単位
V _{OH}	HIGH 出力電圧	I _{OH} = 4.0mA	2.4	–	–	V
V _{OL}	LOW 出力電圧	I _{OL} = 4.0mA	–	–	0.4	V
V _{IH}	HIGH 入力電圧 ^[11]	水晶ピン以外	2.0	–	–	V
V _{IL}	LOW 入力電圧 ^[11]	水晶ピン以外	–	–	0.8	V
I _{IH}	入力 HIGH 電流	V _{IN} = V _{DD} – 0.5V	–	< 1	10	μA
I _{IL}	入力 LOW 電流	V _{IN} = +0.5V	–	< 1	10	μA
I _{OZ}	出力リーク電流	トライステート出力	–	–	250	μA
I _{DD}	V _{DD} 電源電流 ^[12] 産業用	V _{DD} = V _{DD} max、5V の動作電圧	–	75	110	mA
I _{DDS}	シャットダウン モードでの V _{DD} 電源電流 ^[12]	シャットダウン モードがアクティブ	–	10	100	μA

電気的特性

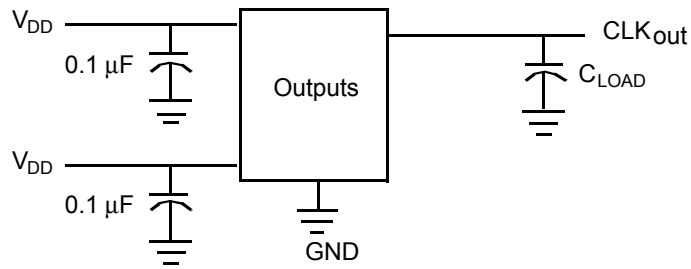
産業用、3.3V

パラメーター	説明	条件	Min	Typ	Max	単位
V _{OH}	HIGH 出力電圧	I _{OH} = 4.0mA	2.4	–	–	V
V _{OL}	LOW 出力電圧	I _{OL} = 4.0mA	–	–	0.4	V
V _{IH}	HIGH 入力電圧 ^[11]	水晶ピン以外	2.0	–	–	V
V _{IL}	LOW 入力電圧 ^[11]	水晶ピン以外	–	–	0.8	V
I _{IH}	入力 HIGH 電流	V _{IN} = V _{DD} – 0.5V	–	< 1	10	μA
I _{IL}	入力 LOW 電流	V _{IN} = +0.5V	–	< 1	10	μA
I _{OZ}	出力リーク電流	トライステート出力	–	–	250	μA
I _{DD}	V _{DD} 電源電流 ^[12] 産業用	V _{DD} = V _{DD} max、3.3V の動作電圧	–	50	70	mA
I _{DDS}	シャットダウン モードでの V _{DD} 電源電流 ^[12]	シャットダウン モードがアクティブ	–	10	100	μA

注：
 11. Xtal 入力は CMOS 閾値を持ちます。
 12. 負荷 = Max, V_{IN} = 0V または V_{DD}、標準 (-104) コンフィギュレーション、CPUCLK = 66MHz。ほかのコンフィギュレーションは異なります。電源供給は次の式で概算されます (3V の動作電圧の場合、0.65 を掛ける)：I_{DD} = 10 + 0.06 • (F_{CPLL} + F_{UPLL} + 2 • F_{SPLL}) + 0.27 • (F_{CLKA} + F_{CLKB} + F_{CLKC} + F_{CLKD} + F_{CPUCLK} + F_{XBUF})。

テスト回路

図 2. テスト回路



スイッチング特性

民生用、5.0V

パラメーター	名称	説明	Min	Typ	Max	単位
t ₁	出力周期	クロック出力の範囲、 5V の動作電圧	10 (100MHz)	–	13000 (76.923kHz)	ns
			11.1 (90MHz)	–	13000 (76.923kHz)	ns
	出力デューティ比 ^[13]	出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[14] f _{OUT} ≥ 66MHz	40	50	60	%
		出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[14] f _{OUT} < 66MHz	45	50	55	%
t ₃	立ち上がり時間	出カクロックの立ち上がり時間 ^[15]	–	3	5	ns
t ₄	立ち下がり時間	出カクロックの立ち下がり時間 ^[15]	–	2.5	4	ns
t ₅	出カディスエーブル時間	SHUTDOWN/OE を LOW に切り替えた後に 出力がトライステート モードに移行する時間	–	10	15	ns
t ₆	出カインエーブル時間	SHUTDOWN/OE を HIGH に切り替えた後に 出力がトライステート モードを終了する時間	–	10	15	ns
t ₇	スキュー	同一もしくは関連する出力間のスキュー遅延 ^[14、16]	–	< 0.25	0.5	ns
t ₈	CPUCLK スルー	周波数遷移の速度	1.0	–	20.0	MHz/ ms
t _{9A}	クロック ジッター ^[16]	ピークツーピーク周期ジッター (t _{9A} max – t _{9A} min)、クロック周期の% (f _{OUT} ≤ 4MHz)	–	< 0.5	1	%
t _{9B}	クロック ジッター ^[16]	ピークツーピーク周期ジッター (t _{9B} max – t _{9B} min) (4MHz ≤ f _{OUT} ≤ 16MHz)	–	< 0.7	1	ns
t _{9C}	クロック ジッター ^[16]	ピークツーピーク周期ジッター (16MHz < f _{OUT} ≤ 50MHz)	–	< 400	500	ps
t _{9D}	クロック ジッター ^[16]	ピークツーピーク周期ジッター (f _{OUT} > 50MHz)	–	< 250	350	ps
t _{10A}	CPLL のロック時間	電源投入時からのロック時間	–	< 25	50	ms
t _{10B}	UPLL と SPLL の ロック時間	電源投入時からのロック時間	–	< 0.25	1	ms
	スルー制限	CPU PLL の スルー制限	20	–	100	MHz
			20	–	90	MHz

注:

13. XBUF のデューティ比は、XTALIN デューティ比に依存しています。

14. 1.4V 測定されます。

15. 0.4V と 2.4V の間で測定されます。

16. ジッターはコンフィギュレーションに応じて変化します。工場サンプルテストされたすべての基準コンフィギュレーションは、この規格を満たします。

スイッチング特性

民生用、3.3V

パラメーター	名称	説明	Min	Typ	Max	単位	
t ₁	出力周期	クロック出力の範囲、 3.3V の動作電圧	CY2292SL、SXL	12.5 (80MHz)	–	13000 (76.923kHz)	ns
			CY2292F、FXC、 FZX	15 (66.6MHz)	–	13000 (76.923kHz)	ns
	出力デューティ比 ^[17]	出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[18] f _{OUT} ≥ 66MHz		40	50	60	%
		出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[18] f _{OUT} < 66MHz		45	50	55	%
t ₃	立ち上がり時間	出カクロックの立ち上がり時間 ^[19]	–	3	5	ns	
t ₄	立ち下がり時間	出カクロックの立ち下がり時間 ^[19]	–	2.5	4	ns	
t ₅	出力ディスエーブル時間	SHUTDOWN/OE を LOW に切り替えた後に 出力がトライステート モードに移行する時間	–	10	15	ns	
t ₆	出カインエーブル時間	SHUTDOWN/OE を HIGH に切り替えた後に 出力がトライステート モードを終了する時間	–	10	15	ns	
t ₇	スキュー	同一もしくは関連する出力間のスキュー遅延 ^[18、20]	–	< 0.25	0.5	ns	
t ₈	CPUCLK スルー	周波数遷移の速度	1.0	–	20.0	MHz/ ms	
t _{9A}	クロック ジッター ^[20]	ピークツーピーク周期ジッター (t _{9A} max – t _{9A} min)、クロック周期の % (f _{OUT} ≤ 4MHz)	–	< 0.5	1	%	
t _{9B}	クロック ジッター ^[20]	ピークツーピーク周期ジッター (t _{9B} max – t _{9B} min) (4MHz ≤ f _{OUT} ≤ 16MHz)	–	< 0.7	1	ns	
t _{9C}	クロック ジッター ^[20]	ピークツーピーク周期ジッター (16MHz < f _{OUT} ≤ 50MHz)	–	< 400	500	ps	
t _{9D}	クロック ジッター ^[20]	ピークツーピーク周期ジッター (f _{OUT} > 50MHz)	–	< 250	350	ps	
t _{10A}	CPLL のロック時間	電源投入時からのロック時間	–	< 25	50	ms	
t _{10B}	UPLL と SPLL のロック 時間	電源投入時からのロック時間	–	< 0.25	1	ms	
	スルー制限	CPU PLL の	CY2292SL、SXL	20	–	80	MHz
		スルー制限	CY2292F、FXC、 FZX	20	–	66.6	MHz

注:

17. XBUF のデューティ比は、XTALIN デューティ比に依存しています。

18. 1.4V で測定されます。

19. 0.4V と 2.4V の間で測定されます。

20. ジッターはコンフィギュレーションに応じて変化します。工場サンプルテストされたすべての基準コンフィギュレーションは、この規格を満たします。

スイッチング特性

産業用、5.0V

パラメーター	名称	説明	Min	Typ	Max	単位	
t ₁	出力周期	クロック出力の範囲、 5V の動作電圧	CY2292SI、SXI	11.1 (90MHz)	–	13000 (76.923kHz)	ns
			CY2292FXI、FZXI	12.5 (80MHz)	–	13000 (76.923kHz)	ns
	出力デューティ比 ^[21]	出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[22] f _{OUT} ≥ 66MHz		40	50	60	%
		出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[22] f _{OUT} < 66MHz		45	50	55	%
t ₃	立ち上がり時間	出カクロックの立ち上がり時間 ^[23]	–	3	5	ns	
t ₄	立ち下がり時間	出カクロックの立ち下がり時間 ^[23]	–	2.5	4	ns	
t ₅	出力ディスエーブル時間	SHUTDOWN/OE を LOW に切り替えた後に 出力がトライステート モードに移行する時間	–	10	15	ns	
t ₆	出カインエーブル時間	SHUTDOWN/OE を HIGH に切り替えた後に 出力がトライステート モードを終了する時間	–	10	15	ns	
t ₇	スキュー	同一もしくは関連する出力間のスキュー遅延 ^[22、24]	–	< 0.25	0.5	ns	
t ₈	CPUCLK スルー	周波数の遷移速度	1.0	–	20.0	MHz/ ms	
t _{9A}	クロック ジッター ^[24]	ピークツーピーク周期ジッター (t _{9A} max – t _{9A} min)、クロック周期の % (f _{OUT} ≤ 4MHz)	–	< 0.5	1	%	
t _{9B}	クロック ジッター ^[24]	ピークツーピーク周期ジッター (t _{9B} max – t _{9B} min) (4MHz ≤ f _{OUT} ≤ 16MHz)	–	< 0.7	1	ns	
t _{9C}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (16MHz < f _{OUT} ≤ 50MHz)	–	< 400	500	ps	
t _{9D}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (f _{OUT} > 50MHz)	–	< 250	350	ps	
t _{10A}	CPLL のロック時間	電源投入時からのロック時間	–	< 25	50	ms	
t _{10B}	UPLL と SPLL のロック 時間	電源投入時からのロック時間	–	< 0.25	1	ms	
	スルー制限	CPU PLL の スルー制限	CY2292SI、SXI	20	–	90	MHz
			CY2292FXI、FZXI	20	–	80	MHz

注:

21. XBUF のデューティ比は、XTALIN デューティ比に依存しています。

22. 1.4V で測定されます。

23. 0.4V と 2.4V の間で測定されます。

24. ジッターはコンフィギュレーションに応じて変化します。工場サンプルテストされたすべての基準コンフィギュレーションは、この規格を満たします。

スイッチング特性

産業用、3.3 V

パラメーター	名称	説明	Min	Typ	Max	単位	
t ₁	出力周期	クロック出力の範囲、 3.3V の動作電圧	CY2292SI、SXI	15 (66.6MHz)	–	13000 (76.923kHz)	ns
			CY2292FXI、FZXI	16.66 (60MHz)	–	13000 (76.923kHz)	ns
	出力デューティ比 ^[25]	出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[26] f _{OUT} ≥ 66MHz		40	50	60	%
		出力のデューティ比、t ₂ ÷ t ₁ として指定 ^[26] f _{OUT} < 66MHz		45	50	55	%
t ₃	立ち上がり時間	出カクロックの立ち上がり時間 ^[27]	–	3	5	ns	
t ₄	立ち下がり時間	出カクロックの立ち下がり時間 ^[27]	–	2.5	4	ns	
t ₅	出力ディスエーブル時間	SHUTDOWN/OE を LOW に切り替えた後に 出力がトライステート モードに移行する時間	–	10	15	ns	
t ₆	出カインエーブル時間	SHUTDOWN/OE を HIGH に切り替えた後に 出力がトライステート モードを終了する時間	–	10	15	ns	
t ₇	スキュー	同一もしくは関連する出力間のスキュー遅延 ^[26、28]	–	< 0.25	0.5	ns	
t ₈	CPUCLK スルー	周波数遷移の速度	1.0	–	20.0	MHz/ ms	
t _{9A}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (t _{9A} max – t _{9A} min)、クロック周期の% (f _{OUT} ≤ 4MHz)	–	< 0.5	1	%	
t _{9B}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (t _{9B} max – t _{9B} min) (4MHz ≤ f _{OUT} ≤ 16MHz)	–	< 0.7	1	ns	
t _{9C}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (16MHz < f _{OUT} ≤ 50MHz)	–	< 400	500	ps	
t _{9D}	クロック ジッター ^[28]	ピークツーピーク周期ジッター (f _{OUT} > 50MHz)	–	< 250	350	ps	
t _{10A}	CPLL のロック時間	電源投入時からのロック時間	–	< 25	50	ms	
t _{10B}	UPLL と SPLL の ロック時間	電源投入時からのロック時間	–	< 0.25	1	ms	
	スルー制限	CPU PLL の スルー制限	CY2292SI、SXI	20	–	66.6	MHz
			CY2292FXI、FZXI	20	–	60	MHz

注:

25. XBUF のデューティ比は、XTALIN デューティ比に依存しています。

26. 1.4V で測定されます。

27. 0.4V と 2.4V の間で測定されます。

28. ジッターはコンフィギュレーションに応じて変化します。工場サンプルテストされたすべての基準コンフィギュレーションは、この規格を満たします。

スイッチング波形

図 3. すべての出力、デューティ比と立ち上がり/立ち下がり時間

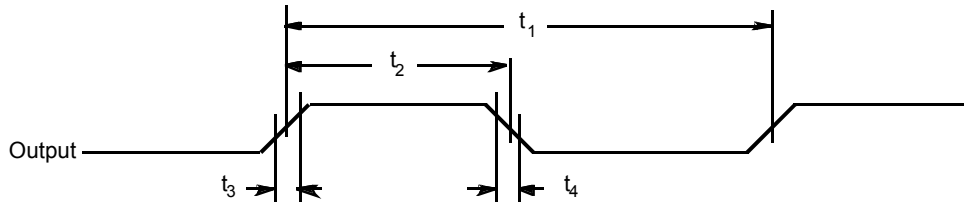


図 4. 出力トリステートのタイミング [29]

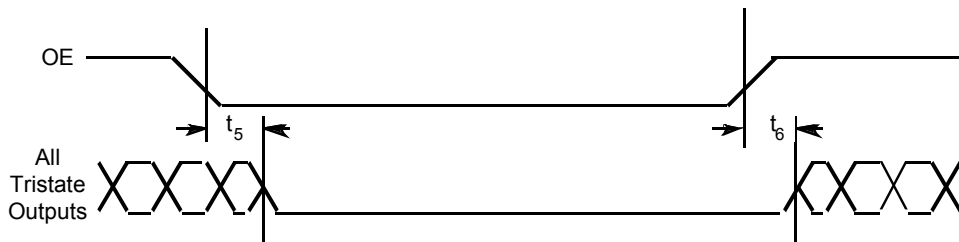


図 5. CLK 出力のジッタとスキュー

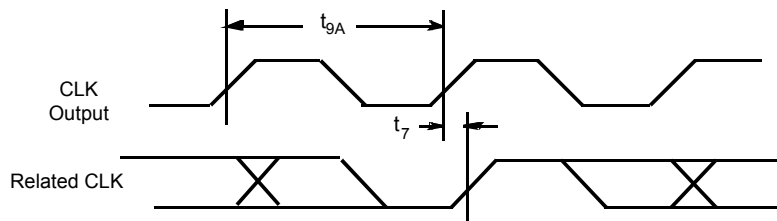
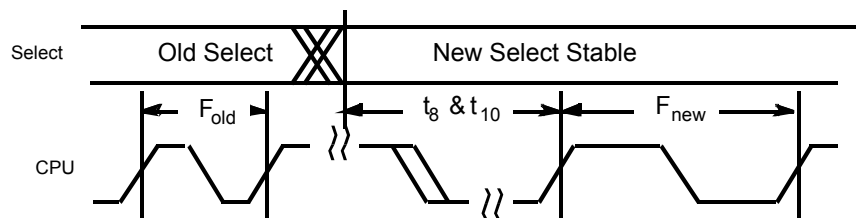


図 6. CPU 周波数変動



注:

29. CY2292 はすべての出力に 弱プルダウンを備えています。そのため、出力がトリステートにされると、出力ピンは LOW になります。

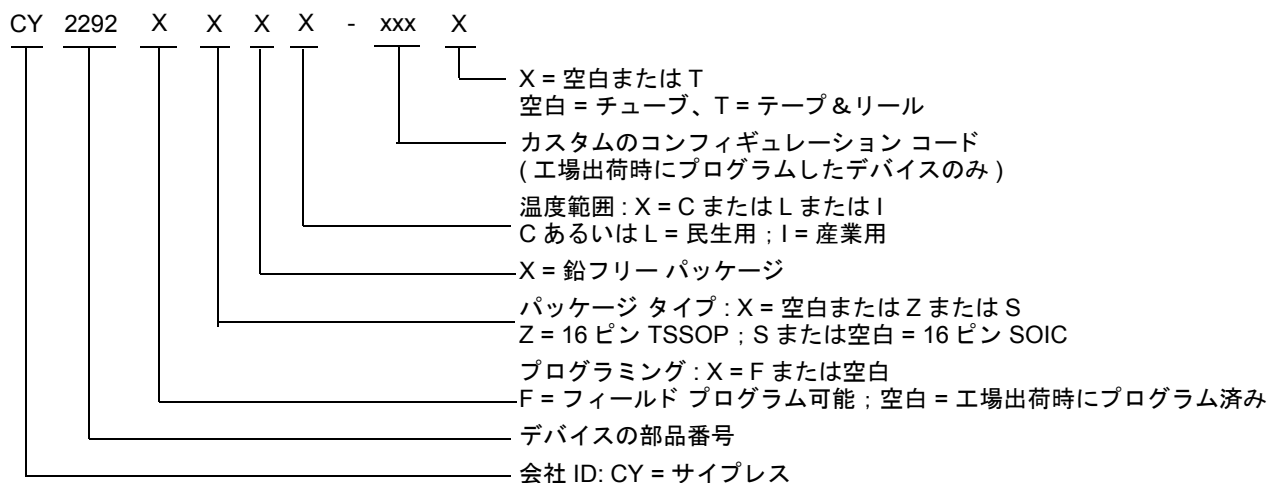
注文情報

注文コード	パッケージタイプ	動作範囲	動作電圧
鉛フリー			
CY2292FXC	16 ピン SOIC	民生用、0°C ~ 70°C	3.3V または 5.0V
CY2292FXCT	16 ピン SOIC – テープ & リール	民生用、0°C ~ 70°C	3.3V または 5.0V
CY2292FXI	16 ピン SOIC	産業用、-40°C ~ 85°C	3.3V または 5.0V
CY2292FXIT	16 ピン SOIC – テープ & リール	産業用、-40°C ~ 85°C	3.3V または 5.0V
CY2292FZX	16 ピン TSSOP	民生用、0°C ~ 70°C	3.3V または 5.0V
CY2292FZXT	16 ピン TSSOP – テープ & リール	民生用、0°C ~ 70°C	3.3V または 5.0V
CY2292FZXI	16 ピン TSSOP	産業用、-40°C ~ 85°C	3.3V または 5.0V
CY2292FZXIT	16 ピン TSSOP – テープ & リール	産業用、-40°C ~ 85°C	3.3V または 5.0V
プログラマー			
CY3670	FTG クロック プログラマー		
CY3095	CY2292F をプログラミングする CY3670 のアダプター		

可能なコンフィギュレーション

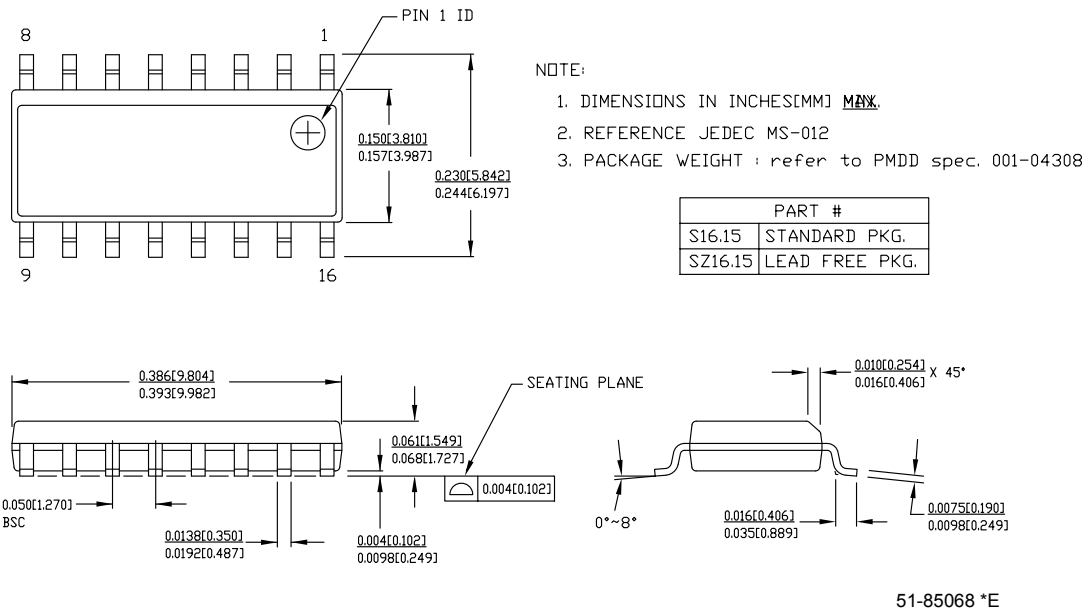
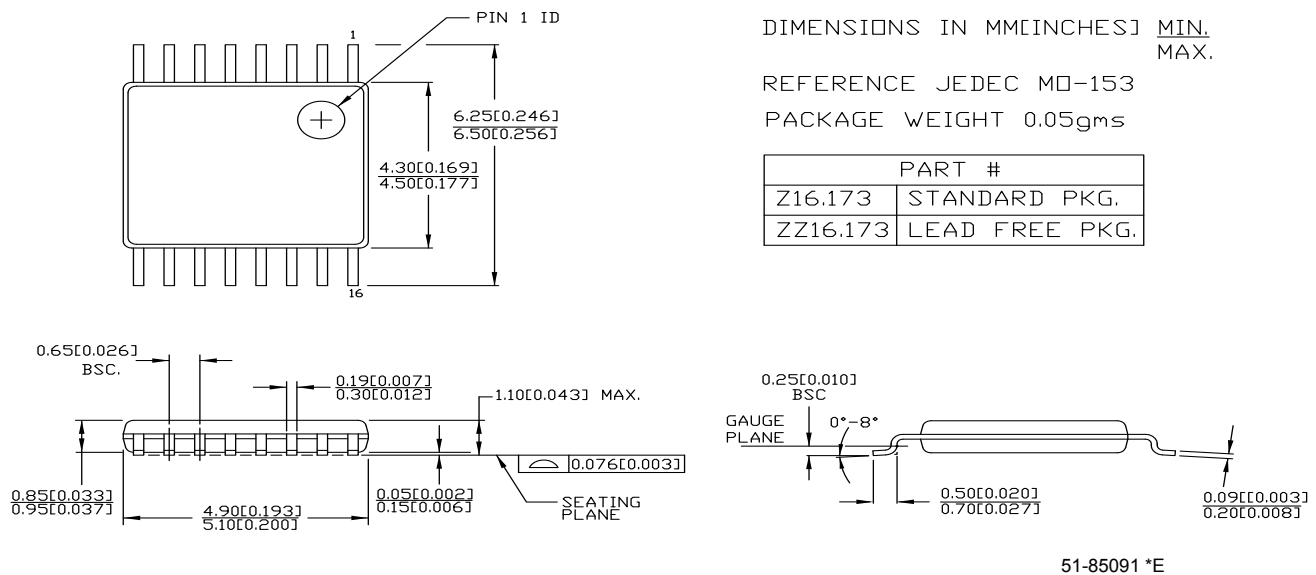
ご提供する製品は、工場プログラムされ、カスタマイズされた型番を持つ特定ユーザー向けデバイスです。この表は、使用可能なデバイス タイプを示しますが、完全な型番を網羅しているわけではありません。詳細情報は、最寄りのサイプレスの FAE または販売代理店にお問い合わせください。

注文コード	パッケージタイプ	動作範囲	動作電圧
鉛フリー			
CY2292SXC-xxx	16 ピン SOIC	民生用、0°C ~ 70°C	5.0V
CY2292SXC-xxxT	16 ピン SOIC – テープ & リール	民生用、0°C ~ 70°C	5.0V
CY2292SXL-xxx	16 ピン SOIC	民生用、0°C ~ 70°C	3.3V
CY2292SXI-xxx	16 ピン SOIC	産業用、-40°C ~ 85°C	3.3V または 5.0V
CY2292SXI-xxxT	16 ピン SOIC – テープ & リール	産業用、-40°C ~ 85°C	3.3V または 5.0V

注文コードの定義


パッケージの特性

パッケージ	θ_{JA} (°C/W)	θ_{JC} (°C/W)	トランジスタ数
16ピン SOIC	83	19	9271
16ピン TSSOP	103	32	

外形図
図 7. 16ピン SOIC (150mil) S16.15/SZ16.15 パッケージ図、51-85068

図 8. 16ピン TSSOP 4.40mm 本体 Z16.173/ZZ16.173 パッケージ図、51-85091


略語

略語	説明
CPU	Central Processing Unit (中央演算処理装置)
CMOS	Complementary Metal Oxide Semiconductor (相補型金属酸化膜半導体)
DC	Direct Current (直流)
EPROM	Erasable Programmable Read-Only Memory (消去書き込み可能な読み出し専用メモリ)
FAE	Field Application Engineer (フィールドアプリケーションエンジニア)
FTG	Frequency Timing Group (周波数タイミンググループ)
OE	Output Enable (出力イネーブル)
OSC	Oscillator (発振器)
PD	Power Down (電源切断)
PLL	Phase Locked Loop (位相ロックループ)
ROM	Read Only Memory (読み取り専用メモリ)
SOIC	Small Outline Integrated Circuit (小型外形集積回路)
TSSOP	Thin Shrunk Small Outline Package (薄型シュリンク小型パッケージ)

本書の表記法
測定単位

記号	測定単位
°C	摂氏温度
kΩ	キロオーム
MHz	メガヘルツ
μA	マイクロアンペア
mA	ミリアンペア
ms	ミリ秒
mW	ミリワット
ns	ナノ秒
Ω	オーム
%	パーセント
pF	ピコファラッド
ppm	100 万分の 1
ps	ピコ秒
V	ボルト

改訂履歴

文書名 : CY2292、EPROM プログラマブル 3 PLL 汎用クロック ジェネレーター 文書番号 : 001-95876				
版	ECN	変更者	発行日	変更内容
**	4700346	HZEN	04/16/2015	これは英語版 38-07449 Rev. *J を翻訳した日本語版 001-95876 Rev. ** です。
*A	6143790	YOST	04/18/2018	これは英語版 38-07449 Rev. *M を翻訳した日本語版 001-95876 Rev. *A です。

セールス、ソリューションおよび法律情報

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューション センター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーション ページ](#)をご覧ください。

製品

Arm [®] Cortex [®] Microcontrollers	cypress.com/arm
車載用	cypress.com/go/automotive
クロック & バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
IoT (モノのインターネット)	cypress.com/iot
メモリ	cypress.com/go/memory
マイクロコントローラ	cypress.com/mcu
PSoC	cypress.com/go/psoc
電源用 IC	cypress.com/pmic
タッチ センシング	cypress.com/go/touch
USB コントローラー	cypress.com/go/USB
ワイヤレス	cypress.com/go/wireless

PSoC[®] ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

サイプレス開発者コミュニティ

[コミュニティ](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

テクニカル サポート

cypress.com/support

© Cypress Semiconductor Corporation, 2002-2018. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。)に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。)を含む) は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためののみ、かつ組織内部でのみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためののみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためののみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示を問わず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて、本書面に記載された製品には、エラーと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部を問わず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, CapSense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、cypress.com を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。