

CY14B101L/STK14CA8 から CY14B101LA への移行

作成者: Ravi Prakash

関連プロジェクト: なし

関連製品ファミリ: CY14B101L/STK14CA8、CY14B101LA

関連アプリケーションノート: なし

AN55659 に、nvSRAM デバイスの CY14B101L/STK14CA8 から CY14B101LA への移行について説明します。このアプリケーション ノートでは、各製品間の相違点と、既存のアプリケーションを CY14B101L/STK14CA8 から CY14B101LA へ移行する際の設計上の注意点についても説明します。

はじめに

サイプレス CY14B101LA は 3V の 1M ビット (128K x 8) nvSRAM であり、0.13 マイクロン プロセス技術を使って設計されています。この製品の機能は、CY14B101L/STK14CA8 (0.25 μ) と同じで、これらを置き換え可能になるように設計されています (STK14CA8 は CY14B101L の Simtek 製品番号です)。このアプリケーション ノートでは、CY14B101L/STK14CA8 と CY14B101LA と移行する際に考慮しなければならないパラメータの相違点を強調しています。

概要

下表では、機能と 2 つの製品のパラメータの比較を示します。表 1 に示しているように、1M ビット nvSRAM は x8 と x16 構成で出荷されます。

表 1. 製品番号の説明

項目	元の製品番号	交換用製品番号
128 Kb x 8	CY14B101L/STK14CA8	CY14B101LA

1M ビット nvSRAM は、新しいアプリケーションでは x16 I/O オプション (CY14B101NA) として使用可能です。

機能セット

両製品は同じ機能セットを共有し、表 2 に示す動作速度レベルで使用できます。

表 2. 機能セット比較

機能セット	CY14B101L/STK14CA8	CY14B101LA
AutoStore		
ソフトウェア STORE		
ハードウェア STORE		
AutoStore イネーブル / ディスエーブル		
ソフトウェア RECALL		
速度	-	20ns
	25ns	25ns
	35ns	-
	45ns	45ns
STORE サイクル	200,000	1,000,000
データ保持	55°C で 20 年	85°C で 20 年

動作温度範囲

CY14B101L/STK14CA8 が商用および工業用温度範囲の両方で使用可能ですが、CY14B101LA は工業用温度範囲のみで提供されています。

表 3. 動作温度範囲の比較

動作温度範囲	CY14B101L/STK14CA8	CY14B101LA
商用 (0~70°C)	使用可能	使用不可
産業用 (-40~85 °C)	使用可能	使用可能

パッケージ

CY14B101LA が CY14B101L/STK14CA8 とピン互換であり、CY14B101L/STK14CA8 と同じパッケージとピン配置があるのみならず、他のパッケージで出荷されます。

表 4. パッケージの比較

パッケージ	CY14B101L/STK14CA8	CY14B101LA
32ピン SOIC	使用可能	使用可能
48ピン SSOP	使用可能	使用可能

44ピン TSOPII	使用不可	使用可能
-------------	------	------

パラメータ

CY14B101LA は、CY14B101L/STK14CA8 を置き換えることができ、ほとんどの用途では、アプリケーション基板の変更を必要としません。しかし、パラメータの違い点は、デバイス交換する際に考慮すべきです。表 5 では、CY14B101L/STK14CA8 と CY14B101LA 間のパラメータの相違点を示します。

表 5. パラメータ比較

記号	項目	速度	CY14B101L/STK14CA8		CY14B101LA		単位
			Min	Max	Min	最大値	
DC パラメータ							
I _{CC1}	平均 V _{CC} 電流	20ns	-	-	-	70	mA
		25ns	-	70	-	70	
		35ns	-	60	-	-	
		45ns	-	55	-	52	
I _{CC2}	平均 V _{CC} 電流 STORE の間	-	-	3	-	10	mA
I _{CC3}	平均 V _{CC} 電流 t _{RC} = 200ns、3V、25°C	-	10 (標準)		35 (標準)		
I _{CC4}	平均 V _{CAP} 電流 AutoStore サイクルの間	-	-	3	-	5	mA
I _{SB}	V _{CC} スタンバイ電流	-	-	3	-	5	
V _{CAP}	ストレージ キャパシタ	-	17~120		61~180		uF
AC スイッチング パラメータ							
読み出しと書き込みサイクル パラメータは同一							
AutoStore/電源投入 RECALL パラメータ							
t _{STORE}	STORE サイクル期間	-	-	12.5	-	8	ms
t _{DELAY}	SRAM 書き込みサイクルを完了するのに許容される時間	20ns	-	-	-	20	
		25ns	1,000	70,000	-	25	
		35ns	1,000	70,000	-	-	
		45ns	1,000	70,000	-	25	
V _{HDIS}	\overline{HSB} 出力ディセーブル電圧	-	未指定		-	1.9	V
t _{LZHSB}	\overline{HSB} 出力がアクティブになるまで	-	未指定		-	5	
t _{HHHD}	\overline{HSB} HIGH アクティブ時間	-	未指定		-	500	ns

記号	項目	速度	CY14B101L/STK14CA8		CY14B101LA		単位
			Min	Max	Min	最大値	
ソフトウェア制御 STORE/RECALL サイクル パラメータ							
t_{HA}	アドレス ホールド時間	-	1	-	0	-	ns
t_{RECALL}	RECALL 期間	-	-	120	-	200	us
t_{SS}	ソフトシーケンス処理時間	-	-	70	-	100	us
ハードウェア STORE サイクル パラメータ							
	HSB HSB が LOW から STORE がビジーまでの時間	-	未指定		-	25 (t_{DELAY})	ns
t_{DHSB}	HSB 書き込みラッチが設定されていない場合に、出力がアクティブになるまでの時間	-	未指定		-	25	ns

重要な注意事項

既存のアプリケーションでの CY14B101L/STK14CA8 に関する CY14B101LA の違い点の影響は、この節で説明します。システム設計者は、新しいデバイスに移行する時に、詳細なデータシートを確認することをお勧めします。

DC パラメータ

I_{CC1} (フルスピード時の平均電流) は、CY14B101LA では変わらないため、低速 / スタンバイ状態での電流の値が CY14B101L/STK14CI より高くなるにもかかわらず、nvSRAM を CY14B101LA で置き換える際 CY14B101L/STK14CA8 を使ったアプリケーションの電源設計には変更は不要になります。考慮すべき重要なパラメータは V_{CAP} です。

V_{CAP}

V_{CAP} は、電源切断時に AutoStore が SRAM データの不揮発性保存を完了するために、必要な電荷を提供するコンデンサです。必要なコンデンサの範囲は、2つの製品では異なります。

表 6. V_{CAP} の比較

項目	CY14B101L/STK14CA8	CY14B101LA
V_{CAP}	17 μ F~120 μ F	61 μ F~180 μ F
定格電圧	6V	4V

そのため、新しいコンデンサに変更する時、重複範囲 (61 μ F~120 μ F) 以外のコンデンサの値を使用している既存のアプリケーションでのコンデンサの寸法の影響を検討しなければなりません。 V_{CAP} 電圧が CY14B101L/STK14CA8 の場合のように V_{CC} 電圧を超えないため、CY14B101LA ではコンデンサ電圧定格要件は CY14B101L/STK14CA8 より低いです。

注 コンデンサの範囲は、許容誤差を除いたコンデンサの絶対値です。

AC スイッチング パラメータ

速度レベルが同じ CY14B101LA と CY14B101L/STK14CA8 の場合、AC パラメータは同様です。CY14B101LA には 35ns グレードがないため、25ns の製品を使用して 35ns の製品を置き換えます

AutoStore / 電源投入 RECALL パラメータ

The AutoStore / 電源投入 RECALL パラメータは、CY14B101L/STK14CA8 で使用される時と比べると、CY14B101LA で使用される時はより優れるため、移行の際にはいかなる変更も不要になります。改善点は「改善の詳細」節に示されます。

ソフトウェア制御 STORE/RECALL サイクル パラメータ

ソフトウェア RECALL 時間 (t_{RECALL}) とソフトシーケンス処理時間 (t_{SS}) は、表 7 に示しているように CY14B101LA ではより長いです。

表 7. ソフトウェア制御 STORE/RECALL サイクル パラメータの比較

項目	CY14B101L/STK14CA8	CY14B101LA
t_{RECALL}	120 μ s	200 μ s
t_{SS}	70 μ s	100 μ s

この違いは、ソフトウェアのリコールまたは AutoStore がイネーブル / ディスエーブル サイクルが開始された時、コントローラの待機状態の期間を延長するために、既存のアプリケーションのファームウェアを変更する必要があります。

注 CY14B101L/STK14CA8 では、読み出し / 書き込みは t_{SS} の後、と STORE または RECALL コマンドが呼び出された後に

のみ禁止されます。CY14B101LA では、読み出し／書き込みは t_{DELAY} の後に禁止され、ソフト コマンドの終わり (t_{SS} 、または t_{RECALL} 、または t_{STORE})まで無効になったままです。これは改善ですが、読み出し／書き込みが、ソフトウェアのシーケンスを開始した後に t_{SS} 時間内で行われるアプリケーションはファームウェアの変更を必要とします。

ソフトウェア シーケンス

CY14B101LA は、ソフトウェア シーケンス モードで CY14B101L/STK14CA8 と互換になるように設計されています。このため、CY14B101L/STK14CA8 の同じソフトウェア STORE および RECALL アドレス シーケンスは、ファームウェアの変更を必要とせず、CY14B101LA で動作します。

ハードウェア STORE サイクル パラメータ

ハードウェア STORE パラメータは CY14B101LA では改善されるため、アプリケーションは移行の時何の変更を必要としません。改善点は「改善の詳細」節に示されます。アプリケーションでは変更は不要です。

STORE サイクル

従来技術で設計され書き換え回数が 20 万 STORE サイクルまで達成したデバイスに比べて、CY14B101LA デバイスは NV STORE 書き換え回数 (サイクル) が百万 STORE サイクルで 5 倍になります。

データ保持

CY14B101LA デバイスのデータ保持は従来技術で設計されたデバイスより改善されています。CY14B101L/STK14CA8 のデータ保持期間は 55°C で 20 年間ですが、CY14B101LA のデータ保持期間は 85°C で 20 年間です。これは、同じ温度でデータ保持は 20 倍以上改善されることを意味します。

改善の詳細

ハードウェア STORE 関連改善

HSB ピン (ハードウェア STORE ビジー指示／ハードウェア STORE 開始)

nvSRAM の HSB ピンは、STORE 処理を指示、開始するために使用されるオープンドレイン I/O ピンです。STORE 処理が処理中の場合、nvSRAM は HSB ピンを LOW にプルして、デバイスがビジーであり、読み出し／書き込みアクセスは不可であることを示します。通常の動作では、ハードウェア STORE 動作を開始するために、HSB ピンは LOW にプルされます。

表 5 に示しているように、 $\overline{\text{HSB}}$ ピンの入出力に関連付けられた CY14B101LA のいくつかのタイミング パラメータは CY14B101L/STK14CA8 とは異なります。これら変更は全て元の製品仕様から改善され、新しいの製品番号に移行している際に追加の利点として検討する必要があります。

t_{DELAY}

書き込みラッチが設定され、 $\overline{\text{HSB}}$ ピンが LOW にプルされた場合、書き込み動作は STORE 動作が開始し、読み出しと書き込みが禁止される前に完了するために CY14B101L/STK14CA8 は、1 μs から 70 μs まで有効にします。これにより、 t_{DELAY} の間データは nvSRAM に意外に書き込まれる可能性があります。

注意 書き込みラッチ: 書き込み動作が完了した時、「書き込みラッチ」は内部で設定されます。HSB が LOW にプルされた場合、nvSRAM は STORE を開始するまえにこの書き込みラッチをチェックします。これは、不必要な書き換えによる、書き換え回数の消費を防止するために行われます。

CY14B101LA では、処理中の書き込み $\overline{\text{HSB}}$ ピンが LOW にプルされた後に終了するために t_{DELAY} パラメータは 1 つのみの書き込みサイクルに対応できます。この改善により意図しない書き込みが発生することを防止する機能を改善します。

また、CY14B101LA では、 $\overline{\text{HSB}}$ ピンが最少の t_{PHSB} の間外部論理により LOW にプルされた場合、それ以降 20~25ns (t_{DELAY}) 以内に $\overline{\text{HSB}}$ ピンの出カドライバは、ピンを LOW にプルして、STORE 動作が進行中であることを示します。 $\overline{\text{HSB}}$ が LOW になってから STORE がビジーになるまでのこのパラメータは CY14B101L/STK14CA8 で指定されません。(図 1 および図 2 を参照してください)

HSB 書き込みラッチが設定されない場合、HSB ピンは LOW になる

最後の STORE/RECALL 動作の時から書き込みが実行されない場合、STORE 動作は HSB が LOW にプルされた時に開始されません。しかし、HSB は CY14B101L/STK14CA8 デバイスでは 1 μs ~70 μs (t_{DELAY}) の間依然として内部で LOW にプルされます。

書き込みラッチが設定されない場合、CY14B101LA デバイスは内部で HSB ピンを LOW にプルしません。この改善は、両方の nvSRAM デバイスの $\overline{\text{HSB}}$ ピンがグループ化された時に無限ループに陥ることを防止します。

図 1. CY14B101L/STK14CA8: HSB ピンに対応する AC パラメータ $\overline{\text{HSB}}$

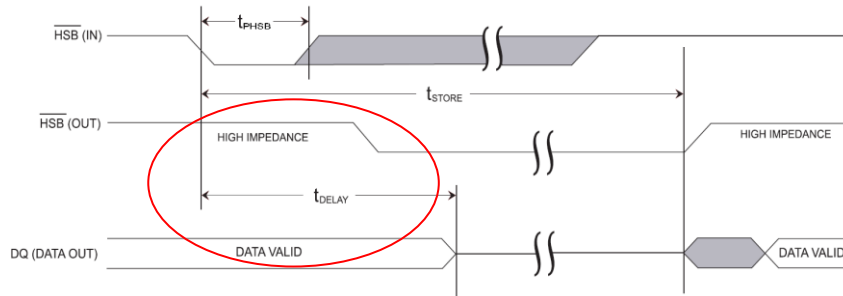
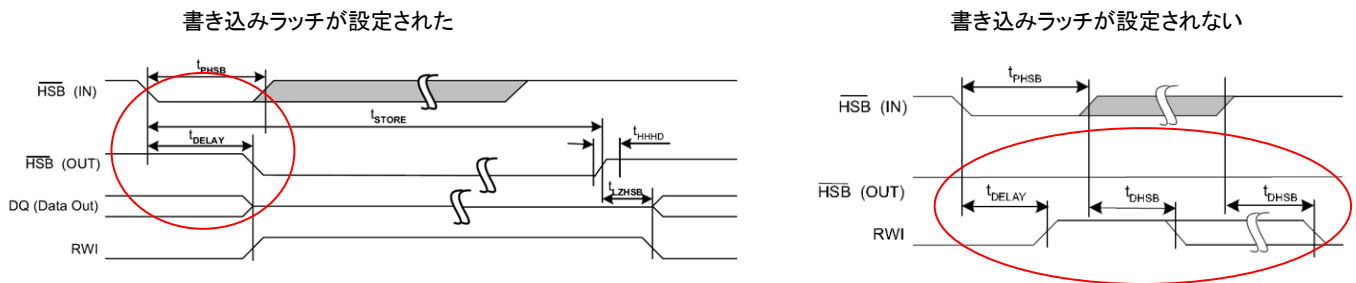


図 2. CY14B101LA: HSB ピンに対応する AC パラメータ $\overline{\text{HSB}}$

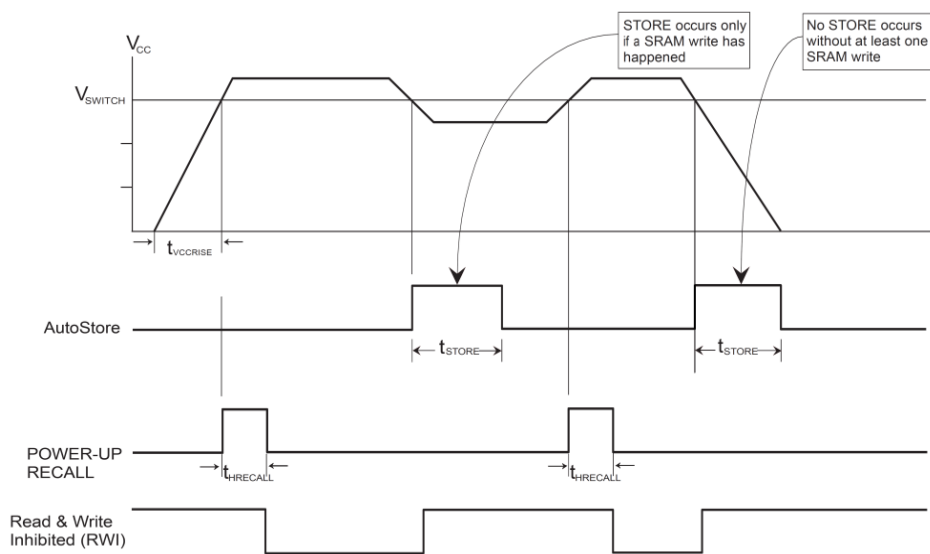


電源投入時のリコール関連改善

システム設計に有用な $\overline{\text{HSB}}$ 出力ディスエーブル電圧 (V_{HDIS})、 $\overline{\text{HSB}}$ から出力までのアクティブ時間 (t_{LZHSB})、および $\overline{\text{HSB}}$ HIGH アクティブ時間 (t_{HHHD}) など追加のパラメータは

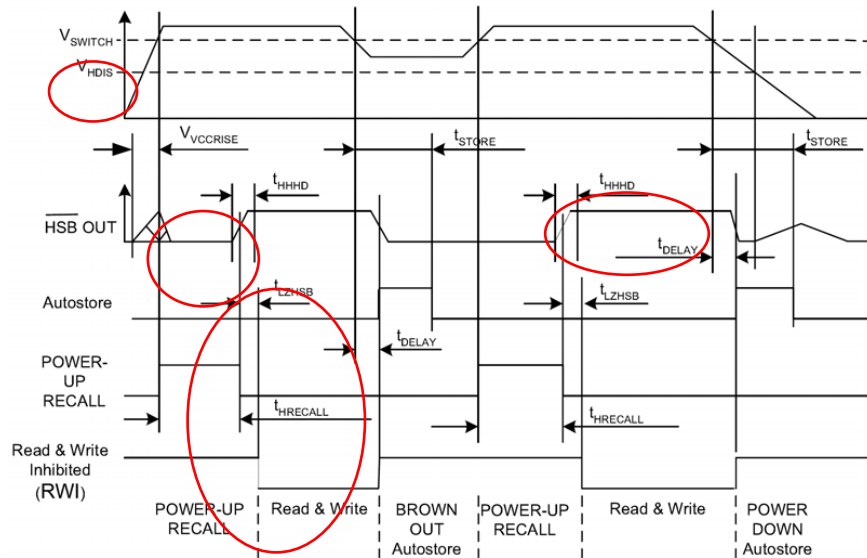
CY14B101LA で示されています。電源投入時の追加仕様の定義については、図 3 と図 4 を参照してください。また、 $\overline{\text{HSB}}$ が新しいデバイスに電源投入し終わるまで LOW になったままです。これは、システムはチップ起動が実際に完成する前にもう終わったと間違えて認識しないように保護します。

図 3. CY14B101L/STK14CA8: 電源投入リコール



Note Read and Write cycles are ignored during STORE, RECALL, and while V_{CC} is below V_{SWITCH}

図 4. CY14B101LA: 電源投入リコール



要約

このアプリケーション ノートでは、最新の 0.13micron 技術の CY14B101LA と 0.25micron 技術の CY14B101L/STK14CA8 の相違点について説明します。HSBと電源投入に関連するいくつかのパラメータは新しいデバイスでは改善されました。これにより、デバイスの応答がより高速になり、データ保護がより優れており、設計ももっと容易になります。

CY14B101LA は、CY14B101L/STK14CA8 とピン互換であり、これらデバイスを置き換えることが可能で、ほとんどの用途では、アプリケーション基板の変更を必要としません。既存の設計の V_{CAP} 値とソフトウェア RECALL、AutoStore イネーブル/ディスエーブル サイクル中のコントローラ待機状態は移行の時に考慮しなければなりません。

ドキュメントの変更履歴

文書名: CY14B101L/STK14CA8 から CY14B101LA への移行 – AN55659

文書番号: 001-92725

版	ECN	改版者	発行日	変更内容
**	4395695	HZEN	06/19/2014	これは英語版 001-55659 Rev. *D を翻訳した日本語版 Rev. **です。

ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーションページ](#)をご覧ください。

製品

車載用	cypress.com/go/automotive
クロック & バッファ	cypress.com/go/clocks
インターフェース	cypress.com/go/interface
照明 & 電源管理	cypress.com/go/powerpsoc cypress.com/go/plc
メモリ	cypress.com/go/memory
光学式ナビゲーションセンサ	cypress.com/go/ons
PSoC	cypress.com/go/psoc
タッチセンシング	cypress.com/go/touch
USB コントローラ	cypress.com/go/usb
ワイヤレス/RF	cypress.com/go/wireless

PSoC[®]ソリューション

psoc.cypress.com/solutions
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

サイプレス開発者コミュニティ

[コミュニティ](#) | [フォーラム](#) | [ブログ](#) | [ビデオ](#) | [トレーニング](#)

テクニカル サポート

cypress.com/go/support

本書で言及するすべての商標または登録商標は、各社の所有物です。

	Cypress Semiconductor 198 Champion Court San Jose, CA 95134-1709	Phone : 408-943-2600 Fax : 408-943-4730 Website : www.cypress.com
---	--	--

© Cypress Semiconductor Corporation, 2009-2014. 本文書に記載される情報は、予告なく変更される場合があります。Cypress Semiconductor Corporation (サイプレス セミコンダクタ社) は、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対して一切の責任を負いません。サイプレス セミコンダクタ社は、特許またはその他の権利に基づくライセンスを譲渡することも、または含意することはありません。サイプレス製品は、サイプレスとの書面による合意に基づくものでない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものでもありません。さらにサイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

このソースコード(ソフトウェアおよび/またはファームウェア)はサイプレス セミコンダクタ社 (以下「サイプレス」) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンシーに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであり、適用される契約で指定されたサイプレスの集積回路と併用されるライセンシーの製品のみをサポートするカスタムソフトウェアおよび/またはカスタム ファームウェアを作成する目的に限って、サイプレスのソースコードの派生著作物をコピー、使用、変更して作成するためのライセンス、ならびにサイプレスのソースコードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソースコードを複製、変更、変換、コンパイル、または表示することは全て禁止します。

免責事項: サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。