

Control Register (控制寄存器)

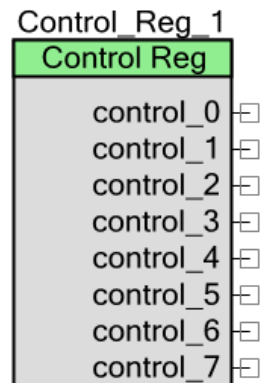
1.70

特性

- 最高达 8 位的控制寄存器

概述

控制寄存器可让固件输出数字信号。



何时使用控制寄存器

当固件需要与数字系统交互时使用控制寄存器。也可以将控制寄存器用作配置寄存器，这样可允许固件指定数字系统所需运行状态。

输入/输出连接

本节介绍控制寄存器的输入和输出连接。在 I/O 说明列出的条件下，星号 (*) 表示该 I/O 可隐藏在该符号中。

clock – Input * (时钟 – 输入) *

如果 **Mode (模式)** 参数被设置为 **SyncMode** 或 **PulseMode**，则该可选引脚出现在符号上。否则，不显示时钟输入。

复位 – 输入*

该可选输入用于复位控制寄存器位。当使能 **External reset (外部复位)** 参数，且将 **Mode (模式)** 参数设置为 **SyncMode (同步模式)** 或 **PulseMode (脉冲模式)** 时，该输入显示在符号上。复位输入可以不连接外部信号，置于悬空状态。如果复位线路无任何连接，则组件将为其分配常数逻辑 0。

control_0 - control_7 – Output *

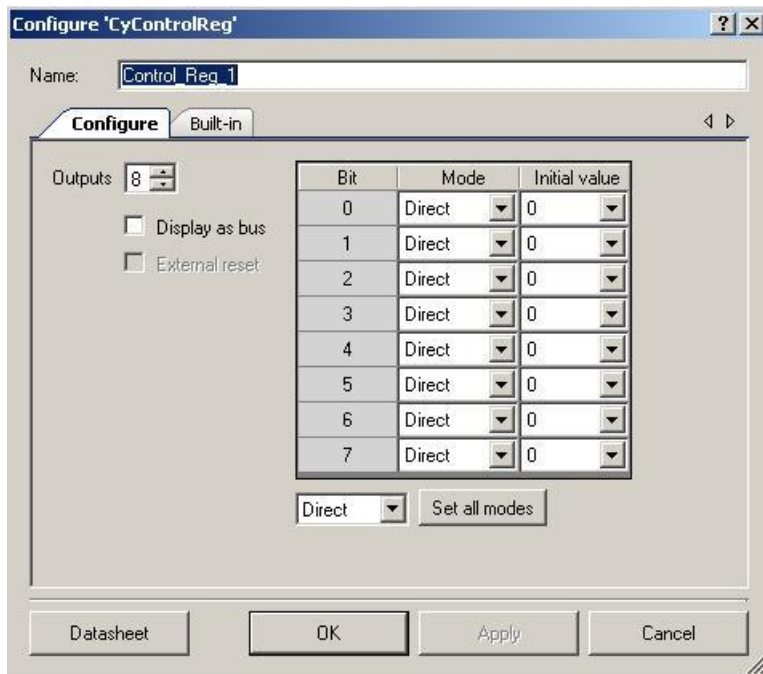
控制寄存器包含多达八个输出。通过对控制寄存器进行写操作，固件来设置输出端的值。输出的个数取决于 **Outputs (输出)** 参数的设置。

控制 [N:0] – 输出*

此可选输出将各个输出端合并入单个总线端。当 **Display as bus**（显示为总线）参数被使能，此引脚可见。N 为输出的个数 -1。

组件参数

拖拉控制寄存器到设计，然后双击打开配置对话框。



输出

输出端的个数（1 到 8）。默认值为 **8**。Bit0 是最低有效位 (LSB)，对应 control_0 端。

显示为总线

此参数显示输出为总线，而非单独的端。此选项默认为未选中。

外部复位

该复选框用于使能符号上的复位输入。此选项默认为未选中。当 **Mode**（模式）参数中的所有位均被配置为 **DirectMode**（直接模式）时，**External reset**（外部复位）无效。在该情况下本选项被禁用。

设置所有模式

根据此按钮左侧组合框内所选模式，可通过此按钮设置所有位为 **DirectMode**（直接模式）、**SyncMode**（同步模式）或 **PulseMode**（脉冲模式）。

模式

这些参数用于将控制寄存器的特定位设置为三种设置中的一种：

- **DirectMode** — 在该模式下，当随总线时钟对控制寄存器进行写操作时，数据被直接驱动到信号连线 (routing)。
- **SyncMode** — 在将其驱动到信号连线 routing 之前，随总线时钟到选定的 SC 时钟的变化，对控制位输入进行重新采样（单同步）。
- **PulseMode** — 该模式类似于 SyncMode，也是随总线时钟到选定 SC 时钟的变化对控制位输入进行重新采样，并产生了一个单一的 SC 时钟周期。控制位输出到信号连线 (routing) 并在一个完整的 SC 时钟周期内有效。在脉冲结束时，控制位被自动复位。

初始值

这些参数允许控制寄存器中的每一位设置默认值 0 或 1。默认情况下，初始值为 0。

应用程序编程接口

应用程序编程接口 (API) 子程序允许你使用软件配置组件。下表列出了每个函数的接口，并进行了说明。以下各节将更详细地介绍每个函数。

默认情况下，PSoC Creator 将实例名称“Control_Reg_1”分配给设计中的第一个控制寄存器实例。你可以将组件重命名为任何唯一值，只要它遵循标识符语法规则。实例名称会成为每个全局函数名称、变量和常量符号的前缀。为了便于阅读，下表中使用的实例名称为“ControlReg.”。

函数	说明
ControlReg_Write()	写一个字节到控制寄存器
ControlReg_Read()	读当前值分配给控制寄存器



void ControlReg_Write (uint8 control)

- 说明:** 写一个字节到控制寄存器
- 参数:** 控制: 要分配给控制寄存器的值
- 返回值:** None
- 副作用:** 设置控制寄存器输出的状态

uint8 ControlReg_Read (void)

- 说明:** 读当前值分配给控制寄存器
- 参数:** None
- 返回值:** 返回当前值分配给控制寄存器
- 副作用:** None

DMA

可应用 DMA 组件将数据从 RAM 直接写入控制寄存器。可以使用 DMA 向导按如下所示配置 DMA 操作:

DMA 向导中 DMA 源/目的地的名称	方向	DMA 请求信号	DMA 请求类型	说明
ControlReg_Control_PTR	目的地	无	无	存储控制寄存器值。

MISRA 符合性 (compliance)

本节介绍了本组件与 MISRA-C:2004 的符合性和偏离 (deviation)。定义了两种类型的偏离:

- 项目偏离 - 适用于所有 PSoC Creator 组件的偏离
- 特定偏离 - 仅适用于此组件的偏离

本节提供了有关组件特定偏离的信息。系统参考指南的“MISRA 符合性”章节介绍了项目偏离以及有关 MISRA 符合性验证环境的信息。

控制寄存器组件没有任何特定偏离。

固件源代码示例

在“Find Example Project dialog(查找示例项目)”对话框中，PSoC Creator 提供了大量包括原理图和代码的示例项目。对于具体组件示例，打开组件目录(Component Catalog)中的对话框或原理图中的组件实例。对于一般的示例，请打开 **Start Page**（开始页）或 **File**（文件）菜单中的对话框。根据需要，使用对话框中的 **Filter Options**（筛选选项）可缩小可选项目的列表。

有关更多信息，请参见 PSoC Creator 帮助中的“Find Example Project（查找示例项目）”主题。

资源

控制寄存器组件使用 UDB 阵列的一个控制单元。

API 存储器使用

根据编译器、器件（device）、所用 API 数量和组件配置的不同，组件内存使用会出现显著变化。下表提供了所有可用的API在给定组件配置下的内存使用量。

与相关编译器的测量已经完成，优化配置了大小的设置。对于特定设计，可以分析编译器生成的映射文件以确定存储器使用。

配置	PSoC 3 (Keil_PK51)		PSoC 4 (GCC)		PSoC 5LP (GCC)	
	闪存 (字节)	RAM (字节)	闪存 (字节)	RAM (字节)	闪存 (字节)	RAM (字节)
默认值	12	0	24	0	24	0

组件更改

本节列出与以前版本相比的组件主要更改。

版本	更改说明	更改原因/影响
1.70.b	更新数据手册PSoC 4 的存储器使用。	
1.70.a	增加 MISRA 符合性章节。	此组件没有任何特定偏离。
1.70	增加对 PSoC 5LP 芯片的支持。	
	更新了“Configure（配置）”对话框。	增加了显示为总线选项；设置所有模式按钮和次要设计更改。
	增加了输出端显示为总线选项。	使输出端为总线
	增加了同步模式支持 PSoC 5LP 芯片，实现了 DMA 功能与调试窗口支持。	PSoC 5LP 芯片支持同步模式。
1.60	更新了 Configure（配置）对话框。	更改了位显示，解决了次要的 Configure（配置）对话框问题
1.50.b	数据手册的少量编辑和更新	
1.50.a	数据手册的少量编辑和更新	
1.50	更新了“Configure（配置）”对话框。	创建了定制接口。增加“Set All（设置所有）”和“Clear All（清除所有）”按钮，更改了输入数字栏，以允许键盘输入。更新对话框，使其符合公司标准。
	增加了复位输入和 ExternalReset 参数，以便控制复位输入的可见性。	为 PSoC 3量产芯片增加对控制寄存器复位特性的控制
	增加 BitValue 参数	设置控制寄存器的 Initial Value（初始值）
	增加 Bit（位）模式参数，以选取不同的控制寄存器模式（Direct、Sync、和 Pulse Mode（脉冲模式））	增加了新的模式（Sync、Pulse Mode（脉冲模式）），提供一种可能性，来选择能重新采样控制寄存器必要的位到 UDB 时钟的模式。新模式可以在 PSoC 3 量产或后续芯片上使用。
	增加 Clock（时钟）引脚	增加了Clock（时钟）引脚，用以支持 Sync 和 Pulse Mode，只有在选中这些模式时，它才出现。

© 赛普拉斯半导体公司，2010-2013。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品的内嵌电路之外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

PSoC[®] 是赛普拉斯半导体公司的注册商标，PSoC Creator™ 和 Programmable System-on-Chip™ 是赛普拉斯半导体公司的商标。此处引用的所有其他商标或注册商标归其各自所有者所有。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途之外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不另行通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用的赛普拉斯软件许可协议限制。

