

## 概述

PSoC<sup>®</sup> 4 是一个可扩展和可重配置的平台架构，是一个包含 ARM<sup>®</sup> Cortex<sup>™</sup>-M0+ CPU 的可编程嵌入式系统控制器。通过灵活自动布线资源，它将可编程及可重新配置的模拟模块与数字模块相结合。PSoC 4100S 产品系列是 PSoC 4 平台架构的一个成员。该产品系列是下列四者的组合：拥有标准通信和时序外设的微控制器，具有一流性能的电容式触摸感应 (CapSense) 的系统，可编程的通用、连续和开关电容的模拟模块以及可编程连接。针对新应用和设计的要求，PSoC 4100S 产品与 PSoC 4 平台系列产品向上兼容。

## 特性

### 32 位 MCU 子系统

- 48 MHz ARM Cortex-M0+ CPU
- 包含读取加速器的闪存容量可达 64 KB
- SRAM 的空间多达 8 KB

### 可编程的模拟资源

- 两个运算放大器支持可重新配置的外部强驱动、高带宽内部驱动、比较器模式和 ADC 输入缓冲功能。运算放大器能够在深度睡眠低功耗模式下运行
- 12 位分辨率、1 Msps 采样率的 SAR ADC 包括差分、单端模式和具有信号求平均功能的通道序列发生器
- 由电容式感应模块提供的单斜 10 位 ADC 功能
- 可用在任何引脚上的两个电流 DAC (IDAC)，用于通用目的或电容式感应应用场合
- 两个低功耗比较器支持深度睡眠低功耗模式

### 可编程数字资源

- 可编程逻辑模块支持在输入和输出端口上执行 Boolean (布尔) 操作

### 低功耗操作的电压范围：1.71 V ~ 5.5 V

- 深度睡眠模式可支持模拟系统正常工作，并为数字系统提供 2.5  $\mu$ A 的电流

### 电容式感应

- 赛普拉斯的 CapSense Sigma-Delta (CSD) 模块提供了一流的信噪比 (SNR) (> 5:1) 和防水性能
- 通过赛普拉斯提供的软件组件可以更容易地实现电容式感应设计
- 自动硬件调节 (SmartSense<sup>™</sup>)

### LCD 驱动能力

- GPIO 上的 LCD segment 驱动能力

### 串行通信

- 三个运行时可重新配置的独立串行通信模块 (SCB) 可配置为 I<sup>2</sup>C、SPI 或 UART 功能

### 定时和脉冲宽度调制器

- 五个 16 位定时器 / 计数器 / 脉冲宽度调制器 (TCPWM) 模块
- 支持中心对齐模式、边缘模式和伪随机模式
- 基于比较器触发的“Kill”信号，适用于马达驱动和其它高可靠性数字逻辑的应用

### 多达 36 个可编程的 GPIO 引脚

- 封装类型：48 引脚 TQFP、40 引脚 QFN、32 引脚 QFN 和 35 球形焊盘 WLCSP
- 任何 GPIO 引脚可用作 CapSense、模拟或数字引脚
- 可编程驱动模式、强度和转换速率

### PSoC Creator 设计环境

- 集成开发环境 (IDE) 提供了原理图设计输入和编译 (包括模拟和数字自动布线)
- 应用编程接口 (API) 可用于所有固定功能和可编程的外设

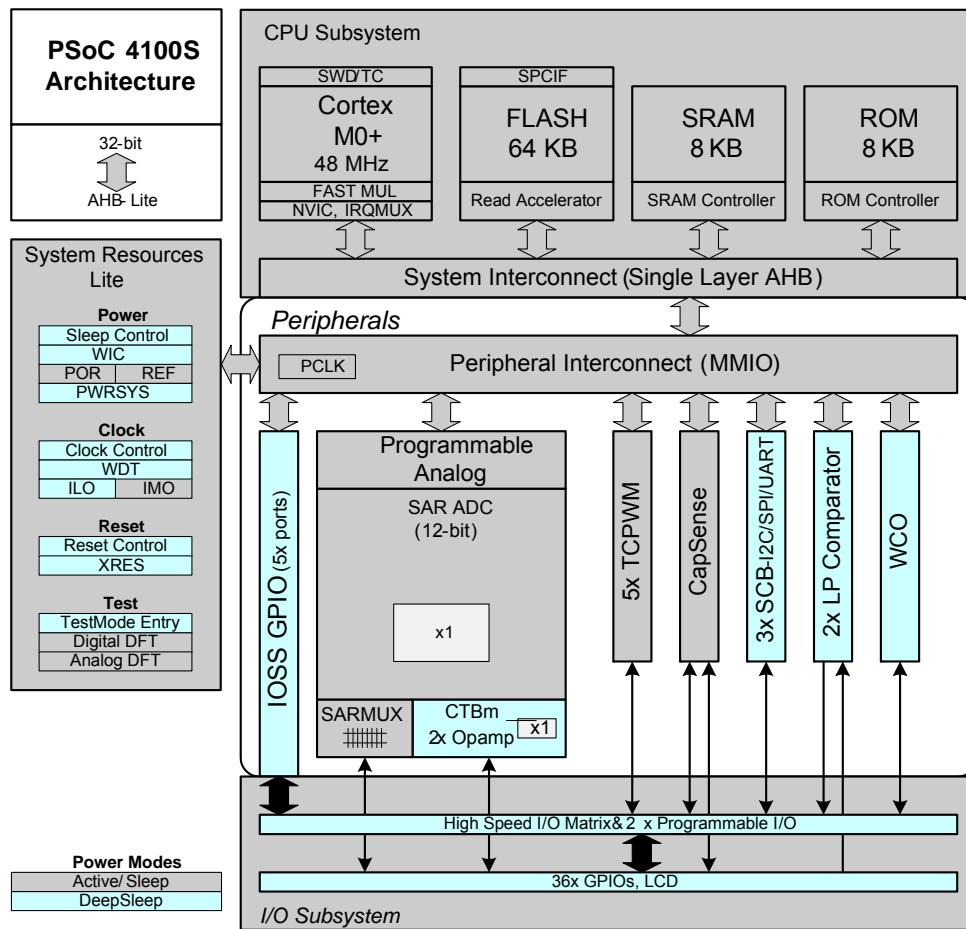
### 工业标准工具的兼容性

- 输入原理图后，可以使用基于 ARM 的行业标准开发工具进行开发

## 目录

<b>功能定义</b> .....	<b>4</b>	模拟外设 .....	17
CPU 和存储器子系统 .....	4	数字外设 .....	25
系统资源 .....	4	存储器 .....	28
模拟模块 .....	5	系统资源 .....	28
固定功能数字模块 .....	5	<b>订购信息</b> .....	<b>31</b>
GPIO .....	6	<b>封装</b> .....	<b>33</b>
特殊功能外设 .....	6	封装图 .....	34
<b>引脚布局</b> .....	<b>7</b>	<b>缩略语</b> .....	<b>36</b>
引脚的备用功能 .....	9	<b>文档惯例</b> .....	<b>38</b>
<b>电源</b> .....	<b>11</b>	测量单位 .....	38
模式 1: 1.8 V 到 5.5 V 外部电源 .....	11	<b>修订记录</b> .....	<b>39</b>
模式 2: 1.8 V ± 5% 外部电源 .....	11	<b>销售、解决方案和法律信息</b> .....	<b>40</b>
<b>开发支持</b> .....	<b>12</b>	全球销售和 design 支持 .....	40
文档 .....	12	产品 .....	40
在线支持 .....	12	PSoC <sup>®</sup> 解决方案 .....	40
工具 .....	12	赛普拉斯开发者社区 .....	40
<b>电气规范</b> .....	<b>13</b>	技术支持 .....	40
最大绝对额定值 .....	13		
器件级规范 .....	13		

图 1. 框图



PSoC 4100S 器件能够为硬件和固件的编程、测试、调试和跟踪提供广泛的支持。

ARM 串行线调试 (SWD) 接口支持器件的所有编程和调试功能。

借助完善的片上调试 (DoC) 功能, 可以使用标准的生产用器件在最终系统中进行全面的器件调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接, 即可全面支持调试。

PSoC Creator 集成开发环境 (IDE) 软件能够为 PSoC 4100S 器件提供全面集成的编程和调试支持。SWD 接口与工业标准的第三方工具全面兼容。PSoC 4100S 系列提供了一个多芯片应用解决方案或微控制器都不能达到的安全级别。它拥有下面优点:

- 允许禁用调试特性
- 增强闪存保护功能
- 允许在片上可编程模块上执行客户专用功能

调试电路默认处于使能状态, 并且可以通过固件禁用它。如果未使能, 唯一的使能方法是擦除整个器件, 清除闪存保护, 然后用使能调试的新固件对器件进行重新编程。只有在擦除固件后才能改写调试固件的使能, 从而提高安全性。

此外, 如某些应用担心网络钓鱼会通过器件恶意重新编程来进行欺诈性攻击或试图启动和中断闪存编程序列来击败安全设定的应用, 所有器件接口都可以被永久禁用。当器件的最大安全级别被使能时, 将禁用所有编程、调试和测试接口。因此, 已使能器件安全性的 PSoC 4100S 将不能退回来做故障分析。这是 PSoC 4100S 客户要考虑使不使能器件安全的地方。

## 功能定义

### CPU 和存储器子系统

#### CPU

PSoC 4100S 中的 Cortex-M0+ CPU 是 32 位 MCU 子系统的部分，通过广泛的时钟门控来优化成低功耗操作。此外，几乎所有指令的长度都为 16 位，并且 CPU 执行 Thumb-2 指令子集。它包括一个带有 8 个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过 WIC 可以将处理器从深度睡眠模式唤醒，这样，当芯片处于深度睡眠模式时，可以关闭主处理器的电源。

CPU 还包含一个串行线调试 (SWD) 接口 — JTAG 的 2 线格式。PSoC 4100S 的调试配置拥有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

#### 闪存

PSoC 4100S 器件包含一个闪存模块，该模块的闪存加速器与 CPU 紧密耦合，以缩短闪存模块的平均访问时间。此低功耗闪存模块可在工作频率为 48 MHz 的情况下实现两个等待状态 (WS) 的访问时间。通过闪存加速器，平均有 85% 时间 SRAM 访问为单周期。

#### SRAM

8 KB 的 SRAM 能够在工作频率为 48 MHz 的情况下进行零等待状态的访问。

#### SROM

此外，还提供了包含引导和配置子程序的 8 KB 特权 ROM。

### 系统资源

#### 电源系统

有关电源系统的详细信息，请参考第 11 页上的电源一节。它能够维持相应模式或延迟模式进入 (例如，上电复位 (POR)) 所需的电压电平，直到器件正常操作为止；或者生成复位事件 (例如，掉电检测)。PSoC 4100S 可通过一个外部电源供电，其电压范围为 1.8 V  $\pm$ 5% (外部稳压) 或 1.8 V 至 5.5 V (内部稳压)。它拥有三种不同的功耗模式，这些模式间的转换由电源系统管理。PSoC 4100S 提供了主动模式以及低功耗的睡眠模式和深度睡眠模式。

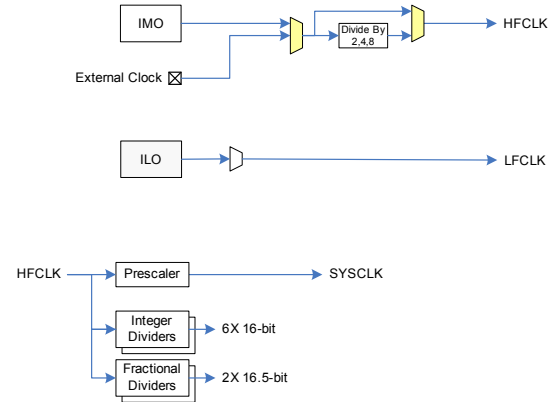
所有子系统在主动模式下都能运行。CPU 子系统 (CPU、闪存和 SRAM) 在睡眠模式下被时钟门控关闭，但所有外设和中断在发生唤醒事件时会立即被激活。在深度睡眠模式下，高速时钟和相关电路都被关闭，从该模式唤醒会需要 35  $\mu$ s。运算放大器能够在深度睡眠模式下保持操作。

#### 时钟系统

PSoC 4100S 时钟系统为需要时钟的所有子系统提供时钟，并且通过该时钟系统可以在各种时钟源之间进行切换而没有毛刺脉冲。此外，该时钟系统可确保不会出现亚稳态情况。

PSoC 4100S 的时钟系统包括内部主振荡器 (IMO)、内部低频振荡器 (ILO)、一个 32 kHz 时钟晶体振荡器 (WCO)，并能够接入一个外部时钟。该系统提供了时钟分频器，用于为外设灵活生成精细的时钟。另外，还提供了分数分频器，从而为 UART 生成更高数据速率的时钟。

图 2. PSoC 4100S MCU 时钟架构



通过分频 HFCLK 信号可以生成用于模拟和数字外设的同步时钟。PSoC 4100S 具有 8 个时钟分频器；其中两个是分数分频器。16 位的分频器能够灵活生成精细的频率值。PSoC Creator 完全支持该功能。

#### IMO 时钟源

在 PSoC 4100S 中，IMO 是主要内部时钟源。在出厂测试过程中，该时钟源会被校准以达到指定的精度。IMO 的默认频率为 24 MHz 并且能以步径为 4 MHz 从 24 MHz 递增至 48 MHz。IMO 的校准容差为  $\pm$ 2%。

#### ILO 时钟源

ILO 是一个极低功耗的 40 kHz 振荡器，主要用于生成在深度睡眠模式下看门狗定时器 (WDT) 和外设的时钟。利用 IMO 校准 ILO 驱动计数器可以提高精度。赛普拉斯提供了一个用于校准目的的软件组件。

#### 时钟晶体振荡器 (WCO)

PSoC 4100S 时钟子系统还能够提供一个用于精确时序应用的低频率振荡器 (32 kHz 时钟晶振)。

#### 看门狗定时器

来自 ILO 的时钟模块为看门狗定时器提供时钟；这样允许看门狗在深度睡眠模式下仍能工作。另外，如果超时还未服务该看门狗，则将生成看门狗复位。看门狗复位在固件可读的一个复位原因寄存器内记录。



### 复位

可以从各种源（包括软件复位）复位 PSoC 4100S。复位事件是异步的，用于确保将器件及时恢复到一个已知的状态。复位原因被记录在寄存器内，该寄存器的内容在复位过程中保持不变，允许用户通过软件确定复位原因。XRES 引脚用于外部复位，低电平有效。XRES 引脚有一个内部上拉电阻（永远使能）。

### 模拟模块

#### 12 位 SAR ADC

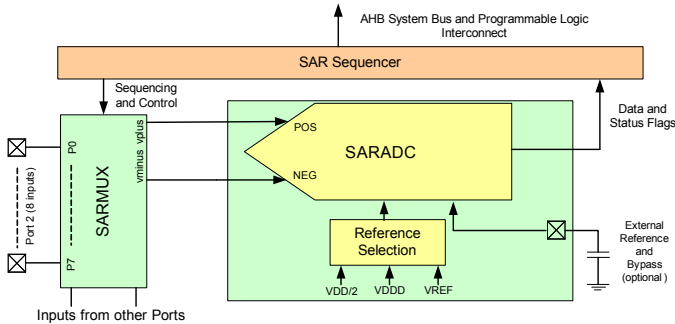
12 位分辨率和 1 Msps 采样率的 SAR ADC 可在最大为 18 MHz 的时钟速率下运行，在该频率下进行 12 位数据转换至少需要 18 个时钟周期。

采样和保持 (S/H) 时间是可编程，能够降低对驱动 SAR 输入的放大器（它决定了 SAR 的建立时间）的增益带宽的要求。可以通过一个固定的引脚位置为内部参考电压放大器提供一个外部旁路电容。

SAR ADC 通过一个 8 线输入的序列发生器与一些固定引脚相连。序列发生器对选中的通道进行自动扫描（序列发生器扫描），而不需要任何软件开销（即无论是在单通道的还是分布在多通道上，总采样带宽一直等于 1 Msps）。序列发生器的切换通过一个状态机或固件驱动实现。序列发生器可通过缓冲每个通道来减轻 CPU 中断处理的要求。为了适应各种源阻抗和频率的信号，每个通道可以编程不同的采样时间。另外，SAR ADC 支持硬件的转换结果溢出检测机制。转换结果的上下范围可以指定并保存在寄存器里，当 ADC 转换结果上 / 下溢出时，可以触发中断。这样节省了序列发生器扫描操作和 CPU 软件检测转换结果溢出与否的时间。

因为 SAR 需要使用高速时钟（高达 18 MHz），所以不可在深度睡眠模式下运行。SAR 的工作电压范围为 1.71 V 到 5.5 V。

图 3. SAR ADC



#### 两个运算放大器（连续时间模块：CTB）

PSoC 4100S 有两个可作为比较器使用的运算放大器，这样能够在片上执行最常见的模拟功能，而无需外部组件；PGA、电压缓冲器、滤波器、互阻放大器和其他功能（有时候需要使用外部无源器件），从而节省电源、成本和空间。片上运算放大器有足够的带宽来驱动 ADC 的采样和保持电路，而不必使用外部缓冲。

#### 低功耗电压比较器（LPC）

PSoC 4100S 有一对能在深度睡眠模式下工作的低功耗比较器。这样，当模拟系统模块被禁用时，仍可以在低功耗模式下监控外部电压电平。比较器输出通常需要进行同步化，以避免亚稳态，除非它在一个异步功耗模式下操作（在此模式下，比较器电压变动事件可以激活系统唤醒电路）。可将 LPC 输出路由到各个引脚上。

### 电流 DAC

PSoC 4100S 拥有两个 IDAC，可以驱动芯片上的任何引脚。这些 IDAC 具有可编程的电流范围。

### 模拟复用总线

PSoC 4100S 具有两个围绕芯片周边的同心独立总线。它们（称为 AMUX 总线）与固件可编程的模拟开关相连，通过这些开关，芯片的内部资源（IDAC、比较器）可连接至 I/O 端口上的任何引脚。

### 可编程数字模块

可编程 I/O (PRGIO 的注册品牌为“Smart I/O”，正在申请中) 由各开关和 LUT 构成，该模块允许路由到 GPIO 端口引脚上的信号实现布尔 (Boolean) 功能。PRGIO 可在连接到芯片的输入引脚上或输出信号上进行逻辑操作。

### 固定功能数字模块

#### 定时器 / 计数器 / PWM (TCPWM) 模块

TCPWM 模块包含一个用户可编程周期长度的 16 位计数器。另外，还有一个捕获寄存器，用于记录发生事件（可能是 I/O 事件）时的计数值；一个周期寄存器，用于停止或自动重新加载计数器（如果它的计数值等于周期寄存器的值）和多个比较寄存器，用于生成可作为 PWM 占空比输出的比较信号。该模块还提供了正向输出和反向输出以及它们间的可编程偏移；这样，这些输出可以作为可编程死区的互补 PWM 输出使用。它还有一个停止 (Kill) 输入，用于强制输出预定的状态；例如，在用于马达驱动系统中，当出现过流状态时，需要立即关闭驱动 FET 的 PWM 而不能等待软件干预。在 PSoC 4100S 中共有五个 TCPWM 模块。

#### 串行通信模块 (SCB)

PSoC 4100S 共有三个串行通信模块，可配置为 SPI、I2C 或 UART 功能。

**I<sup>2</sup>C 模式：**硬件 I<sup>2</sup>C 模块可执行整个多主设备和从设备接口（具有多主设备仲裁功能）。该模块的工作速率可达 400 kbps（快速模式），另外它还提供各种灵活的缓冲选项，能够降低 CPU 的中断开销和延迟。该模块还具有一个 EZI2C，通过它可以在 PSoC 4100S 存储器中创建邮箱的地址范围，并且对存储器中的阵列进行读写操作时可以大量减少 I<sup>2</sup>C 通信。此外，该模块提供一个深度为 8 字节的 FIFO，用于接收和传送数据；通过延长 CPU 读取数据的时间，该特性大量减少了时钟延展的发生（由于 CPU 没有及时读取数据而导致的现象）。

I<sup>2</sup>C 外设与 I<sup>2</sup>C 标准模式和快速模式器件相兼容，在 NXP I<sup>2</sup>C 总线规范和用户手册 (UM10204) 中定义。GPIO 可以在开漏模式下来实现 I<sup>2</sup>C 总线 I/O。

在以下几方面，PSoC 4100S 不完全符合 I<sup>2</sup>C 规范：

- GPIO 单元没有过压容差功能，因此不能热插拔或独立于其它 I<sup>2</sup>C 系统上电。

**UART 模式：**这是一个运行速度高达 1 Mbps 的全功能 UART。它支持汽车单线接口 (LIN)、红外接口 (IrDA) 和智能卡 (ISO7816) 协议，这些全部都是基本 UART 协议的衍生协议。此外，它还支持 9 位多处理器模式，此模式允许寻址连接到通用 RX 和 TX 线的外设。支持通用 UART 功能，如奇偶校验错误、中断检测以及帧错误。一个 8 字节深度的 FIFO 容许更长的 CPU 服务延迟。

**SPI 模式：**SPI 模式完全支持 Motorola SPI、TI SSP（添加了一个用于同步 SPI 编解码的启动脉冲）和 National Microwire (SPI 的半双工形式)。该 SPI 模块可以使用 FIFO。

## GPIO

PSoC 4000S 最多有 36 个 GPIO。GPIO 模块实现下列功能：

- 八种驱动模式：
  - 模拟输入模式（输入和输出缓冲区禁用）
  - 仅输入模式
  - 弱上拉和强下拉模式
  - 强上拉和弱下拉模式
  - 开漏和强下拉模式
  - 开漏和强上拉模式
  - 强上拉和强下拉模式
  - 弱上拉和弱下拉模式
- 输入阈值选择（CMOS 或 LVTTTL）
- 除了各种驱动强度模式外，可独立控制输入和输出缓冲区的使能 / 禁用状态
- 可选的斜率，用于控制  $dV/dt$  相关噪声，有助于降低 EMI

各个引脚被分为逻辑实体并称为端口，每个端口的宽度为 8 位（端口 2 和 3 会少一些）。在上电和复位期间，各模块被强制为禁用状态，以防止给任何输入供电和 / 或造成引脚启用时的过电流现象。一个高速 I/O 矩阵的复用网络用于复用连接多个信号至一个 I/O 引脚。

数据输出寄存器和引脚状态寄存器分别用于存储输出到引脚上的数据和引脚状态。

当使能中断时，每一个 I/O 均可以生成一个中断，并且每个 I/O 端口都有一个相关的中断请求（IRQ）和中断服务子程序（ISR）向量（对于 PSoC 4100S，数量为 5）。

## 特殊功能外设

### CapSense

PSoC 4100S 中的 CapSense Sigma-Delta（CSD）模块为用户提供 CapSense 功能；通过模拟开关连接一个模拟复用总线，能连接到任何引脚。因此，由软件控制下，系统中的任何可用引脚

或引脚组都可以提供 CapSense 功能。为了便于用户使用 CapSense 模块，还提供了 PSoC Creator 组件。

通过将屏蔽电压驱动到另一个模拟复用总线可以提供防水功能。通过对屏蔽电极和感应电极进行同步的驱动，可以提供防水功能，从而避免屏蔽电容衰减感应输入。另外可以实现接近感应。

CapSense 模块有两个 IDAC。可以将它作为通用 IDAC，如果不用 CapSense（两个 IDAC 都可用）或 CapSense 没有防水功能（一个 IDAC 可用）。

CapSense 模块还提供 10 位斜率 ADC 功能，该功能可与 CapSense 功能配合使用。

CapSense 模块是一个高级、低噪声的可编程模块，它提供了可编程的参考电压和电流源范围，有助于提升系统的灵敏和灵活性。它也可以使用外部参考电压。它支持全波 CSD 模式，交换检测 VDDA 和接地电压，以消除电源相关的噪声。

### LCD segment 驱动

PSoC 4100S 有一个 LCD 控制器，可驱动多达 4 个 common 和 32 个 segment。该控制器使用全数字方法驱动 LCD segment，不需要生成内部 LCD 电压。这两种方法被称为数字关联和 PWM。数字关联通过调制 common 和 segment 信号的频率和驱动电平来生成最高 RMS 电压跨过一个 segment，用于点亮或保持 RMS 信号为零。这种方法对 STN 显示屏很有用，但可能会降低 TN（较便宜）显示屏的对比度。PWM 方法是使用 PWM 信号驱动显示面板，有效地利用面板的电容来提供经过调制的脉冲宽度，从而生成所需的 LCD 电压。这种方法要求更高的功耗，但驱动 TN 显示屏时可以带来更好的效果。通过刷新一个小型的显示缓冲区（4 位；每端口使用一个 32 位寄存器），在深度睡眠模式下仍可支持 LCD 操作。

## 引脚布局

下表提供了 PSoC 4100S 器件 48 引脚 TQFP、40 引脚 QFN、32 引脚 QFN 和 36 球形焊盘 CSP 封装中的引脚分布。所有端口引脚都支持 GPIO。

表 1. 引脚列表

48-TQFP		40-QFN		32-QFN		35-CSP	
引脚	名称	引脚	名称	引脚	名称	引脚	名称
28	P0.0	22	P0.0	17	P0.0	C3	P0.0
29	P0.1	23	P0.1	18	P0.1	A5	P0.1
30	P0.2	24	P0.2	19	P0.2	A4	P0.2
31	P0.3	25	P0.3	20	P0.3	A3	P0.3
32	P0.4	26	P0.4	21	P0.4	B3	P0.4
33	P0.5	27	P0.5	22	P0.5	A6	P0.5
34	P0.6	28	P0.6	23	P0.6	B4	P0.6
35	P0.7	29	P0.7	–	–	B5	P0.7
36	XRES	30	XRES	24	XRES	B6	XRES
37	VCCD	31	VCCD	25	VCCD	A7	VCCD
38	VSSD	DN	VSSD	26	VSSD	B7	VSS
39	VDDD	32	VDDD	–	–	C7	VDD
40	VDDA	33	VDDA	27	VDD	C7	VDD
41	VSSA	34	VSSA	28	VSSA	B7	VSS
42	P1.0	35	P1.0	29	P1.0	C4	P1.0
43	P1.1	36	P1.1	30	P1.1	C5	P1.1
44	P1.2	37	P1.2	31	P1.2	C6	P1.2
45	P1.3	38	P1.3	32	P1.3	D7	P1.3
46	P1.4	39	P1.4	–	–	D4	P1.4
47	P1.5	–	–	–	–	D5	P1.5
48	P1.6	–	–	–	–	D6	P1.6
1	P1.7/VREF	40	P1.7/VREF	1	P1.7/VREF	E7	P1.7/VREF
2	P2.0	1	P2.0	2	P2.0	–	–
3	P2.1	2	P2.1	3	P2.1	–	–
4	P2.2	3	P2.2	4	P2.2	D3	P2.2
5	P2.3	4	P2.3	5	P2.3	E4	P2.3
6	P2.4	5	P2.4			E5	P2.4
7	P2.5	6	P2.5	6	P2.5	E6	P2.5
8	P2.6	7	P2.6	7	P2.6	E3	P2.6
9	P2.7	8	P2.7	8	P2.7	E2	P2.7
10	VSSD	9	VSSD	–	–	–	–
12	P3.0	10	P3.0	9	P3.0	E1	P3.0
13	P3.1	11	P3.1	10	P3.1	D2	P3.1
14	P3.2	12	P3.2	11	P3.2	D1	P3.2
16	P3.3	13	P3.3	12	P3.3	C1	P3.3
17	P3.4	14	P3.4	–	–	C2	P3.4
18	P3.5	15	P3.5	–	–	–	–

表 1. 引脚列表 (续)

48-TQFP		40-QFN		32-QFN		35-CSP	
引脚	名称	引脚	名称	引脚	名称	引脚	名称
19	P3.6	16	P3.6	-	-	-	-
20	P3.7	17	P3.7	-	-	-	-
21	VDDD	-	-	-	-	-	-
22	P4.0	18	P4.0	13	P4.0	B1	P4.0
23	P4.1	19	P4.1	14	P4.1	B2	P4.1
24	P4.2	20	P4.2	15	P4.2	A2	P4.2
25	P4.3	21	P4.3	16	P4.3	A1	P4.3

注意：在 48 引脚 TQFP 封装中，引脚 11、15、26 和 27 都处于未连接（NC）状态。

各种电源引脚的功能如下说明：

VDDD：数字部分的电源

VDDA：模拟部分的电源

VSSD、VSSA：分别为数字和模拟部分的接地。

VCCD：稳压数字电源（ $1.8\text{ V} \pm 5\%$ ）



引脚的备用功能

每个端口引脚均可用于实现某个功能，例如：作为模拟 I/O、数字外设功能、LCD 引脚或 CapSense 引脚。引脚分配如下表所示。PRGIO 的注册品牌为“Smart I/O”（正在申请中）。

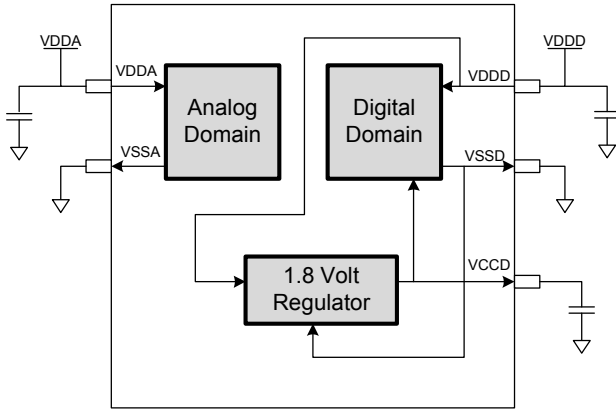
端口 / 引脚	模拟功能	智能 I/O	复用功能 1	复用功能 2	复用功能 3	深度睡眠 1	深度睡眠 2
P0.0	lpcomp.in_p[0]	-	-	scb[2].uart_cts:0	tcpwm.tr_in[0]	scb[2].i2c_scl:0	scb[0].spi_select1:0
P0.1	lpcomp.in_n[0]	-	-	scb[2].uart_rts:0	tcpwm.tr_in[1]	scb[2].i2c_sda:0	scb[0].spi_select2:0
P0.2	lpcomp.in_p[1]	-	-	-	-	-	scb[0].spi_select3:0
P0.3	lpcomp.in_n[1]	-	-	-	-	-	scb[2].spi_select0
P0.4	wco.wco_in	-	-	scb[1].uart_rx:0	scb[2].uart_rx:0	scb[1].i2c_scl:0	scb[1].spi_mosi:1
P0.5	wco.wco_out	-	-	scb[1].uart_tx:0	scb[2].uart_tx:0	scb[1].i2c_sda:0	scb[1].spi_miso:1
P0.6	-	-	srss.ext_clk	scb[1].uart_cts:0	scb[2].uart_tx:1	-	scb[1].spi_clk:1
P0.7	-	-	tcpwm.line[0]:2	scb[1].uart_rts:0	-	-	scb[1].spi_select0:1
P1.0	ctb0_oa0+	-	tcpwm.line[2]:1	scb[0].uart_rx:1	-	scb[0].i2c_scl:0	scb[0].spi_mosi:1
P1.1	ctb0_oa0-	-	tcpwm.line_compl[2]:1	scb[0].uart_tx:1	-	scb[0].i2c_sda:0	scb[0].spi_miso:1
P1.2	ctb0_oa0_out	-	tcpwm.line[3]:1	scb[0].uart_cts:1	tcpwm.tr_in[2]	scb[2].i2c_scl:1	scb[0].spi_clk:1
P1.3	ctb0_oa1_out	-	tcpwm.line_compl[3]:1	scb[0].uart_rts:1	tcpwm.tr_in[3]	scb[2].i2c_sda:1	scb[0].spi_select0:1
P1.4	ctb0_oa1-	-	-	-	-	-	scb[0].spi_select1:1
P1.5	ctb0_oa1+	-	-	-	-	-	scb[0].spi_select2:1
P1.6	ctb0_oa0+	-	-	-	-	-	scb[0].spi_select3:1
P1.7	ctb0_oa1+ sar_ext_vref0 sar_ext_vref1	-	-	-	-	-	scb[2].spi_clk
P2.0	sarmux[0]	prgio[0].io[0]	tcpwm.line[4]:0	csd.comp	tcpwm.tr_in[4]	scb[1].i2c_scl:1	scb[1].spi_mosi:2
P2.1	sarmux[1]	prgio[0].io[1]	tcpwm.line_compl[4]:0	-	tcpwm.tr_in[5]	scb[1].i2c_sda:1	scb[1].spi_miso:2
P2.2	sarmux[2]	prgio[0].io[2]	-	-	-	-	scb[1].spi_clk:2

端口 / 引脚	模拟功能	智能 I/O	复用功能 1	复用功能 2	复用功能 3	深度睡眠 1	深度睡眠 2
P2.3	sarmux[3]	prgio[0].io[3]	-	-	-	-	scb[1].spi_select0:2
P2.4	sarmux[4]	prgio[0].io[4]	tcpwm.line[0]:1	-	-	-	scb[1].spi_select1:1
P2.5	sarmux[5]	prgio[0].io[5]	tcpwm.line_compl[0]:1	-	-	-	scb[1].spi_select2:1
P2.6	sarmux[6]	prgio[0].io[6]	tcpwm.line[1]:1	-	-	-	scb[1].spi_select3:1
P2.7	sarmux[7]	prgio[0].io[7]	tcpwm.line_compl[1]:1	-	-	lpcomp.comp[0]:1	scb[2].spi_mosi
P3.0	-	prgio[1].io[0]	tcpwm.line[0]:0	scb[1].uart_rx:1	-	scb[1].i2c_scl:2	scb[1].spi_mosi:0
P3.1	-	prgio[1].io[1]	tcpwm.line_compl[0]:0	scb[1].uart_tx:1	-	scb[1].i2c_sda:2	scb[1].spi_miso:0
P3.2	-	prgio[1].io[2]	tcpwm.line[1]:0	scb[1].uart_cts:1	-	cpuss.swd_data	scb[1].spi_clk:0
P3.3	-	prgio[1].io[3]	tcpwm.line_compl[1]:0	scb[1].uart_rts:1	-	cpuss.swd_clk	scb[1].spi_select0:0
P3.4	-	prgio[1].io[4]	tcpwm.line[2]:0	-	tcpwm.tr_in[6]	-	scb[1].spi_select1:0
P3.5	-	prgio[1].io[5]	tcpwm.line_compl[2]:0	-	-	-	scb[1].spi_select2:0
P3.6	-	prgio[1].io[6]	tcpwm.line[3]:0	-	-	-	scb[1].spi_select3:0
P3.7	-	prgio[1].io[7]	tcpwm.line_compl[3]:0	-	-	lpcomp.comp[1]:1	scb[2].spi_miso
P4.0	csd.vref_ext	-	-	scb[0].uart_rx:0	-	scb[0].i2c_scl:1	scb[0].spi_mosi:0
P4.1	csd.cshieldpads	-	-	scb[0].uart_tx:0	-	scb[0].i2c_sda:1	scb[0].spi_miso:0
P4.2	csd.cmodpad	-	-	scb[0].uart_cts:0	-	lpcomp.comp[0]:0	scb[0].spi_clk:0
P4.3	csd.csh_tank	-	-	scb[0].uart_rts:0	-	lpcomp.comp[1]:0	scb[0].spi_select0:0

## 电源

下面的电源系统框图显示了 PSoC 4100S 中电源引脚的设置情况。该系统具有一个处于主动模式的稳压器，供给数字电路使用。系统没有模拟稳压器；模拟电路直接由 V<sub>DD</sub> 输入供电。

图 4. 电源连接



共有两种操作模式。在模式 1 中，电压范围从 1.8 V 到 5.5 V（未经外部稳压；使用内部稳压器）。在模式 2 中，电压范围为 1.8 V

±5%（使用外部稳压；电压范围为 1.71 到 1.89 V，不使用内部稳压器）。

### 模式 1: 1.8 V 到 5.5 V 外部电源

在该模式下，PSoC 4100S 由外部电源供电，它的范围为 1.8 到 5.5 V。该范围也适用于电池供电的操作。例如，芯片可由一个开始为 3.5 V，然后下降到 1.8 V 的电池系统供电。在此模式下，PSoC 4100S 的内部稳压器为内部逻辑供电，并且它的输出与 V<sub>CCD</sub> 引脚连接。V<sub>CCD</sub> 引脚需要通过外部电容（0.1 μF；X5R 陶瓷或性能更好的电容）旁路接地，并且不可连接到其他部分。

### 模式 2: 1.8 V ± 5% 外部电源

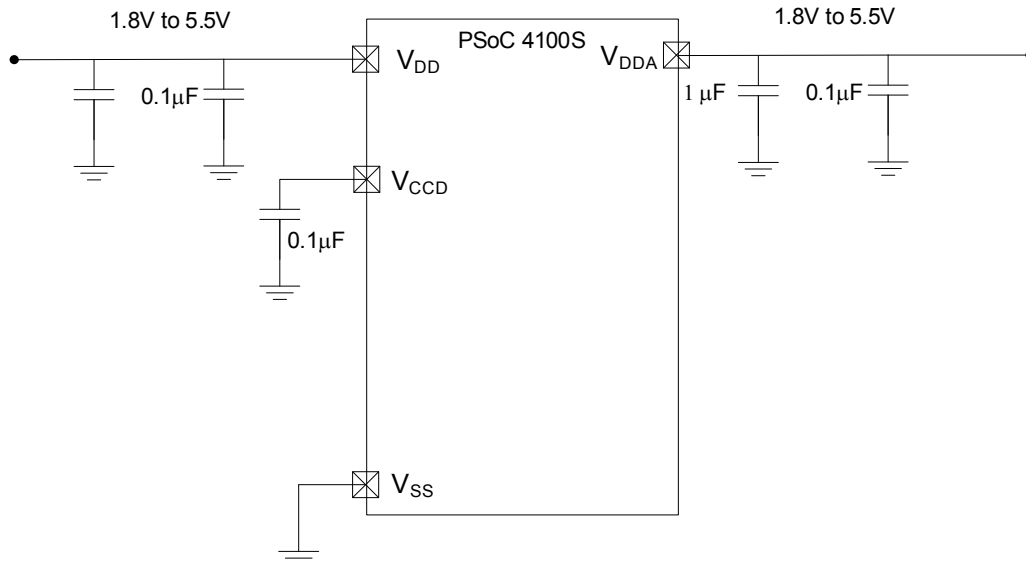
在该模式下，PSoC 4100S 由一个电压范围为 1.71 V 到 1.89 V 的外部电源供电；请注意，此范围必须包括了电源纹波。在该模式下，VDD 和 VCCD 引脚短接相连并被旁路。内部稳压器可通过固件被禁用。

VDD 和地必需有旁路电容。对于在此频率范围内工作的系统，通常选用一个 1 μF 的电容，与一个较小的电容（如 0.1 μF）并行放置。请注意，这只是简单的经验法则。对于重要的应用，PCB 布局、走线间的电感和旁路寄生电容需要通过仿真设计以获得最佳的旁路。

旁路方案示例如下图所示。

图 5. 外部电源（电压范围从 1.8 V 到 5.5 V，使能内部稳压器）

Power supply bypass connections example



## 开发支持

PSoC 4100S 系列具有一系列丰富的文档、开发工具和在线资源，能够为您在开发过程中提供帮助。更多有关信息，请访问 [www.cypress.com/go/psoc4](http://www.cypress.com/go/psoc4) 网站。

### 文档

支持 PSoC 4100S 系列的一套文档，能够确保您可以快速找到问题的答案。本节列出了一些关键文档。

**软件用户指南：**介绍了有关使用 PSoC Creator 的流程。该指南详细介绍了 PSoC Creator 的构建流程、如何使用 PSoC Creator 的资源控件等信息。

**组件数据手册：**PSoC 非常灵活，IC 在投入生产很长时间后依然可以创建新的外设（组件）。组件数据手册提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

**应用笔记：**PSoC 应用笔记深入讨论了 PSoC 的特定应用，例如直流无刷电机控制和片上滤波。除了应用笔记文档之外，应用笔记通常还包括示例项目。

**技术参考手册：**技术参考手册（TRM）包含使用 PSoC 器件所需的全部技术细节，其中包括有关所有 PSoC 寄存器的完整说

明。技术参考手册（TRM）在 [www.cypress.com/psoc4](http://www.cypress.com/psoc4) 网站上的文档部分提供。

### 在线支持

除了印刷文档之外，您还可以随时通过赛普拉斯 PSoC 论坛，与世界各地的 PSoC 用户和专家互相联系。

### 工具

由于具有行业标准的内核、编程和调试接口，PSoC 4100S 系列是整个开发工具生态系统的一部分。有关此创新型、易于使用的 PSoC Creator IDE、所支持的第三方编译器、编程器、调试器和开发套件的最新信息，请访问我们的网站：

[www.cypress.com/go/psoccreator](http://www.cypress.com/go/psoccreator)。

## 电气规范

### 最大绝对额定值

表 2. 最大绝对额定值<sup>[1]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID1	V <sub>DDD_ABS</sub>	相对于 V <sub>SS</sub> 的数字供电电压	-0.5	-	6	V	-
SID2	V <sub>CCD_ABS</sub>	相对于 V <sub>SS</sub> 的直流数字内核输入电压	-0.5	-	1.95		-
SID3	V <sub>GPIO_ABS</sub>	GPIO 电压	-0.5	-	V <sub>DD</sub> +0.5		-
SID4	I <sub>GPIO_ABS</sub>	每个 GPIO 上的最大电流	-25	-	25	mA	-
SID5	I <sub>GPIO_injection</sub>	GPIO 注入电流, V <sub>IH</sub> > V <sub>DDD</sub> 时, 该值最大; V <sub>IL</sub> < V <sub>SS</sub> 时, 该值最小	-0.5	-	0.5		每个引脚的注入电流
BID44	ESD_HBM	静电放电 — 人体模型	2200	-	-	V	-
BID45	ESD_CDM	静电放电 — 充电器件模型	500	-	-		-
BID46	LU	栓锁的引脚电流	-140	-	140	mA	-

### 器件级规范

除非另有说明, 否则规范的适用条件是 -40 °C ≤ T<sub>A</sub> ≤ 85 °C 和 T<sub>J</sub> ≤ 100 °C, 除非另有说明, 否则这些规范的适用范围为 1.71 V ~ 5.5 V。

### 表 3. 直流规范

典型值的测量条件为: V<sub>DD</sub> = 3.3 V, 温度 = 25 °C。

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID53	V <sub>DD</sub>	电源输入电压	1.8	-	5.5	V	内部稳压电源
SID255	V <sub>DD</sub>	电源输入电压 (V <sub>CCD</sub> = V <sub>DDD</sub> = V <sub>DDA</sub> )	1.71	-	1.89		内部未稳压电源
SID54	V <sub>CCD</sub>	输出电压 (供给内核逻辑)	-	1.8	-		-
SID55	C <sub>EFC</sub>	外部稳压器电压旁路	-	0.1	-	μF	绝缘介质为 X5R 的陶瓷或性能更好的电容
SID56	C <sub>EXC</sub>	电源旁路电容	-	1	-		绝缘介质为 X5R 的陶瓷或性能更好的电容

在主动模式下, V<sub>DD</sub> = 1.8 V ~ 5.5 V。典型值是在 25 °C 和 V<sub>DD</sub> = 3.3 V 的条件下测量得到。

SID10	I <sub>DD5</sub>	从闪存内执行, CPU 的运行速率为 6 MHz	-	2	-	mA	-
SID16	I <sub>DD8</sub>	从闪存执行; CPU 的运行速度为 24 MHz	-	5.6	-		-
SID19	I <sub>DD11</sub>	从闪存执行, CPU 的运行速度为 48 MHz	-	10.4	-		-

在睡眠模式下, V<sub>DDD</sub> = 1.8 V ~ 5.5 V (使能稳压器)

SID22	IDD17	i <sup>2</sup> C 唤醒、WDT 和比较器都被启用	-	1.1	-	mA	6 MHz
SID25	IDD20	i <sup>2</sup> C 唤醒、WDT 和比较器都被启用	-	3.1	-		12 MHz

在睡眠模式下, V<sub>DDD</sub> = 1.71 V ~ 1.89 V (旁路稳压器)

#### 注释:

1. 器件在高于表 2 中所列出的最大绝对值条件下工作可能会造成永久性损害。长期在最大绝对值的条件下使用可能会影响器件的可靠性。最大存放温度是 150°C, 符合 JEDEC JESD22-A103 — 高温存放使用寿命标准。如果采用的值低于最大绝对值但高于正常值, 则器件可能不正常工作。



表 3. 直流规范 (续)

典型值的测量条件为:  $V_{DD} = 3.3\text{ V}$ , 温度 = 25 °C。

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID28	IDD23	I <sup>2</sup> C 唤醒、WDT 和比较器都被启用	-	1.1	-	mA	6 MHz
SID28A	IDD23A	I <sup>2</sup> C 唤醒、WDT 和比较器都被启用	-	3.1	-	mA	12 MHz
在深度睡眠模式下, $V_{DD} = 1.8\text{ V} \sim 3.6\text{ V}$ (使能稳压器)							
SID31	IDD26	I <sup>2</sup> C 唤醒和 WDT 被启用	-	2.5	-	μA	-
在深度睡眠模式下, $V_{DD} = 3.6\text{ V} \sim 5.5\text{ V}$ (使能稳压器)							
SID34	IDD29	I <sup>2</sup> C 唤醒和 WDT 被启用	-	2.5	-	μA	-
在深度睡眠模式下, $V_{DD} = V_{CCD} = 1.71\text{ V} \sim 1.89\text{ V}$ (旁路稳压器)							
SID37	IDD32	I <sup>2</sup> C 唤醒和 WDT 被启用	-	2.5	-	μA	-
<b>XRES 电流</b>							
SID307	IDD_XR	XRES 有效时的供电电流	-	2	5	mA	-

表 4. 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID48	F <sub>CPU</sub>	CPU 频率	DC	-	48	MHz	$1.71 \leq V_{DD} \leq 5.5$
SID49 <sup>[3]</sup>	T <sub>SLEEP</sub>	从睡眠模式唤醒	-	0	-	μs	
SID50 <sup>[3]</sup>	T <sub>DEEPSLEEP</sub>	从深度睡眠模式唤醒	-	35	-		

注释:  
2. 由表征保证。

GPIO

表 5. GPIO 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID57	$V_{IH}^{[3]}$	输入高电平阈值	$0.7 \times V_{DD}$	-	-	V	CMOS 输入
SID58	$V_{IL}$	输入低电平阈值	-	-	$0.3 \times V_{DD}$		CMOS 输入
SID241	$V_{IH}^{[3]}$	LVTTL 输入, $V_{DD} < 2.7 V$	$0.7 \times V_{DD}$	-	-		-
SID242	$V_{IL}$	LVTTL 输入, $V_{DD} < 2.7 V$	-	-	$0.3 \times V_{DD}$		-
SID243	$V_{IH}^{[3]}$	LVTTL 输入, $V_{DD} \geq 2.7 V$	2.0	-	-		-
SID244	$V_{IL}$	LVTTL 输入, $V_{DD} \geq 2.7 V$	-	-	0.8		-
SID59	$V_{OH}$	输出高电平电压	$V_{DD} - 0.6$	-	-		$V_{DD} = 3 V$ 时, $I_{OH} = 4 mA$
SID60	$V_{OH}$	输出高电平电压	$V_{DD} - 0.5$	-	-		$V_{DD} = 1.8 V$ 时, $I_{OH} = 1 mA$
SID61	$V_{OL}$	输出低电平电压	-	-	0.6		$V_{DD} = 1.8 V$ 时, $I_{OL} = 4 mA$
SID62	$V_{OL}$	输出低电平电压	-	-	0.6		$V_{DD} = 3 V$ 时, $I_{OL} = 10 mA$
SID62A	$V_{OL}$	输出低电平电压	-	-	0.4	$V_{DD} = 3 V$ 时, $I_{OL} = 3 mA$	
SID63	$R_{PULLUP}$	上拉电阻	3.5	5.6	8.5	k $\Omega$	-
SID64	$R_{PULLDOWN}$	下拉电阻	3.5	5.6	8.5		-
SID65	$I_{IL}$	输入漏电流 (绝对值)	-	-	2	nA	25 °C, $V_{DD} = 3.0 V$
SID66	$C_{IN}$	输入电容	-	-	7	pF	-
SID67 <sup>[4]</sup>	$V_{HYSTTL}$	输入迟滞 LVTTL	25	40	-	mV	$V_{DD} \geq 2.7 V$
SID68 <sup>[4]</sup>	$V_{HYSCMOS}$	输入迟滞 CMOS	$0.05 \times V_{DD}$	-	-		$V_{DD} < 4.5 V$
SID68A <sup>[4]</sup>	$V_{HYSCMOS5V5}$	输入迟滞 CMOS 电平	200	-	-		$V_{DD} < 4.5 V$
SID69 <sup>[4]</sup>	$I_{DIODE}$	通过保护二极管到达 $V_{DD}/V_{SS}$ 的电流	-	-	100	$\mu A$	-
SID69A <sup>[4]</sup>	$I_{TOT\_GPIO}$	芯片最大源电流或灌电流总值	-	-	200	mA	-

表 6. GPIO 交流规范

(由表征保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID70	$T_{RISEF}$	快速强驱动模式下的上升时间	2	-	12	ns	$3.3 V V_{DD}$ , $C_{load} = 25 pF$
SID71	$T_{FALLF}$	快速强驱动模式下的下降时间	2	-	12		$V_{DD} = 3.3 V$ , $C_{load} = 25 pF$
SID72	$T_{RISES}$	慢速强驱动模式下的上升时间	10	-	60	-	$V_{DD} = 3.3 V$ , $C_{load} = 25 pF$
SID73	$T_{FALLS}$	慢速强驱动模式下的下降时间	10	-	60	-	$V_{DD} = 3.3 V$ , $C_{load} = 25 pF$

注释:

- $V_{IH}$  不能超过  $V_{DD} + 0.2 V$ 。
- 由表征保证。

表 6. GPIO 交流规范

(由表征保证) (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID74	F <sub>GPIOOUT1</sub>	GPIO 的输出频率 (F <sub>OUT</sub> ) ; 3.3 V ≤ V <sub>DDD</sub> ≤ 5.5 V 快速强驱动模式	-	-	33	MHz	90/10%, Clod = 25 pF, 60/40 占空比
SID75	F <sub>GPIOOUT2</sub>	GPIO F <sub>OUT</sub> ; 1.71 V ≤ V <sub>DDD</sub> ≤ 3.3 V 快速强驱动模式	-	-	16.7		90/10%, Clod = 25 pF, 60/40 占空比
SID76	F <sub>GPIOOUT3</sub>	GPIO F <sub>OUT</sub> ; 3.3 V ≤ V <sub>DDD</sub> ≤ 5.5 V 慢速强驱动模式	-	-	7		90/10%, Clod = 25 pF, 60/40 占空比
SID245	F <sub>GPIOOUT4</sub>	GPIO F <sub>OUT</sub> ; 1.71 V ≤ V <sub>DDD</sub> ≤ 3.3 V 慢速强驱动模式	-	-	3.5		90/10%, Clod = 25 pF, 60/40 占空比
SID246	F <sub>GPIOIN</sub>	GPIO 输入工作频率; 1.71 V ≤ V <sub>DDD</sub> ≤ 5.5 V	-	-	48		90/10% V <sub>IO</sub>

XRES

表 7. XRES 直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID77	V <sub>IH</sub>	输入高电平阈值	0.7 × V <sub>DDD</sub>	-	-	V	CMOS 输入
SID78	V <sub>IL</sub>	输入低电平阈值	-	-	0.3 × V <sub>DDD</sub>		
SID79	R <sub>PULLUP</sub>	上拉电阻	3.5	5.6	8.5	kΩ	-
SID80	C <sub>IN</sub>	输入电容	-	-	7	pF	-
SID81 <sup>[5]</sup>	V <sub>HYSXRES</sub>	输入电压迟滞	-	100	-	mV	V <sub>DD</sub> > 4.5 V 时, 典型迟滞为 200 mV
SID82	I <sub>DIODE</sub>	通过保护二极管到达 V <sub>DD</sub> /V <sub>SS</sub> 的电流	-	-	100	μA	

表 8. XRES 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID83 <sup>[5]</sup>	T <sub>RESETWIDTH</sub>	复位脉冲宽度	1	-	-	μs	-
BID194 <sup>[5]</sup>	T <sub>RESETWAKE</sub>	从复位释放到唤醒的时间	-	-	2.2	ms	-

注释:

5. 由表征保证。

模拟外设

表 9. CTBm 运算放大器规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
	I <sub>DD</sub>	运算放大器模块电流, 外部负载					
SID269	I <sub>DD_HI</sub>	功耗 = 高	-	1100	1850	μA	-
SID270	I <sub>DD_MED</sub>	功耗 = 中	-	550	950		-
SID271	I <sub>DD_LOW</sub>	功耗 = 低	-	150	350		-
	G <sub>BW</sub>	负载 = 20 pF, 0.1 mA V <sub>DDA</sub> = 2.7 V					
SID272	G <sub>BW_HI</sub>	功耗 = 高	6	-	-	MHz	输入和输出电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V
SID273	G <sub>BW_MED</sub>	功耗 = 中	3	-	-		输入和输出电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V
SID274	G <sub>BW_LO</sub>	功耗 = 低	-	1	-		输入和输出电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V
	I <sub>OUT_MAX</sub>	V <sub>DDA</sub> = 2.7 V, 电源电压 = 500 mV					
SID275	I <sub>OUT_MAX_HI</sub>	功耗 = 高	10	-	-	mA	输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID276	I <sub>OUT_MAX_MID</sub>	功耗 = 中	10	-	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID277	I <sub>OUT_MAX_LO</sub>	功耗 = 低	-	5	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
	I <sub>OUT</sub>	V <sub>DDA</sub> = 1.71 V, 距电源轨 = 500 mV					
SID278	I <sub>OUT_MAX_HI</sub>	功耗 = 高	4	-	-	mA	输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID279	I <sub>OUT_MAX_MID</sub>	功耗 = 中	4	-	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID280	I <sub>OUT_MAX_LO</sub>	功耗 = 低	-	2	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
	I <sub>DD_Int</sub>	运算放大器模块电流, 内部负载					
SID269_I	I <sub>DD_HI_Int</sub>	功耗 = 高	-	1500	1700	μA	-
SID270_I	I <sub>DD_MED_Int</sub>	功耗 = 中	-	700	900		-
SID271_I	I <sub>DD_LOW_Int</sub>	功耗 = 低	-	-	-		-
	G <sub>BW</sub>	V <sub>DDA</sub> = 2.7 V	-	-	-	-	
SID272_I	G <sub>BW_HI_Int</sub>	功耗 = 高	8	-	-	MHz	输出电压范围为 0.25 V ~ V <sub>DDA</sub> -0.25 V

表 9. CTBm 运算放大器规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
		适用于内部和外部模式的通用运算放大器规范					
SID281	$V_{IN}$	电荷泵打开, $V_{DDA} = 2.7 V$	-0.05	-	$V_{DDA}-0.2$	V	-
SID282	$V_{CM}$	电荷泵打开, $V_{DDA} = 2.7 V$	-0.05	-	$V_{DDA}-0.2$		-
	$V_{OUT}$	$V_{DDA} = 2.7 V$					
SID283	$V_{OUT\_1}$	功耗 = 高, $I_{load} = 10 mA$	0.5	-	$V_{DDA}-0.5$	V	-
SID284	$V_{OUT\_2}$	功耗 = 高, $I_{load} = 1 mA$	0.2	-	$V_{DDA}-0.2$		-
SID285	$V_{OUT\_3}$	功耗 = 中, $I_{load} = 1 mA$	0.2	-	$V_{DDA}-0.2$		-
SID286	$V_{OUT\_4}$	功耗 = 低, $I_{load} = 0.1 mA$	0.2	-	$V_{DDA}-0.2$		-
SID288	$V_{OS\_TR}$	校准后的偏移电压	-1.0	$\pm 0.5$	1.0	mV	高功耗模式, 输入电压范围为 $0 V \sim V_{DDA}-0.2 V$
SID288A	$V_{OS\_TR}$	校准后的偏移电压	-	$\pm 1$	-		中等功耗模式, 输入电压范围为 $0 V \sim V_{DDA}-0.2 V$
SID288B	$V_{OS\_TR}$	校准后的偏移电压	-	$\pm 2$	-		低功耗模式, 输入电 压范围为 $0 V \sim$ $V_{DDA}-0.2 V$
SID290	$V_{OS\_DR\_TR}$	校准后的偏移电压漂移	-10	$\pm 3$	10	$\mu V/C$	高功耗模式
SID290A	$V_{OS\_DR\_TR}$	校准后的偏移电压漂移	-	$\pm 10$	-	$\mu V/C$	中等功耗模式
SID290B	$V_{OS\_DR\_TR}$	校准后的偏移电压漂移	-	$\pm 10$	-		低功耗模式
SID291	CMRR	直流电流	70	80	-	dB	输入电压范围为 $0 V \sim$ $V_{DDA}-0.2 V$ , 输出电 压范围为 $0.2 V \sim$ $V_{DDA}-0.2 V$
SID292	PSRR	工作频率为 1 kHz, 纹波电压为 10 mV	70	85	-		$V_{DDA} = 3.6 V$ , 高功耗 模式, 输入电压范围 为 $0.2 V \sim V_{DDA}-0.2 V$
	噪声						
SID294	$V_{N2}$	输入端推算, 频率 = 1 kHz, 功耗 = 高	-	72	-	nV/rtHz	3
SID295	$V_{N3}$	输入端推算, 频率 = 10 kHz, 功耗 = 高	-	28	-		输入和输出电压范围 为 $0.2 V \sim V_{DDA}-0.2 V$
SID296	$V_{N4}$	输入端推算, 频率 = 100 kHz, 功耗 = 高	-	15	-		输入和输出电压范围 为 $0.2 V \sim V_{DDA}-0.2 V$
SID297	$C_{LOAD}$	稳定状态下之最大负载。但性能 指标定义在 50 pF 时。	-	-	125	pF	-



表 9. CTBm 运算放大器规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件	
SID298	SLEW_RATE	Cload = 50 pF, 功耗 = 高, V <sub>DDA</sub> = 2.7 V	6	-	-	V/μs	-	
SID299	T_OP_WAKE	从禁用到使能的时间, 无外部 RC 电路支配	-	-	25	μs	-	
SID299A	OL_GAIN	开环增益	-	90	-	dB		
	COMP_MODE	比较器模式: 50 mV 驱动, T <sub>rise</sub> = T <sub>fall</sub> (近似值)						
SID300	TPD1	响应时间; 功耗 = 高	-	150	-	ns	输入电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V	
SID301	TPD2	响应时间; 功耗 = 中	-	500	-		输入电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V	
SID302	TPD3	响应时间; 功耗 = 低	-	2500	-		输入电压范围为 0.2 V ~ V <sub>DDA</sub> -0.2 V	
SID303	VHYST_OP	迟滞	-	10	-	mV	-	
SID304	WUP_CTB	从使能到可用的唤醒时间	-	-	25	μs	-	
	深度睡眠模式	模式 2 有最低的电流范围, 模式 1 有更高的 GBW						
SID_DS_1	I <sub>DD_HI_M1</sub>	模式 1, 高电流	-	1400	-	μA	25°C	
SID_DS_2	I <sub>DD_MED_M1</sub>	模式 1, 中等电流	-	700	-		25°C	
SID_DS_3	I <sub>DD_LOW_M1</sub>	模式 1, 低电流	-	200	-		25°C	
SID_DS_4	I <sub>DD_HI_M2</sub>	模式 2, 高电流	-	120	-		25°C	
SID_DS_5	I <sub>DD_MED_M2</sub>	模式 2, 中等电流	-	60	-		25°C	
SID_DS_6	I <sub>DD_LOW_M2</sub>	模式 2, 低电流	-	15	-		25°C	

表 9. CTBm 运算放大器规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID_DS_7	$G_{BW\_HI\_M1}$	模式 1, 高电流	-	4	-	MHz	20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_8	$G_{BW\_MED\_M1}$	模式 1, 中等电流	-	2	-		20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_9	$G_{BW\_LOW\_M1}$	模式 1, 低电流	-	0.5	-		20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_10	$G_{BW\_HI\_M2}$	模式 2, 高电流	-	0.5	-		20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_11	$G_{BW\_MED\_M2}$	模式 2, 中等电流	-	0.2	-		20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_12	$G_{BW\_LOW\_M2}$	模式 2, 低电流	-	0.1	-		20 pF 负载, 无直流负载, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_13	$V_{OS\_HI\_M1}$	模式 1, 高电流	-	5	-	mV	在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_14	$V_{OS\_MED\_M1}$	模式 1, 中等电流	-	5	-		在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_15	$V_{OS\_LOW\_M2}$	模式 1, 低电流	-	5	-		在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_16	$V_{OS\_HI\_M2}$	模式 2, 高电流	-	5	-		在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_17	$V_{OS\_MED\_M2}$	模式 2, 中等电流	-	5	-		在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V
SID_DS_18	$V_{OS\_LOW\_M2}$	模式 2, 低电流	-	5	-		在 25°C 下校准, 电压范围为 0.2 V ~ $V_{DDA}-0.2$ V

表 9. CTBm 运算放大器规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID_DS_19	I <sub>OUT_HI_M1</sub>	模式 1, 高电流	-	10	-	mA	输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID_DS_20	I <sub>OUT_MED_M1</sub>	模式 1, 中等电流	-	10	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID_DS_21	I <sub>OUT_LOW_M1</sub>	模式 1, 低电流	-	4	-		输出电压范围为 0.5 V ~ V <sub>DDA</sub> -0.5 V
SID_DS_22	I <sub>OUT_HI_M2</sub>	模式 2, 高电流	-	1	-		
SID_DS_23	I <sub>OU_MED_M2</sub>	模式 2, 中等电流	-	1	-		
SID_DS_24	I <sub>OU_LOW_M2</sub>	模式 2, 低电流	-	0.5	-		

表 10. 比较器直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID84	V <sub>OFFSET1</sub>	输入偏移电压, 出厂校准值	-	-	±10	mV	
SID85	V <sub>OFFSET2</sub>	输入偏移电压, 自定义校准	-	-	±4		
SID86	V <sub>HYST</sub>	迟滞 (当使能时)	-	10	35		
SID87	V <sub>ICM1</sub>	正常模式下的共模输入电压	0	-	V <sub>DDD</sub> - 0.1	V	模式 1 和 2
SID247	V <sub>ICM2</sub>	低功耗电压模式下的共模输入电压	0	-	V <sub>DDD</sub>		
SID247A	V <sub>ICM3</sub>	超低功耗模式下的共模输入电压	0	-	V <sub>DDD</sub> - 1.15		V <sub>DDD</sub> ≥ 2.2 V (在 -40 °C 下)
SID88	C <sub>MRR</sub>	共模抑制比	50	-	-	dB	V <sub>DDD</sub> ≥ 2.7 V
SID88A	C <sub>MRR</sub>	共模抑制比	42	-	-		V <sub>DDD</sub> ≤ 2.7 V
SID89	I <sub>CMP1</sub>	正常模式下的模块电流	-	-	400	μA	
SID248	I <sub>CMP2</sub>	低功耗模式下的模块电流	-	-	100		
SID259	I <sub>CMP3</sub>	超低功耗模式下的模块电流	-	-	6		V <sub>DDD</sub> ≥ 2.2 V (-40 °C 的条件下)
SID90	Z <sub>CMP</sub>	比较器的直流输入阻抗	35	-	-	MΩ	

表 11. 比较器交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID91	TRESP1	响应时间, 正常运行模式, 50 mV 超压	-	38	110	ns	
SID258	TRESP2	响应时间, 低功耗模式, 50 mV 超压	-	70	200		
SID92	TRESP3	响应时间, 超低功耗模式, 200 mV 超压	-	2.3	15	μs	V <sub>DDD</sub> ≥ 2.2 V (-40 °C 的条件下)

注释:

6. 由表征保证。

表 12. 温度传感器规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID93	TSENSACC	传感器的温度准确度	-5	±1	5	°C	-40 ~ +85 °C

表 13. SAR ADC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
<b>SAR ADC 直流规范</b>							
SID94	A_RES	分辨率	-	-	12	位	
SID95	A_CHNLS_S	单端通道数量	-	-	8		8 个全速通道
SID96	A-CHNKS_D	差分通道数量	-	-	4		差分输入需要使用相邻的 I/O
SID97	A-MONO	单调性	-	-	-		有
SID98	A_GAINERR	增益误差	-	-	±0.1	%	使用外部参考电压
SID99	A_OFFSET	输入偏移电压	-	-	2	mV	在 1 V 的参考电压测量得到
SID100	A_ISAR	电流消耗	-	-	1	mA	
SID101	A_VINS	单端输入电压范围	V <sub>SS</sub>	-	V <sub>DDA</sub>	V	
SID102	A_VIND	差分输入电压范围	V <sub>SS</sub>	-	V <sub>DDA</sub>	V	
SID103	A_INRES	输入电阻	-	-	2.2	KΩ	
SID104	A_INCAP	输入电容	-	-	10	pF	
SID260	VREFSAR	校准后的 SAR 内部参考值偏差	-	-	TBD	V	
<b>SAR ADC 交流规范</b>							
SID106	A_PSRR	电源抑制比	70	-	-	dB	
SID107	A_CMRR	共模抑制比	66	-	-	dB	在电压为 1 V 时测量得到
SID108	A_SAMP	采样率	-	-	1	MspS	
SID109	A_SNR	信噪比和失真比 (SINAD)	65	-	-	dB	F <sub>IN</sub> = 10 kHz
SID110	A_BW	无混叠输入带宽	-	-	A_samp/2	kHz	
SID111	A_INL	积分非线性。V <sub>DD</sub> = 1.71~ 5.5 V, 比特率为 1 Msps	-1.7	-	2	LSB	V <sub>REF</sub> = 1 V~ V <sub>DD</sub>
SID111A	A_INL	积分非线性。V <sub>DD</sub> = 1.71 V ~ 3.6 V, 比特率为 1 Msps	-1.5	-	1.7	LSB	V <sub>REF</sub> = 1.71 V~ V <sub>DD</sub>
SID111B	A_INL	积分非线性。V <sub>DD</sub> = 1.71 V ~ 5.5 V, 比特率为 500 KspS	-1.5	-	1.7	LSB	V <sub>REF</sub> = 1 V~ V <sub>DD</sub>
SID112	A_DNL	微分非线性。V <sub>DD</sub> = 1.71 V ~ 5.5 V, 比特率为 1 Msps	-1	-	2.2	LSB	V <sub>REF</sub> = 1 V ~ V <sub>DD</sub>
SID112A	A_DNL	微分非线性。V <sub>DD</sub> = 1.71 V ~ 3.6 V, 比特率为 1 Msps	-1	-	2	LSB	V <sub>REF</sub> = 1.71 V~ V <sub>DD</sub>
SID112B	A_DNL	微分非线性。V <sub>DD</sub> = 1.71 V ~ 5.5 V, 比特率为 500 KspS	-1	-	2.2	LSB	V <sub>REF</sub> = 1 V ~ V <sub>DD</sub>
SID113	A_THD	总谐波失真	-	-	-65	dB	F <sub>in</sub> = 10 kHz
SID261	Fsarintref	没有外部参考旁路的 SAR 工作速度	-	-	100	kspS	12 位分辨率

表 14. CSD 和 IDAC 的规范

规范 ID	参数	描述	最小值	典型值	最大值	详情 / 条件
SYS.PER#3	VDD_RIPPLE	电源的最大允许纹波， 直流至 10 MHz	-	-	±50	$V_{DD} > 2\text{ V}$ (包括纹波)， $T_A = 25\text{ }^\circ\text{C}$ ， 灵敏度 = 0.1 pF
SYS.PER#16	VDD_RIPPLE_1.8	电源的最大允许纹波， 直流至 10 MHz	-	-	±25	$V_{DD} > 1.75\text{ V}$ (包括纹波)， $T_A = 25\text{ }^\circ\text{C}$ ，寄生 电容 ( $C_P$ ) < 20 pF， 灵敏度 $\geq 0.4\text{ pF}$
SID.CSD.BLK	ICSD	最大模块电流	-	-	1700	每个 IDAC 的模块电流 (包括比较器和参考电 源)
SID.CSD#15	VREF	CSD 和比较器的参考电源	0.6	1.2	$V_{DDA} - 0.6$	$V_{DDA} - 0.06$ 或 4.4 (选择较低的值)
SID.CSD#15A	VREF_EXT	CSD 和比较器的外部参考电源	0.6	-	$V_{DDA} - 0.6$	$V_{DDA} - 0.06$ 或 4.4 (选择较低的值)
SID.CSD#16	IDAC1IDD	IDAC1 (7 位) 模块电流	-	-	1500	
SID.CSD#17	IDAC2IDD	IDAC2 (7 位) 模块电流	-	-	1500	
SID308	VCSD	工作电压范围	1.71	-	5.5	1.8 V $\pm 5\%$ 或 1.8 V ~ 5.5 V
SID308A	VCOMPIDAC	IDAC 的合规电压范围	0.6	-	$V_{DDA} - 0.6$	$V_{DDA} - 0.06$ 或 4.4 (选择较低的值)
SID309	IDAC1DNL	DNL	-1	-	1	
SID310	IDAC1INL	INL	-3	-	3	
SID311	IDAC2DNL	DNL	-1	-	1	
SID312	IDAC2INL	INL	-3	-	3	
SID313	SNR	手指计数与噪声的比率。由表征保证	5	-	-	电容值范围 = 5 pF ~ 200 pF，灵敏度 = 0.1 pF。 所有使用场合。 $V_{DDA} > 2\text{ V}$ 。
SID314	IDAC1CRT1	在低范围内的 IDAC1 (7 位) 输出电流	4.2	-	5.2	LSB = 37.5 nA (典型值)
SID314A	IDAC1CRT2	在中等范围内的 IDAC1 (7 位) 输出电流	34	-	41	LSB = 300 nA (典型值)
SID314B	IDAC1CRT3	在高范围内的 IDAC1 (7 位) 输出电流	275	-	330	LSB = 2.4 $\mu\text{A}$ (典型值)
SID314C	IDAC1CRT12	在低范围和 2X 模式下的 IDAC1 (7 位) 输出电流	8	-	10.5	LSB = 37.5 nA (典型 值)，2X 输出阶段
SID314D	IDAC1CRT22	在中等范围和 2X 模式下的 IDAC1 (7 位) 输出电流	69	-	82	LSB = 300 nA (典型 值)，2X 输出阶段
SID314E	IDAC1CRT32	在高范围和 2X 模式下的 IDAC1 (7 位) 输出电流	540	-	660	LSB = 2.4 nA (典型 值)，2X 输出阶段
SID315	IDAC2CRT1	在低范围内的 IDAC2 (7 位) 输出电流	4.2	-	5.2	LSB = 37.5 nA (典型值)
SID315A	IDAC2CRT2	在中等范围内的 IDAC2 (7 位) 输出电流	34	-	41	LSB = 300 nA (典型值)
SID315B	IDAC2CRT3	在高范围内的 IDAC2 (7 位) 输出电流	275	-	330	LSB = 2.4 $\mu\text{A}$ (典型值)
SID315C	IDAC2CRT12	在低范围内的 IDAC2 (7 位) 输出电流，2X 模式	8	-	10.5	LSB = 37.5 nA (典型 值)，2X 输出阶段



表 14. CSD 和 IDAC 的规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	详情 / 条件
SID315D	IDAC2CRT22	在高范围内的 IDAC2 (7 位) 输出电流, 2X 模式	69	-	82	LSB = 300 nA (典型值), 2X 输出阶段
SID315E	IDAC2CRT32	在高范围内的 IDAC2 (7 位) 输出电流, 2X 模式	540	-	660	LSB = 2.4 μA (典型值), 2X 输出阶段
SID315F	IDAC3CRT13	在低范围内的 IDAC (8 位) 输出电流	8	-	10.5	LSB = 37.5 nA (典型值)
SID315G	IDAC3CRT23	在中等范围内的 IDAC (8 位) 输出电流	69	-	82	LSB = 300 nA (典型值)
SID315H	IDAC3CRT33	在高范围内的 IDAC (8 位) 输出电流	540	-	660	LSB = 2.4 μA (典型值)
SID320	IDACOFFSET	所有输入为零	-	-	1	由源电流或灌电流设置的极性
SID321	IDACGAIN	满量程错误减去偏移	-	-	±10	
SID322	IDACMISMATCH1	IDAC1 和 IDAC2 在低功耗模式下的差异	-	-	9.2	LSB = 37.5 nA (典型值)
SID322A	IDACMISMATCH2	IDAC1 和 IDAC2 在中等功耗模式下的差异	-	-	4.6	LSB = 300 nA (典型值)
SID322B	IDACMISMATCH3	IDAC1 和 IDAC2 在高功耗模式下的差异	-	-	2.3	LSB = 2.4 μA (典型值)
SID323	IDACSET8	8 位 IDAC 达到 0.5 LSB 所需的建立时间	-	-	10	满量程跃变。无外部负载。
SID324	IDACSET7	7 位 IDAC 达到 0.5 LSB 所需的建立时间	-	-	10	满量程跃变。无外部负载。
SID325	CMOD	外部调制器电容	-	2.2	-	5 V 的额定电压, X7R 或 NPO 电容。

表 15. 10 位 CapSense ADC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SIDA94	A_RES	分辨率	-	-	10	位	每毫秒需要自动清零
SIDA95	A_CHNLS_S	单端通道数量	-	-	16		由 AMUX 总线定义
SIDA97	A-MONO	单调性	-	-	-	是	
SIDA98	A_GAINERR	增益误差	-	-	TBD	%	
SIDA99	A_OFFSET	输入偏移电压	-	-	TBD	mV	
SIDA100	A_ISAR	电流消耗	-	-	TBD	mA	
SIDA101	A_VINS	单端输入电压范围	VSSA	-	VDDA	V	
SIDA103	A_INRES	输入电阻	-	2.2	-	KΩ	
SIDA104	A_INCAP	输入电容	-	20	-	pF	
SIDA106	A_PSRR	电源抑制比	TBD	-	-	dB	
SIDA107	A_TACQ	样本采集时间	-	1	-	μs	
SIDA108	A_CONV8	转换速率为 Fhclk/(2 <sup>N</sup> (N+2)) 时 8 位分辨率的转换时间时钟频率为 48 MHz	-	-	21.3	μs	不包括采集时间。等于 44.8 ksps (包括采集时间)。
SIDA108A	A_CONV10	转换速率为 Fhclk/(2 <sup>N</sup> (N+2)) 时 10 位分辨率的转换时间时钟频率为 48 MHz	-	-	85.3	μs	不包括采集时间。等于 11.6 ksps (包括采集时间)。
SIDA109	A_SND	信噪比和失真比 (SINAD)	TBD	-	-	dB	

表 15. 10 位 CapSense ADC 规范 (续)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SIDA110	A_BW	无混叠输入带宽	-	-	22.4	KHz	8 位分辨率
SIDA111	A_INL	在 1 ksps 时的积分非线性	-	-	2	LSB	VREF = 2.4 V 或更高值
SIDA112	A_DNL	在 1 ksps 时的微分非线性	-	-	1	LSB	

数字外设

定时器 / 计数器 / 脉宽调制器 (TCPWM)

表 16. TCPWM 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID.TCPWM.1	ITCPWM1	频率为 3 MHz 时的模块电流消耗	-	-	45	μA	所有模式 (TCPWM)
SID.TCPWM.2	ITCPWM2	频率为 12 MHz 时的模块电流消耗	-	-	155		所有模式 (TCPWM)
SID.TCPWM.2A	ITCPWM3	频率为 48 MHz 时的模块电流消耗	-	-	650		所有模式 (TCPWM)
SID.TCPWM.3	TCPWM <sub>FREQ</sub>	工作频率	-	-	F <sub>c</sub>	MHz	F <sub>c</sub> max = CLK_SYS 最大值 = 48 MHz
SID.TCPWM.4	TPWM <sub>ENEXT</sub>	输入触发脉冲宽度	2/F <sub>c</sub>	-	-	ns	对于所有触发事件 [7]
SID.TCPWM.5	TPWM <sub>EXT</sub>	输出触发脉冲宽度	2/F <sub>c</sub>	-	-		上溢、下溢和 CC (计数值等于比较值) 输出的最小宽度
SID.TCPWM.5A	TC <sub>RES</sub>	计数器的分辨率	1/F <sub>c</sub>	-	-		连续计数间的最短时间
SID.TCPWM.5B	PWM <sub>RES</sub>	PWM 分辨率	1/F <sub>c</sub>	-	-		PWM 输出的最小脉宽
SID.TCPWM.5C	Q <sub>RES</sub>	正交输入分辨率	1/F <sub>c</sub>	-	-		正交相位输入间的最小 脉冲宽度

I<sup>2</sup>C

表 17. 固定 I<sup>2</sup>C 直流规范 [8]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID149	I <sub>I2C1</sub>	频率为 100 KHz 时的模块电流消耗	-	-	50	μA	-
SID150	I <sub>I2C2</sub>	频率为 400 KHz 时的模块电流消耗	-	-	135		-
SID151	I <sub>I2C3</sub>	在 1 Mbps 时的模块电流消耗	-	-	310		-
SID152	I <sub>I2C4</sub>	在深度睡眠模式下使能 I <sup>2</sup> C	-	-	1.4		

表 18. 固定的 I<sup>2</sup>C 交流规范 [8]

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID153	F <sub>I2C1</sub>	比特率	-	-	1	Mbps	-

注释:

- 根据选择的工作模式，触发事件可以为：Stop、Start、Reload、Count、Capture 或 Kill。
- 由表征保证。

表 19. SPI 直流规范<sup>[9]</sup>

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID163	ISPI1	比特率为 1 Mbps 时的模块电流消耗	-	-	360	μA	-
SID164	ISPI2	比特率为 4 Mbps 时的模块电流消耗	-	-	560		-
SID165	ISPI3	比特率为 8 Mbps 时的模块电流消耗	-	-	600		-

表 20. SPI 交流规范<sup>[9]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID166	FSPI	SPI 工作频率（主设备；6X 过采样）	-	-	8	MHz	SID166
<b>SPI 主设备模式的固定交流规范</b>							
SID167	TDMO	SClock 驱动沿后的 MOSI 有效时间	-	-	15	ns	-
SID168	TDSI	SClock 捕获沿前的 MISO 有效时间	20	-	-		全时钟、MISO 推迟采样
SID169	THMO	先前的 MOSI 数据保持时间	0	-	-		表示从设备捕获边沿
<b>SPI 从设备模式的固定交流规范</b>							
SID170	TDMI	SClock 捕获沿前的 MOSI 有效时间	40	-	-	ns	-
SID171	TDSO	SClock 驱动沿后的 MISO 有效时间	-	-	42 + 3*Tcpu		T <sub>CPU</sub> = 1/F <sub>CPU</sub>
SID171A	TDSO_EXT	Sclock 驱动沿到 MISO 有效的的时间（在外部时钟模式下）	-	-	48		-
SID172	THSO	先前的 MISO 数据保持时间	0	-	-		-
SID172A	TSELSSCK	从 SSEL 有效到第一个 SCK 有效沿的时间	-	-	100	ns	-

表 21. UART 直流规范<sup>[9]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID160	I <sub>UART1</sub>	在 100 Kbits/s 时的模块电流消耗	-	-	55	μA	-
SID161	I <sub>UART2</sub>	在 1000 Kbits/s 时的模块电流消耗	-	-	312	μA	-

表 22. UART 交流规范<sup>[9]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID162	F <sub>UART</sub>	比特率	-	-	1	Mbps	-

表 23. LCD 直接驱动直流规范<sup>[9]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID154	I <sub>LCDLOW</sub>	低功耗模式下的工作电流	–	5	–	μA	尺寸为 16 × 4 的小型段式 (Segment) 显示屏; 频率 = 50 Hz
SID155	C <sub>LDCAP</sub>	LCD 各个 Segment/Common 的电容	–	500	5000	pF	–
SID156	LCD <sub>OFFSET</sub>	长期段偏移	–	20	–	mV	–
SID157	I <sub>LCDOP1</sub>	LCD 系统工作电流 V <sub>bias</sub> = 5 V	–	2	–	mA	32 × 4 段, 频率为 50 Hz, 温度为 25 °C
SID158	I <sub>LCDOP2</sub>	LCD 系统工作电流 V <sub>bias</sub> = 3.3 V	–	2	–		32 × 4 段, 频率为 50 Hz, 温度为 25 °C

表 24. LCD 直接驱动器交流规范<sup>[9]</sup>

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID159	F <sub>LCD</sub>	LCD 帧率	10	50	150	Hz	–

注释:  
9. 由表征保证。

存储器

表 25. 闪存直流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID173	V <sub>PE</sub>	擦除和编程电压	1.71	–	5.5	V	–

表 26. 闪存交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID174	T <sub>ROWWRITE</sub> <sup>[10]</sup>	行（块）编写时间（擦除和编程）	–	–	20	ms	行（块）= 128 个字节
SID175	T <sub>ROWERASE</sub> <sup>[10]</sup>	行擦除时间	–	–	13		–
SID176	T <sub>ROWPROGRAM</sub> <sup>[10]</sup>	擦除后的行编程时间	–	–	7		–
SID178	T <sub>BULKERASE</sub> <sup>[10]</sup>	批量擦除时间（64 KB）	–	–	35		–
SID180 <sup>[11]</sup>	T <sub>DEVPROG</sub> <sup>[10]</sup>	器件总编程时间	–	–	7	秒	–
SID181 <sup>[11]</sup>	F <sub>END</sub>	闪存擦写次数	100 K	–	–	周期	–
SID182 <sup>[11]</sup>	F <sub>RET</sub>	闪存数据保持时间。T <sub>A</sub> ≤ 55 °C, 10 万次编程 / 擦除周期	20	–	–	年	–
SID182A <sup>[11]</sup>	–	闪存数据保持时间。T <sub>A</sub> ≤ 85 °C, 一万次编程 / 擦除周期	10	–	–		–
SID256	TWS48	频率为 48 MHz 时的等待状态数	2	–	–		CPU 从闪存执行
SID257	TWS24	频率为 24 MHz 时的等待状态数	1	–	–		CPU 从闪存执行

系统资源

上电复位（POR）

表 27. 上电复位（PRES）

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID.CLK#6	SR_POWER_UP	电源压摆率	1	–	67	V/ms	上电时
SID185 <sup>[11]</sup>	V <sub>RISEIPOR</sub>	上升触发电压	0.80	–	1.5	V	–
SID186 <sup>[11]</sup>	V <sub>FALLIPOR</sub>	下降触发电压	0.70	–	1.4		–

表 28. V<sub>CCD</sub> 的掉电检测（BOD）

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID190 <sup>[11]</sup>	V <sub>FALLPPOR</sub>	主动模式和睡眠模式下的 BOD 触发电压	1.48	–	1.62	V	–
SID192 <sup>[11]</sup>	V <sub>FALLDPSLP</sub>	深度睡眠模式下的 BOD 触发电压	1.11	–	1.5		–

注释:

- 10. 可能需要最多 20 毫秒来写入闪存。在这段时间内请勿复位器件，否则会中止闪存操作并且不能保证该操作的完成。复位源包括 XRES 引脚、软件复位、CPU 锁存状态和特权冲突、不合适的电源电平以及看门狗。需要确保这些复位源不会无意被触发。
- 11. 由表征保证。

SWD 接口

表 29. SWD 接口规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID213	F_SWDCLK1	$3.3\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	-	-	14	MHz	SWDCLK $\leq$ CPU 时钟频率的 1/3
SID214	F_SWDCLK2	$1.71\text{ V} \leq V_{DD} \leq 3.3\text{ V}$	-	-	7		SWDCLK $\leq$ CPU 时钟频率的 1/3
SID215 <sup>[12]</sup>	T_SWDI_SETUP	$T = 1/f\text{ SWDCLK}$	$0.25 \cdot T$	-	-	ns	-
SID216 <sup>[12]</sup>	T_SWDI_HOLD	$T = 1/f\text{ SWDCLK}$	$0.25 \cdot T$	-	-		-
SID217 <sup>[12]</sup>	T_SWDO_VALID	$T = 1/f\text{ SWDCLK}$	-	-	$0.5 \cdot T$		-
SID217A <sup>[12]</sup>	T_SWDO_HOLD	$T = 1/f\text{ SWDCLK}$	1	-	-		-

内部主振荡器

表 30. IMO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID218	I <sub>IMO1</sub>	频率为 48 MHz 时的 IMO 工作电流	-	-	250	$\mu\text{A}$	-
SID219	I <sub>IMO2</sub>	频率为 24 MHz 时的 IMO 工作电流	-	-	180	$\mu\text{A}$	-

表 31. IMO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID223	F <sub>IMOTOL1</sub>	频率改为 24、32 和 48 MHz (经过校准后)	-	-	$\pm 2$	%	-
SID226	T <sub>STARTIMO</sub>	IMO 启动时间	-	-	7	$\mu\text{s}$	-
SID228	T <sub>JITRMSIMO2</sub>	在 24 MHz 时的均方根抖动时间	-	145	-	ps	-

内部低速振荡器

表 32. ILO 直流规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID231 <sup>[12]</sup>	I <sub>ILO1</sub>	ILO 工作电流	-	0.3	1.05	$\mu\text{A}$	-

表 33. ILO 交流规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID234 <sup>[12]</sup>	T <sub>STARTILO1</sub>	ILO 启动时间	-	-	2	ms	-
SID236 <sup>[12]</sup>	T <sub>ILODUTY</sub>	ILO 占空比	40	50	60	%	-
SID237	F <sub>ILOTRIM1</sub>	ILO 频率范围	20	40	80	kHz	-

注释:

12. 由表征保证。

表 34. 时钟晶体振荡器 (WCO) 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID398	FWCO	晶振频率	-	32.768	-	kHz	
SID399	FTOL	频率容限	-	50	250	ppm	晶振的精度为 20 ppm。
SID400	ESR	等效串联电阻	-	50	-	kΩ	
SID401	PD	驱动电平	-	-	1	μW	
SID402	TSTART	启动时间	-	-	500	ms	
SID403	CL	晶振负载电容	6	-	12.5	pF	
SID404	C0	晶振并联电容	-	1.35	-	pF	
SID405	IWCO1	工作电流 (高功耗模式下)	-	-	8	uA	
SID406	IWCO2	工作电流 (低功耗模式下)	-	-	1	uA	

表 35. 外部时钟规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID305 <sup>[13]</sup>	ExtClkFreq	外部时钟输入频率	0	-	48	MHz	-
SID306 <sup>[13]</sup>	ExtClkDuty	占空比; 在 V <sub>DD/2</sub> 电压下测量	45	-	55	%	-

表 36. 模块规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID262 <sup>[13]</sup>	T <sub>CLKSWITCH</sub>	系统时钟源的切换时间	3	-	4	周期	-

表 37. PRGIO 接通时间 (旁路模式下会有延迟)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详情 / 条件
SID252	PRG_BYPASS	旁路模式下由 PRGIO 引起的最长延迟时间	-	-	1.6	ns	PRGIO 的注册品牌为“Smart I/O” (正在申请中)

注释:

13. 由表征保证。



### 订购信息

下表显示了 PSoC 4100S 系列的器件型号。

类别	MPN	特性											封装					
		CPU 的最大速度 (MHz)	闪存 (KB)	SRAM (KB)	运算放大器 (CTBm)	CSD	12 位 SAR ADC	ADC 采样率	低功耗比较器	TCPWM 模块	SCB 模块	智能 I/O 引脚 (智能 I/O)	GPIO	35-WLCSP	32-QFN	40-QFN	48-TQFP	
4124	CY8C4124FNI-S403	24	16	4	2	0	0	-	2	5	2	8	31	X	-	-	-	
	CY8C4124FNI-S413	24	16	4	2	1	0	-	2	5	2	16	31	X	-	-	-	
	CY8C4124LQI-S412	24	16	4	2	1	0	-	2	5	2	16	27	-	X	-	-	
	CY8C4124LQI-S413	24	16	4	2	1	0	-	2	5	2	16	34	-	-	X	-	
	CY8C4124AZI-S413	24	16	4	2	1	0	-	2	5	2	16	36	-	-	-	X	
	CY8C4124FNI-S433	24	16	4	2	1	1	806 ksps	2	5	2	16	31	X	-	-	-	-
	CY8C4124LQI-S432	24	16	4	2	1	1	806 ksps	2	5	2	16	27	-	X	-	-	
	CY8C4124LQI-S433	24	16	4	2	1	1	806 ksps	2	5	2	16	34	-	-	X	-	
	CY8C4124AZI-S433	24	16	4	2	1	1	806 ksps	2	5	2	16	36	-	-	-	X	
4125	CY8C4125FNI-S423	24	32	4	2	0	1	806 ksps	2	5	2	16	31	X	-	-	-	
	CY8C4125LQI-S422	24	32	4	2	0	1	806 ksps	2	5	2	16	27	-	X	-	-	
	CY8C4125LQI-S423	24	32	4	2	0	1	806 ksps	2	5	2	16	34	-	-	X	-	
	CY8C4125AZI-S423	24	32	4	2	0	1	806 ksps	2	5	2	16	36	-	-	-	X	
	CY8C4125FNI-S413	24	32	4	2	1	0	-	2	5	2	16	31	X	-	-	-	
	CY8C4125LQI-S412	24	32	4	2	1	0	-	2	5	2	16	27	-	X	-	-	
	CY8C4125LQI-S413	24	32	4	2	1	0	-	2	5	2	16	34	-	-	X	-	
	CY8C4125AZI-S413	24	32	4	2	1	0	-	2	5	2	16	36	-	-	-	X	
	CY8C4125FNI-S433	24	32	4	2	1	1	806 ksps	2	5	2	16	31	X	-	-	-	
	CY8C4125LQI-S432	24	32	4	2	1	1	806 ksps	2	5	2	16	27	-	X	-	-	
	CY8C4125LQI-S433	24	32	4	2	1	1	806 ksps	2	5	2	16	34	-	-	X	-	
CY8C4125AZI-S433	24	32	4	2	1	1	806 ksps	2	5	2	16	36	-	-	-	X		
4146	CY8C4146FNI-S423	48	64	8	2	0	1	1 Msps	2	5	3	16	31	X	-	-	-	
	CY8C4146LQI-S422	48	64	8	2	0	1	1 Msps	2	5	3	16	27	-	X	-	-	
	CY8C4146LQI-S423	48	64	8	2	0	1	1 Msps	2	5	3	16	34	-	-	X	-	
	CY8C4146AZI-S423	48	64	8	2	0	1	1 Msps	2	5	3	16	36	-	-	-	X	
	CY8C4146FNI-S433	48	64	8	2	1	1	1 Msps	2	5	3	16	31	X	-	-	-	
	CY8C4146LQI-S432	48	64	8	2	1	1	1 Msps	2	5	3	16	27	-	X	-	-	
	CY8C4146LQI-S433	48	64	8	2	1	1	1 Msps	2	5	3	16	34	-	-	X	-	
CY8C4146AZI-S433	48	64	8	2	1	1	1 Msps	2	5	3	16	36	-	-	-	X		

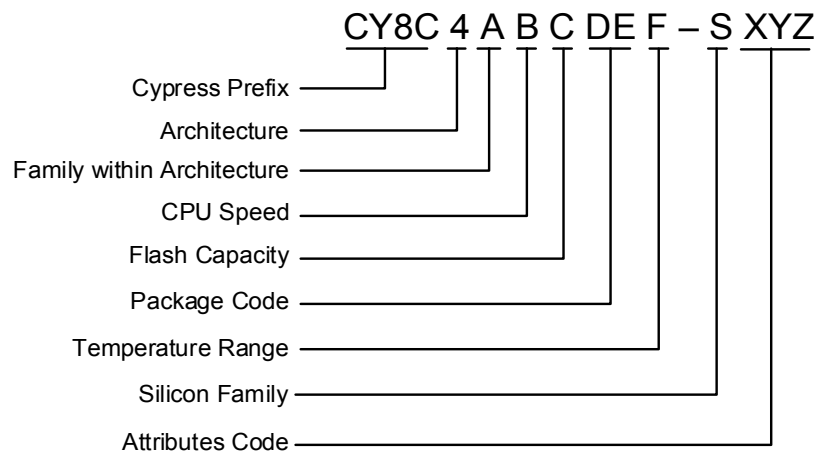
上表中所用的名称是基于以下的器件编号常规:

字段	描述	值	含义
CY8C	赛普拉斯字首		
4	架构	4	PSoC 4
A	系列	0	4000 系列
B	CPU 速度	2	24 MHz
		4	48 MHz
C	闪存容量	4	16 KB
		5	32 KB
		6	64 KB
		7	128 KB
DE	封装代码	AX	TQFP (间距为 0.8 mm)
		AZ	TQFP (间距为 0.5 mm)
		LQ	QFN
		PV	SSOP
		FN	CSP
F	温度范围	I	工业级
S	芯片系列	N/A	PSoC 4A, PSoC 4A-S2
		M	PSoC 4A-M
		L	PSoC 4A-L
		BL	PSoC 4A-BLE
XYZ	属性代码	000-999	在个别系列中的功能集代码

下面是一个器件型号示例:

### Example

4: PSoC 4  
1: 4100 Family  
4: 48 MHz  
5: 32 KB  
AZ: TQFP  
I: Industrial



## 封装

PSoC 4100S 适用于 48 引脚 TQFP、40 引脚 QFN、32 引脚 QFN 和 35 球形焊盘 WLCSP 封装。  
封装尺寸和赛普拉斯的型号如下表所示。

表 38. 封装列表

规范 ID#	封装	描述	封装 DWG 编号
BID20	48 引脚 TQFP	7 × 7 × 1.4 mm 高度 (引脚间距为 0.5 mm)	51-85135
BID27	40 引脚 QFN	6 × 6 × 0.6 mm 高度 (引脚间距为 0.4 mm)	001-80659
BID34A	32 引脚 QFN	5 X 5 X 0.6 mm 高度 (引脚间距为 0.45mm)	001-42168
BID34D	35 球形焊盘 WLCSP	TBD	TBD

表 39. 封装的热特性

参数	描述	封装	最小值	典型值	最大值	单位
T <sub>A</sub>	工作环境温度		-40	25	85	°C
T <sub>J</sub>	工作结温		-40	-	100	°C
T <sub>JA</sub>	封装 θ <sub>JA</sub>	48 引脚 TQFP	-	TBD	-	°C/Watt
T <sub>JC</sub>	封装 θ <sub>JC</sub>	48 引脚 TQFP	-	TBD	-	°C/Watt
T <sub>JA</sub>	封装 θ <sub>JA</sub>	40 引脚 QFN	-	TBD	-	°C/Watt
T <sub>JC</sub>	封装 θ <sub>JC</sub>	40 引脚 QFN	-	TBD	-	°C/Watt
T <sub>JA</sub>	封装 θ <sub>JA</sub>	32 引脚 QFN	-	TBD	-	°C/Watt
T <sub>JC</sub>	封装 θ <sub>JC</sub>	32 引脚 QFN	-	TBD	-	°C/Watt
T <sub>JA</sub>	封装 θ <sub>JA</sub>	35 球形焊盘 WLCSP	-	TBD	-	°C/Watt
T <sub>JC</sub>	封装 θ <sub>JC</sub>	35 球形焊盘 WLCSP	-	TBD	-	°C/Watt

表 40. 回流焊峰值温度

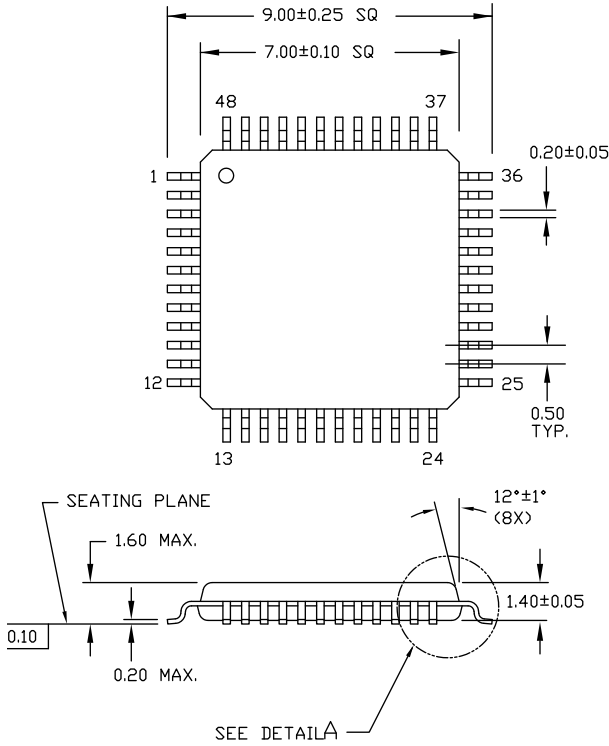
封装	最高峰值温度	峰值温度下的最长时间
全部	260 °C	30 秒

表 41. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-020

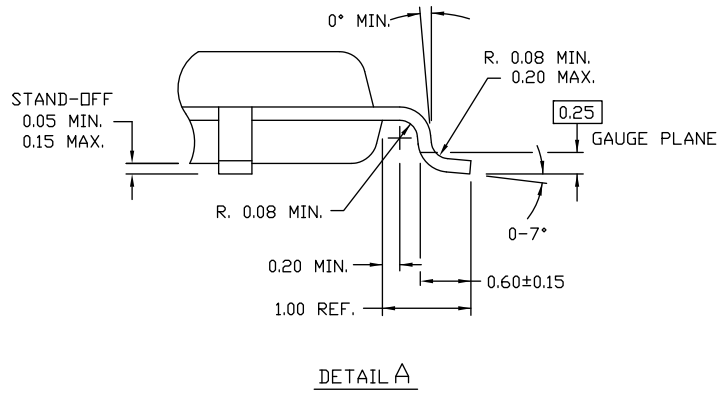
封装	MSL
全部	MSL 3

封装图

图 6. 48 引脚 TQFP 封装外形



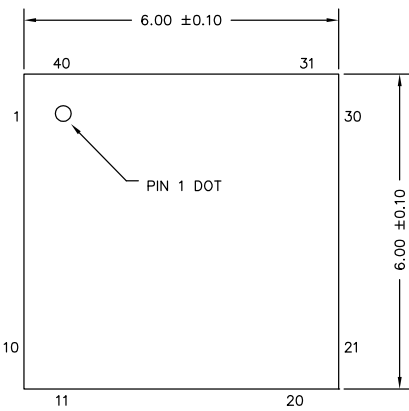
DIMENSIONS ARE IN MILLIMETERS



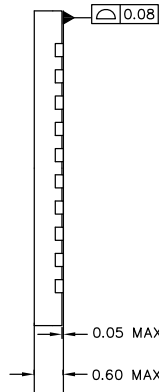
51-85135 \*C

图 7. 40 引脚 QFN 封装外形

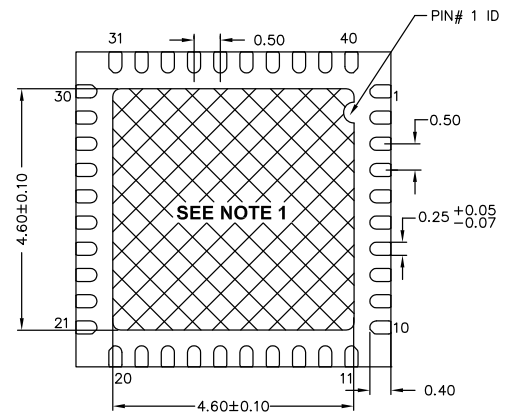
TOP VIEW




SIDE VIEW



BOTTOM VIEW

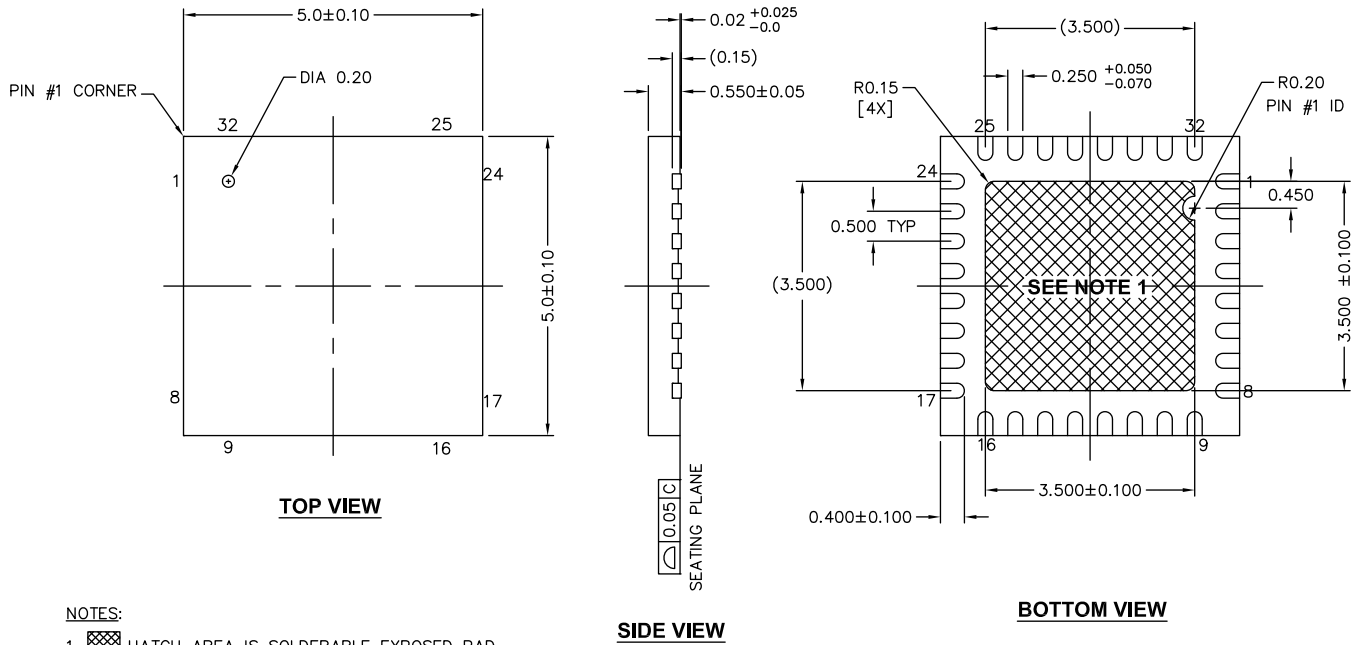


NOTES:

1.  HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT: 68 ±2 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-80659 \*A

图 8. 32 引脚 QFN 封装外形



001-42168 \*E

图 9. 35 球形焊盘 WLCSP 尺寸

待定

## 缩略语

表 42. 本文中使用的缩略语

缩略语	描述
abus	模拟局部总线
ADC	模数转换器
AG	模拟全局总线
AHB	AMBA（先进的微控制器总线结构）高性能总线，它是一种 ARM 数据传输总线
ALU	算术逻辑单元
AMUXBUS	模拟复用器总线
API	应用编程接口
APSR	应用编程状态寄存器
ARM <sup>®</sup>	高级 RISC 机器，它是一种 CPU 架构
ATM	自动 Thump 模式
BW	带宽
CAN	控制器区域网络，它是一种通信协议
CMRR	共模抑制比
CPU	中央处理单元
CRC	循环冗余校验，它是一种校验错误的协议
DAC	数模转换器，另请参见 IDAC、VDAC
DFB	数字滤波器模块
DIO	数字输入 / 输出，GPIO 仅具有数字功能，无模拟功能。请参见 GPIO。
DMIPS	Dhrystone 每秒百万条指令
DMA	直接存储器访问，另请参见 TD
DNL	微分非线性，另请参见 INL
DNU	请勿使用
DR	端口写入数据寄存器
DSI	数字系统互连
DWT	数据观察点和跟踪
ECC	纠错码
ECO	外部晶体振荡器
EEPROM	电可擦除可编程只读存储器
EMI	电磁干扰
EMIF	外部存储器接口
EOC	转换结束
EOF	帧结束
EPSR	执行程序状态寄存器
ESD	静电放电
ETM	嵌入式跟踪宏单元
FIR	有限脉冲响应，另请参见 IIR

表 42. 本文中使用的缩略语（续）

缩略语	描述
FPB	闪存修补和断点
FS	全速
GPIO	通用输入 / 输出，适用于 PSoC 引脚
HVI	高电压中断，另请参见 LVI、LVD
IC	集成电路
IDAC	电流 DAC，另请参见 DAC、VDAC
IDE	集成开发环境
I <sup>2</sup> C 或 IIC	互联集成电路，它是一种通信协议
IIR	无限脉冲响应，另请参见 FIR
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
INL	积分非线性，另请参见 DNL
I/O	输入 / 输出，另请参见 GPIO、DIO、SIO、USBIO
IPOR	初次上电复位
IPSR	中断程序状态寄存器
IRQ	中断请求
ITM	仪表跟踪宏单元
LCD	液晶显示器
LIN	本地互连网络，它是一种通信协议。
LR	链接寄存器
LUT	查找表
LVD	低压检测，另请参见 LVI
LVI	低压中断，另请参见 HVI
LVTTTL	低压晶体管 - 晶体管逻辑
MAC	乘法累加器
MCU	微控制器单元
MISO	主入从出
NC	无连接
NMI	不可屏蔽中断
NRZ	非归零
NVIC	嵌套向量中断控制器
NVL	非易失性锁存器，另请参见 WOL
opamp	运算放大器
PAL	可编程阵列逻辑，另请参见 PLD
PC	程序计数器
PCB	印刷电路板
PGA	可编程增益放大器
PHUB	外设集线器

表 42. 本文中使用的缩略语 (续)

缩略语	描述
PHY	物理层
PICU	端口中断控制单元
PLA	可编程逻辑阵列
PLD	可编程逻辑器件, 另请参见 PAL
PLL	锁相环
PMDD	封装材料声明数据手册
POR	上电复位
PRES	精密上电复位
PRS	伪随机序列
PS	端口读取数据寄存器
PSoC <sup>®</sup>	可编程片上系统
PSRR	电源抑制比
PWM	脉冲宽度调制器
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
RTC	实时时钟
RTL	寄存器传输语言
RTR	远程发送请求
RX	接收
SAR	逐次逼近寄存器
SC/CT	开关电容 / 连续时间
SCL	I <sup>2</sup> C 串行时钟
SDA	I <sup>2</sup> C 串行数据
S/H	采样和保持
SINAD	信噪和失真比
SIO	特殊输入 / 输出, 带高级功能的 GPIO。请参见 GPIO。
SOC	开始转换
SOF	帧的起始
SPI	串行外设接口, 它是一种通信协议
SR	斜率
SRAM	静态随机存取存储器
SRES	软件复位
SWD	串行线调试, 它是一种测试协议
SWV	单线浏览器
TD	传输描述符, 另请参见 DMA
THD	总谐波失真
TIA	互阻放大器
TRM	技术参考手册

表 42. 本文中使用的缩略语 (续)

缩略语	描述
TTL	晶体管 - 晶体管逻辑
TX	发送
UART	通用异步发射器接收器, 它是一种通信协议
UDB	通用数字模块
USB	通用串行总线
USBIO	USB 输入 / 输出, 用于连接至 USB 端口的 PSoC 引脚
VDAC	电压数模转换器, 另请参见 DAC、IDAC
WDT	看门狗定时器
WOL	一次性写锁存器, 另请参见 NVL
WRES	看门狗定时器复位
XRES	外部复位 I/O 引脚
XTAL	晶体



## 文档惯例

### 测量单位

表 43. 测量单位

符号	测量单位
°C	摄氏度
dB	分贝
fF	飞法
Hz	赫兹
KB	1024 个字节
kbps	每秒千位数
Khr	千小时
kHz	千赫兹
kΩ	千欧姆
ksps	每秒千次采样
LSB	最小显著位
Mbps	兆位数每秒
MHz	兆赫兹
MΩ	兆欧
Msps	每秒兆次采样
μA	微安
μF	微法
μH	微亨
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
nV	纳伏
Ω	欧姆
pF	皮法
ppm	百万分率
ps	皮秒
s	秒
sps	每秒样本数
sqrtHz	赫兹平方根
V	伏特

## 修订记录

标题描述: PSoC <sup>®</sup> 4: PSoC 4100S 系列数据手册可编程片上系统 (PSoC)				
文档编号: 002-10662				
版本	ECN	变更者	提交日期	变更描述
**	5094010	SCHC	02/03/2016	本文档版本号为 Rev**, 译自英文版 002-00122 Rev*C。

## 销售、解决方案和法律信息

### 全球销售和 design 支持

赛普拉斯公司具有一个由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。要想找到离您最近的办事处，请访问赛普拉斯所在地。

#### 产品

汽车级产品	<a href="http://cypress.com/go/automotive">cypress.com/go/automotive</a>
时钟与缓冲器	<a href="http://cypress.com/go/clocks">cypress.com/go/clocks</a>
接口	<a href="http://cypress.com/go/interface">cypress.com/go/interface</a>
照明与电源控制	<a href="http://cypress.com/go/powerpsoc">cypress.com/go/powerpsoc</a>
存储器	<a href="http://cypress.com/go/memory">cypress.com/go/memory</a>
PSoC	<a href="http://cypress.com/go/psoc">cypress.com/go/psoc</a>
触摸感应产品	<a href="http://cypress.com/go/touch">cypress.com/go/touch</a>
USB 控制器	<a href="http://cypress.com/go/USB">cypress.com/go/USB</a>
无线 / 射频	<a href="http://cypress.com/go/wireless">cypress.com/go/wireless</a>

#### PSoC<sup>®</sup> 解决方案

[psoc.cypress.com/solutions](http://psoc.cypress.com/solutions)  
PSoC 1 | PSoC 3 | PSoC 4 | PSoC 5LP

#### 赛普拉斯开发者社区

社区 | 论坛 | 博客 | 视频 | 培训

#### 技术支持

[cypress.com/go/support](http://cypress.com/go/support)

© 赛普拉斯半导体公司，2015-2016。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品内嵌的电路外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不会根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外，未经赛普拉斯明确的书面许可，不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于发生故障（包括运转异常）或失效可能会对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用于赛普拉斯软件许可协议的限制。