

dm 特長

■ 2.4 GHz 直接シーケンス スペクトル拡散 (DSSS) ラジオ トランシーバ

世界的な産業科学医療用 (ISM) 帯域 (2.400 GHz ~ 2.483 GHz) で動作

21 mA の動作電流 (-5 dBm で送信)

最大 +4 dBm の送信出力

最大 -97 dBm の受信感度

1 μ A 未満のスリープ電流

DSSS モードで最大 250 kbps のデータ転送レート、GFSK モードで最大 1 Mbps のデータ転送レート

少ない外部コンポーネント数

ATS (Auto Transaction Sequencer) - MCU の介入なし

フレーミング、長さ、CRC16、および自動 ACK

MCU / センサ用パワー マネージメント ユニットの (PMU)

高速な起動およびチャネルの高速な変更

独立した 16 バイトの送受信 FIFO

AutoRate - 動的なデータ転送速度での受信

RSSI (Received Signal Strength Indication)

スリープ モード中のシリアル周辺装置インタフェース (SPI) 制御

4 MHz SPI マイクロコントローラ インタフェース

バッテリー電圧監視回路

ボタン電池式アプリケーションに対応

動作電圧 1.8V ~ 3.6V

動作温度 0 ~ 70 °C

用途 (例)

ワイヤレス キーボードとマウス

ワイヤレス ゲームパッド

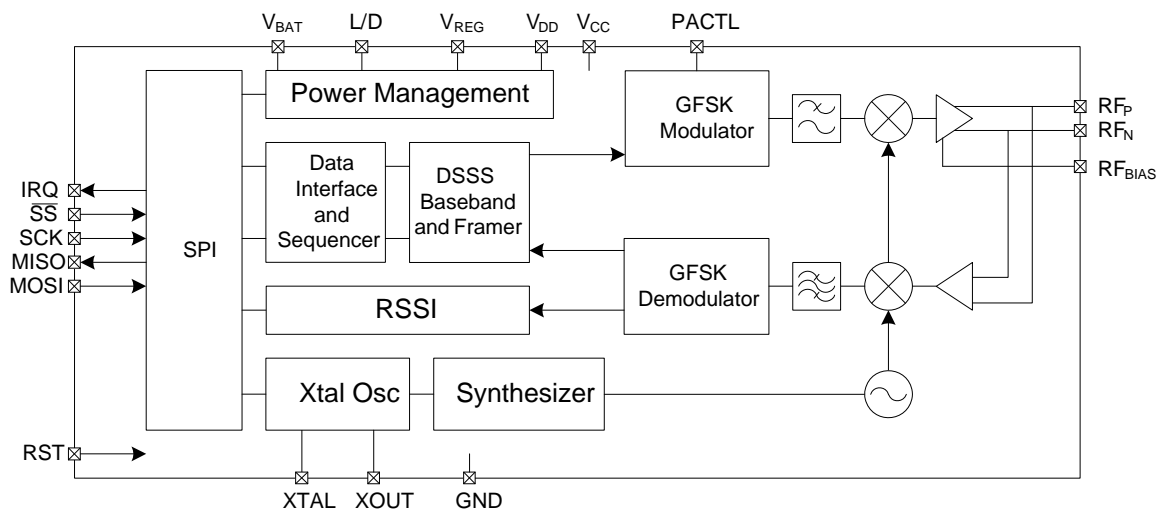
リモコン

玩具

アプリケーション サポート

開発ツール、参考デザイン、およびアプリケーション ノートについては、www.cypress.com にアクセスしてください。

ロジック ブロック図



ダイ情報

図 1. パッド図 - CYRF6936 ダイ

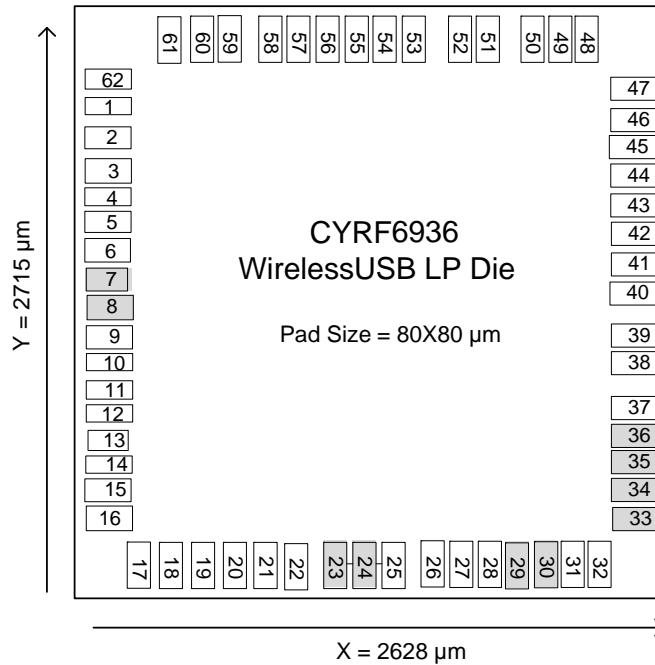


表 1. パッド定義

パッド番号	名前	X座標 (μm)	Y座標 (μm)	内容	種類	デフォルト	40 QFNピン番号
	GND	62.3	2301.54	GNDに接続	Pwr		E-pad
2	XTAL	62.3	2158.37	12 MHz クリスタル	I	I	1
3	GND	62.3	1993.91	GNDに接続	Pwr		E-pad
4	VCC	62.3	1757	VCC=2.4 ~ 3.6V。通常は VREG に接続	Pwr		3
5	GND	62.3	1606.47	GNDに接続	Pwr		E-pad
6	GND	62.3	1494.24	GNDに接続	Pwr		E-pad
7	NC	62.3	1399.23	予約済み - 未接続			
8	NC	62.3	1304.22	予約済み - 未接続			
9	GND	62.3	1209.15	GNDに接続	Pwr		E-pad
10	GND	62.3	1096.92	GNDに接続	Pwr		E-pad
11	VBAT1	62.3	946.4	VBAT=1.8 ~ 3.6V。主電源	Pwr		6
12	GND	62.3	796.49	GNDに接続	Pwr		12
13	VCC	62.3	646.58	VCC=2.4 ~ 3.6V。通常は VREG に接続	Pwr		7
14	GND	62.3	496.05	GNDに接続	Pwr		E-pad
15	VBAT2	62.3	345.53	VBAT=1.8 ~ 3.6V。主電源	Pwr		8
16	VBAT2	62.3	195.62	VBAT=1.8 ~ 3.6V。主電源	Pwr		8
17	RFBIAS	195.99	62.3	RFIO 1.8V リファレンス電圧	O	O	10
18	GND	339.17	62.3	GNDに接続	Pwr		E-pad
19	RFP	486.32	62.3	アンテナとの間で送受信される差動 RF 信号	I/O	I	11
20	GND	629.49	62.3	GNDに接続	Pwr		E-pad
21	RFN	772.67	62.3	アンテナとの間で送受信される差動 RF 信号			13
22	GND	867.68	62.3	GNDに接続	Pwr		E-pad

(つづき)

		μ	μ				
23	NC	1203.25	62.3	予約済み - 未接続			
24	NC	1303.26	62.3	予約済み - 未接続			
25	VCC	1396.27	62.3	VCC=2.4 ~ 3.6V。通常は VREG に接続	Pwr		16
26	GND	1590.96	62.3	GND に接続	Pwr		E-pad
27	GND	1703.19	62.3	GND に接続	Pwr		E-pad
28	GND	1798.2	62.3	GND に接続	Pwr		E-pad
29	NC	1893.21	62.3	予約済み - 未接続			
30	NC	1988.22	62.3	予約済み - 未接続			
31	RESV	2119.1	62.3	GND に接続する必要あり	I		19
32	GND	2262.27	62.3	GND に接続	Pwr		E-pad
33	NC	2565.71	304.14	予約済み - 未接続			
34	NC	2565.71	441.87	予約済み - 未接続			
35	NC	2565.71	543.9	予約済み - 未接続			
36	NC	2565.71	681.63	予約済み - 未接続			
37	GND	2565.71	824.99	GND に接続	Pwr		E-pad
38	GND	2565.71	1266.11	GND に接続	Pwr		E-pad
39	GND	2565.71	1414.32	GND に接続	Pwr		E-pad
40	SS	2565.71	1738.26	SPI イネーブル、アクティブ LOW アサート。転送をイネーブルにし、フレーミングする。	I	I	24
41	SCK	2565.71	1853.82	SPI クロック	I	I	25
42	IRQ	2565.71	1969.38	割り込み出力 (アクティブ HIGH または LOW にコンフィグレーション可能) または GPIO	I/O	O	26
43	MOSI	2565.71	2084.94	SPI データ入力ピン (マスタ アウト スレーブ イン) または SDAT	I/O	I	27
44	GND	2565.71	2179.98	GND に接続	Pwr		E-pad
45	MISO	2565.71	2275.02	SPI データ出力ピン (マスタ イン スレーブ アウト) または GPIO (SPI 3 ピン モードで)。SPI 3 ピン =0 で SS がデアサートされた場合はトライステート	I/O	Z	28
46	XOUT	2565.71	2390.58	バッファ付きの 0.75、1.5、3、6、または 12 MHz クロック、PACTL、または GPIO。スリープ モードでトライステートに (GPIO ドライブ LOW としてコンフィグレーション)	I/O	O	29
47	PACTL	2565.71	2506.14	外部 PA 用制御信号、T/R スイッチ、または GPIO	I/O	O	30
48	VIO	2310.63	2652.71	I/O インタフェース電圧、1.8 ~ 3.6V	Pwr		33
49	VIO	2215.62	2652.71	I/O インタフェース電圧、1.8 ~ 3.6V	Pwr		33
50	RST	2120.61	2652.71	デバイスリセット。内部 102 KΩ プルダウン抵抗。0.45 μF コンデンサを介して VBAT に接続。ラジオへの初めての電源供給時に、RST=1 イベントが必要。それ以外の場合のラジオ制御レジスタの状態は不明。	I	I	34
51	GND	1941.48	2652.71	GND に接続	Pwr		E-pad
52	GND	1829.25	2652.71	GND に接続	Pwr		E-pad
53	VDD	1636.26	2652.71	1.8V ロジック レギュレータ用デカップリングピン。0.47 μF コンデンサを介して GND に接続。	Pwr		35
54	VDD	1541.25	2652.71	1.8V ロジック レギュレータ用デカップリングピン。0.47 μF コンデンサを介して GND に接続。	Pwr		35
55	GND	1446.24	2652.71	GND に接続	Pwr		E-pad

(つづき)

		μ	μ				
56	GND	901.1	2652.71	GND に接続	Pwr		E-pad
57	L, D	805.09	2652.71	使用時には PMU インダクタ/ダイオード接続。未使用時には GND に接続。	0		37
58	L, D	711.08	2652.71	使用時には PMU インダクタ/ダイオード接続。未使用時には GND に接続。	0		37
59	GND	483.62	2652.71	GND に接続	Pwr		E-pad
60	GND	388.61	2652.71	GND に接続	Pwr		E-pad
61	VBAT0	195.62	2652.71	VBAT=1.8 ~ 3.6V。主電源	Pwr		38
62	VREG	62.3	2452.07	PMU ブースト出力電圧フィードバック	Pwr		40

機能の概要

CYRF6936 IC は、アンテナ ワイヤレス モデムに対して、完全な WirelessUSB SPI を提供します。SoC は、世界中の 2.4 GHz ISM 周波数帯域で動作するワイヤレス デバイス リンクを実装するように設計されています。ETSI EN 301 489-1 V1.4.1、ETSI EN 300 328-1 V1.3.1 (ヨーロッパ)、FCC CFR 47 Part 15 (米国とカナダ連邦産業省)、および TELEC ARIB_T66_March, 2003 (日本) で定められている世界中の規約に準拠するシステムを対象としています。

SoC には、2.4 GHz、1 Mbps GFSK ラジオ トランシーバ、パケット データ バッファリング、パケット フレーマ、DSSS ベースバンド コントローラ、RSSI (Received Signal Strength Indication)、およびデータ転送とデバイス コンフィグレーションのための SPI インタフェースが含まれます。

ラジオ機能は 98 個の独立した 1 MHz チャンネルに対応しています (地域によっては、これらのチャンネルのうち一部の使用が法令によって制限されている場合があります)。

ベースバンドは、DSSS 拡散/逆拡散、パケットの開始 (SOP)、パケットの終了 (EOP) 検出、および CRC16 の生成とチェックを実行します。また、有効なパケットを受信したときに確認応答 (ACK) を自動送信するようにベースバンドを構成することもできます。

受信モード時に、パケット フレーミングが有効になっている場合、デバイスはサポートされているビット レートで送信されたデータを常に受信できます。これにより、デバイスによってデータ転送速度が異なる混合レート システムの実装が可能になります。また、これによって動的なデータ転送速度を持つシステムの実装も可能になります。つまり、短距離または低から中程度の干渉環境あるいはその両方で高いデータ転送速度を使用し、長距離または高い干渉環境あるいはその両方で、低いデータ転送速度に変更します。

さらに、CYRF6936 IC にはパワー マネージメント ユニット (PMU) が搭載され、デバイスを 1.8V ~ 3.6V の範囲のバッテリー電圧に直接接続できます。PMU は、デバイスが必要とする電源電圧が得られるようにバッテリーからの電圧を調整するほか、外部デバイスに電源を供給することもできます。

データ送信モード

SoC は、次の 4 つの異なるデータ送信モードをサポートしています。

GFSK モード: DSSS を使用せずに 1 Mbps でデータを送信します。

8DR モードでは、送信される派生コード シンボルごとに 8 ビットがエンコードされます。

DDR モードでは、送信される派生コード シンボルごとに 2 ビットがエンコードされます。

SDR モードでは、送信される派生コード シンボルごとに 1 ビットがエンコードされます。

64 チップと 32 チップの両方の疑似雑音 (PN) コードがサポートされています。4 つのデータ送信モードは、SOP 後のデータに適用されます。特に、長さ、データ、および CRC16 はすべて同じモードで送信されます。一般的にどの環境でも、データ転送速度が低いほどパケット誤り率が低くなります。

リンク層モード

SOP

パケットは、2 シンボルの SoP マーカで始まります。これは、GFSK と 8DR モードでは必須ですが、DDR モードではオプションであり、SDR モードではサポートされていません。フレーミングがディスエーブルにされている場合、2 つの連続する相関関係が検出されるたびに、SOP イベントの発生が推測されます。SOP に使用される SOP_CODE_ADR コードは、パケットの「本体」に使用されるコードとは異なり、必要であれば、別の長さにすることもできます。SOP は、リンクの両側で同じ長さにコンフィグレーションする必要があります。

長さ

パケットの終了 (EOP) の検出には、2 つのオプションがあります。SOP がイネーブルにされている場合、長さフィールドもイネーブルにする必要があります。GFSK と 8DR では、長さフィールドをイネーブルにしなければなりません。これは SOP シンボルに続く、最初の 8 ビットであり、ペイロード データ転送速度で送信されます。長さフィールドがイネーブルにされている場合、長さフィールドで定義されているバイト数および CRC16 用の 2 バイトを受信すると、EoP 条件が推測されます。長さフィールドを使用する代わりに、連続する非相関関係が、コンフィグレーション可能な回数発生した場合に、EOP 条件を推測することもできます。このオプションは GFSK モードでは使用できず、SDR モードの使用時にのみ推奨されます。

CRC16

16 ビットの CRC16 を各パケットに追加するようにデバイスをコンフィグレーションすることができます。CRC16 は USB CRC 多項式を使用し、さらにシードがプログラミング可能です。イネーブルにされている場合、レシーバは、ペイロード データに対して計算された CRC16 を、CRC16 フィールドで受信した値と比較して検証します。CRC16 計算に対するシード値はコンフィグレーション可能であり、送信される CRC16 は、ロードされたシード値またはシード値 0 のいずれかを使用して計算できます。受信したデータ CRC16 は、コンフィグレーションされたシード値と 0 の CRC16 シード値の両方と比較されます。

CRC16 は次のエラーを検出します。

誤りのある 1 つのビット。

誤りのある 2 つのビット (どれだけ離れているか、どのコラムであるかなどに関係なく)。

誤りのある奇数個のビット (場所に関係なく)。

チェックサム自体などのバースト誤り。

6 ページの図 2 は、SOP、CRC16、および長さフィールドがイネーブルにされているパケットの例、また 6 ページの図 3 は、標準の ACK パケットを示しています。

図2. パケット形式の例

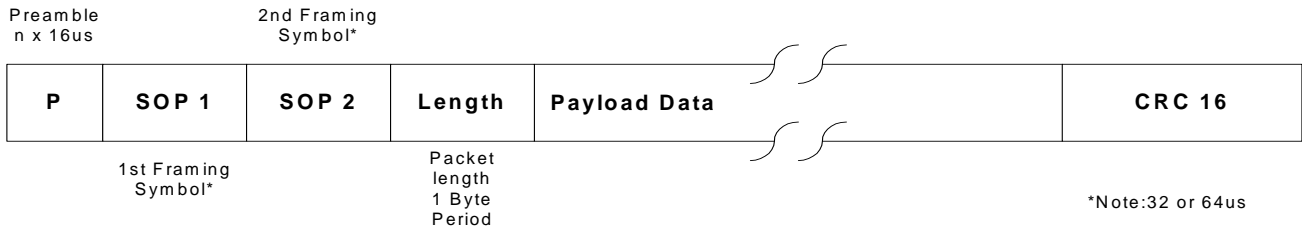
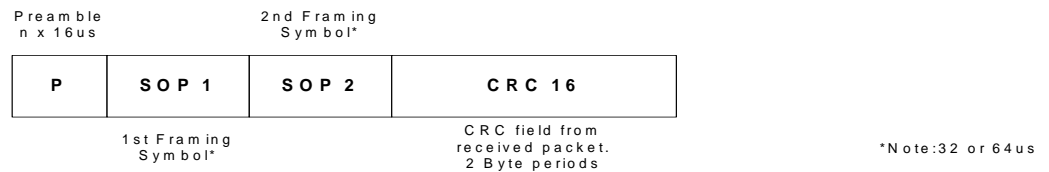


図3. ACK パケット形式の例



パケットバッファ

用します。送信用と受信用にそれぞれ1つずつあります。

送信バッファにより、16バイトまでのペイロードデータを含むパケット全体を、SPIの1回のバーストトランザクションでロードすることが可能になります。このパケットは、それ以上のMCU介入なしに送信されます。同様に、受信バッファにより、パケットの受信が完了するまでファームウェアによる介入を必要とすることなく、16バイトまでのペイロードデータを含むパケット全体を受信することが可能になります。

CYRF6936 ICは、255バイトまでのパケットをサポートしています。ただし、実際の最大パケット長は、リンクの両側のクロック精度およびデータモードによって変わります。MCUが送信バッファおよび受信バッファをFIFOとして使用できるように、割り込みが用意されています。16バイトより長いパケットを送信する場合、MCUはまず16バイトをロードし、データの送信によってバッファ内にスペースが空くと、さらにバイトを追加します。同様に、16バイトより長いパケットの受信時には、オーバフローを防ぐために、MCUはパケットの受信中に、受信したデータをFIFOから定期的に取り出す必要があります。

ATS (Auto Transaction Sequencer)

送信モードに切り替える

送信バッファ内のパケットを送信する

受信モードに遷移し、ACKパケットを待つ

ACKパケットの受信時またはタイムアウト期間の終了時に、トランザクション終了状態に遷移する

同様に、トランザクションモードでの受信時には、デバイスは自動的に次の動作を実行します。

受信モードで、受信すべき有効なパケットを待つ

送信モードに遷移し、ACKパケットを送信する

トランザクション終了状態に遷移する（次のパケットを待機するために受信モードに遷移するなど）

パケットバッファの内容は、ACKパケットの送受信によって影響されません。

いずれの場合も、パケットトランザクション全体が、MCUファームウェアの動作の必要なく実行されます（16バイト以下のパケットが使用されていれば）。データを送信するには、MCUは送信するデータパケットをロードし、長さを設定し、TX GOビットをセットする必要があります。同様に、トランザクションモードでのパケットの受信時には、パケットの受信を示す割り込み要求に応じて、ファームウェアは完全に受信したパケットを取り出す必要があります。

データ転送速度

CYRF6936 IC は、上記のセクションで解説した PN コード長とデータ送信モードを組み合わせるにより、次のデータ転送速度をサポートします。

- 1000 kbps (GFSK)
- 250 kbps (32 チップ 8DR)
- 125 kbps (64 チップ 8DR)
- 62.5 kbps (32 チップ DDR)
- 31.25 kbps (64 チップ DDR)
- 15.625 kbps (64 チップ SDR)

2.4 GHz ラジオ

ラジオ トランシーバは、出力、範囲、堅牢性が最適化された、デュアル変換低 IF アーキテクチャです。ラジオはチャネル整合フィルタの採用により、干渉が存在しても、高い性能を実現します。内蔵されたパワー アンプ (PA) は最大 +4 dBm の送信出力を提供し、また出力範囲は 7 段階で制御できます (表 2)。RF 出力が抑えられるため、デバイスの供給電流も抑えられます。

表 2. 内蔵 PA 出力段階表^[1]

PA 設定	標準出力 (dBm)
	-
	-
	-
	-
	-
	-
	-

周波数シンセサイザ

送信または受信を開始する前に、周波数シンセサイザを調整する必要があります。調整時間はチャネルによって異なります。最大調整時間が 100 μ s の高速チャネルが 25 個用意されています。

(調整時間が 100 μ s 未満の)「高速チャネル」は 2 つおきに存在し、0 から始まって 72 を含みます (つまり、0、3、6、9…69、72)。

ベースバンドとフレーム

パケットバッファとラジオ コンフィグレーションレジスタ

レジスタ指定します (CYWUSB6934 と同様に)。コンフィグレーション レジスタにより、DSSS PN コード、データ転送速度、動作モード、割り込みマスク、割り込みステータスなどのコンフィグレーションが可能になります。

SPI インタフェース

CYRF6936 IC は、アプリケーション MCU と 1 台以上のスレーブ デバイス (CYRF6936 を含む) との間の通信をサポートする SPI インタフェースを備えています。SPI インタフェースは、4 ピンまたは 3 ピン インタフェースのいずれかを使用する、シングル バイトおよびマルチ バイトのシリアル転送をサポートします。SPI 通信インタフェースは、スレーブ選択 (\overline{SS})、シリアルクロック (SCK)、マスタアウト スレーブ イン (MOSI)、マスタ イン スレーブ アウト (MISO)、またはシリアル データ (SDAT) から構成されます。

SPI 通信は次のように解説できます。


方向 (ビット 7) = 「1」は SPI 書き込みトランザクションをイネーブルにします。「0」は SPI 読み取りトランザクションをイネーブルにします。

アドレス インクリメンタル (ビット 6) = 「1」は SPI 自動アドレス インクリメントをイネーブルにします。セットされると、バースト アクセス時に各データ バイトの最後でアドレス フィールドが自動的にインクリメントされます。セットされないと、同じアドレスがアクセスされます。

6 ビットのアドレス



8 ビットのデータ

デバイスが SCK ピン上でアプリケーション MCU から SCK を受信します。アプリケーション MCU からのデータが MOSI ピン上でシフト インされます。アプリケーション MCU に対するデータが MISO ピン上でシフトアウトされます。SPI 転送を開始するために、アクティブ LOW スレーブ選択 (\overline{SS}) ピンをアサートする必要があります。

アプリケーション MCU は、マルチ バイト トランザクションを使用して SPI データ転送を開始できます。最初のバイトはコマンド/アドレス バイトであり、それ以降のバイトは、8 ページの  に示すデータ バイトです。

SPI 通信インタフェースはバースト メカニズムを備えており、最初のバイトの後にデータ バイトを必要な数だけ続けることができます。バースト トランザクションは、スレーブ選択をデアサートする ($\overline{SS} = 1$) ことにより終了します。

SPI 通信インタフェースの単一読み取りシーケンスとバースト読み取りシーケンスを、8 ページの  と  にそれぞれ示します。

SPI 通信インタフェースの単一書き込みシーケンスとバースト書き込みシーケンスを、8 ページの  と  にそれぞれ示します。

このインタフェースは、オプションで、MISO と MOSI 機能を 1 つの双方向データ ピン (SDAT) に組み合わせることにより、3 ピン モードで動作させることもできます。3 ピン モードを使用する場合、MOSI がデータを送信しているとき以外は、ユーザ ファームウェアで MCU 上

注:

1. CYRF936-40LFXC パッケージ製品に対する標準データ。

の MOSI ピンがハイ インピーダンス状態であることを確認する必要があります。

デバイス レジスタは、一度に 1 バイトずつ書き込むか読み取ることも、インクリメントバーストモードを使用して 1 回の SPI トランザクションで複数の連続するレジスタ位置に書き込むか読み取ることもできます。1 バイトのコンフィグレーション レジスタに加え、デバイスにはレジスタ ファイルも含まれます。レジスタ ファイルは、非インクリメントバースト SPI トランザクションを使用して書き込まれ、読み取られる FIFO です。

SPI インタフェースと IRQ および RST ピンは、別々のリファレンス電圧ピン (V_{IO}) を持ちます。これにより、CYRF6936 IC の電源電圧よりも低い電圧で動作する MCU とデバイスが、直接インタフェースを取ることが可能になります。

オプションで、IRQ ピンの機能を提供するように MOSI ピンを多重化することもできます。このオプションがイネーブルにされていると、 \overline{SS} ピンが LOW の間は、IRQ 機能は使用できません。このコンフィグレーションを使用する場合、 \overline{SS} ピンが HIGH のときは、ユーザ ファームウェアで MCU 上の MOSI ピンがハイ インピーダンス状態であることを確認する必要があります。

SPI インタフェースは内部 12 MHz クロックに依存していません。したがって、デバイスがスリープモードで 12 MHz 発振器がディスエーブルにされていても、レジスタへの書き込みや読み取りを行えます。

表 3. SPI トランザクション形式

パラメータ	バイト 1			バイト 1+N
			[5:0]	[7:0]
ビット名	DIR	INC	アドレス	データ

図 4. SPI 単一読み取りシーケンス

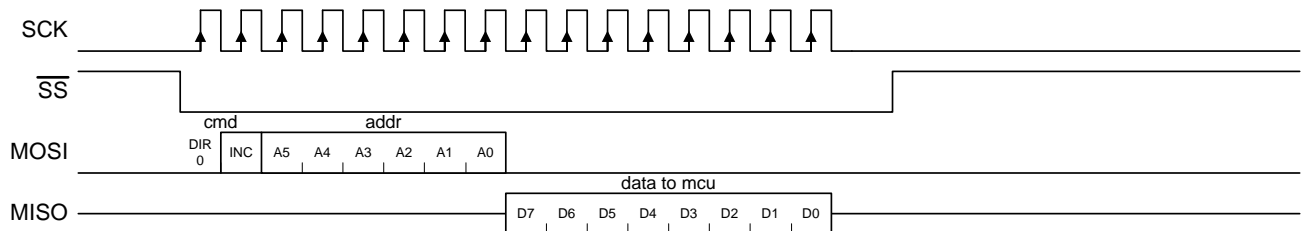


図 5. SPI インクリメントバースト読み取りシーケンス

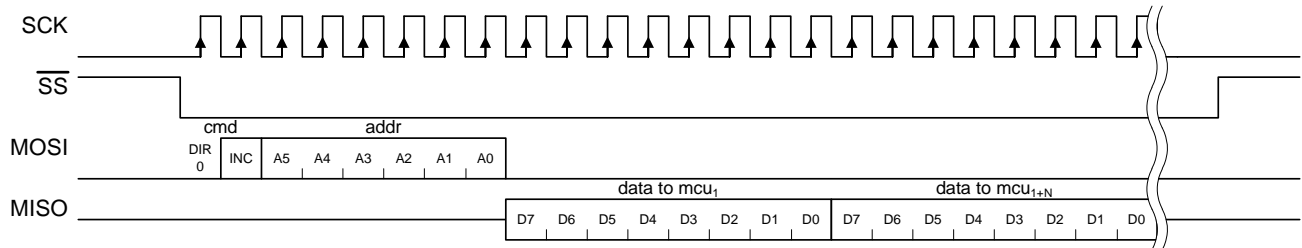


図 6. SPI 単一書き込みシーケンス

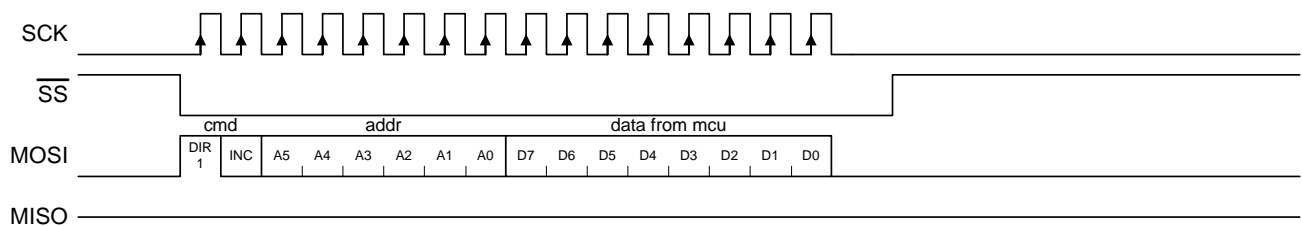
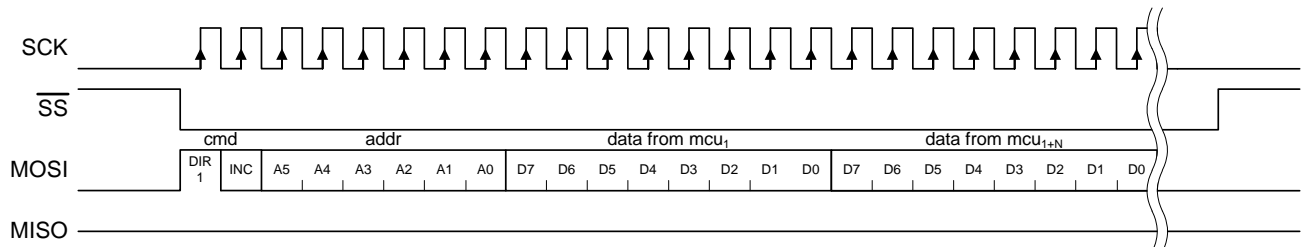


図 7. SPI インクリメントバースト書き込みシーケンス



割り込み

デバイスには割り込み (IRQ) 出力があり、これはさまざまなイベントの発生を示すためにコンフィグレーション可能です。IRQ ピンは、アクティブ HIGH またはアクティブ LOW のいずれか、また CMOS またはオープン ドレイン出力のいずれかになるようにプログラミングできます。利用可能な割り込みを、15 ページのレジスタのセクションに示します。

CYRF6936 IC は、送信割り込み、受信割り込み、およびシステム割り込みという 3 種類の割り込みを備えています。これらの割り込みはすべて単一のピン (IRQ) を共用しますが、個別にイネーブルまたはディスエーブルにすることができます。イネーブル レジスタの内容は、送信モードと受信モードを切り替えても維持されます。

一度に複数の割り込みがイネーブルにされている場合、適切なステータス レジスタを読み取り、どのイベントによって IRQ ピンがアサートされたかを判断する必要があります。特定の割り込みソースがディスエーブルにされていても、適切なステータス レジスタを読み取ることにより、割り込みを発生させる条件のステータスを判断できます。したがって、IRQ ピンを使用するのではなく、イベントを待機するようにステータス レジスタをポーリングすることにより、IRQ ピンなしでデバイスを使用することができます。

クロック

フォルトでイネーブルにされていますが、ディスエーブルにすることもできます。

クリスタルを XTAL ピンと GND に直接接続するための要件は次のとおりです。

公称周波数：12 MHz

動作モード：基本モード

共振モード：並列共振

周波数の安定度：± 30 ppm

直列抵抗：≤ 60 Ω

負荷容量：10 pF

ドライブ レベル：100 μV

パワー マネージメント

BAT ピンに印加されます。SPI インタフェースを介して XACT_CFG_ADR レジスタの FRC END = 1 および END STATE = 000 ビットに書き込むことにより、デバイスを完全に静的なスリープ モードにシャット ダウンできます。デバイスは、この SPI トランザクションの終わりの最後の SCK ポジティブ エッジの後、35 μs 以内にスリープ モードに入ります。または、パケットの送信または受信の完了後に自動的にスリープ モードに入るようにデバイスをコンフィグレーションすることもできます。スリープ モードでは、オンチップ発振器は停止しますが、SPI インタフェースは機能し続けます。デバイスは送信モードまたは受信モードに入ることを指示するコマンドを受け取ると自動的にスリープ モードから起動します。スリープ モードからの再開時には、発振器が再起動するまでわずかな遅延が発生します。デバイスは、発振器が安定した時点で IRQ ピンをアサートするようにコンフィグレーションできます。

パワー マネージメント ユニット (PMU) の出力電圧 (V_{REG}) は、2.4V ~ 2.7V の間の複数の最低値にコンフィグレーション可能です。 V_{REG} を使用して、外部デバイスに 15 mA (平均負荷) まで供給できます。PMU をディスエーブルにし、2.4V ~ 3.6V の範囲で、外部で安定化された DC 電源電圧をデバイスの主電源に供給することができます。PMU も安定化された 1.8V 電源電圧をロジックに供給します。

PMU は、ショットキー ダイオードとパワー インダクタの使用時に高効率ブースト (入力電圧、出力電圧、および負荷に応じて 74 ~ 85%) を行うように設計されているため、他のコンポーネントにブーストされた電圧が必要な多くのシステムで外部ブースト コンバータが不要となります。ただし、SOT23 ダイオードや 0805 インダクタなどの低コストのコンポーネントを使用しても、適度な効率 (入力電圧、出力電圧、および負荷に応じて 69 ~ 82%) を達成できます。

ダイオードを流れる電流は、ダイオードの線形動作範囲に留める必要があります。一部の負荷では SOT23 ダイオードで十分ですが、高い負荷では不十分であり、この線形動作範囲内に留まるには SS12 ダイオードを使用しなければなりません。またダイオードとともに、使用するインダクタはコアを飽和させてはなりません。高い負荷では、Sumida 製のインダクタなど、より抵抗が小さく、飽和度の高いコイルを使用する必要があります。

PMU はコンフィグレーション可能な低バッテリー検出機能を備えており、SPI インタフェースを介して読み取ることができます。1.8V ~ 2.7V の間の 7 つの閾値から選択できます。割り込みピンは、 V_{BAT} ピンの電圧が設定された閾値より下がった場合にアサートするようにコンフィグレーションできます。LV IRQ はラッチ イベントではありません。デバイスがスリープ モードの間は、バッテリーの監視はディスエーブルにされています。

低ノイズ アンプと RSSI (Received Signal Strength Indication)

減り、非常に強力な受信信号 (たとえば、レシーバをトランスミッタのすぐ側で動作させている場合) の正確な受信が可能になります。減衰 (ATT) ビットをセットすることにより、約 30 dB のレシーバ減衰を追加できます。これにより、データの受信が非常に狭い範囲のデバイスに限定されます。外部 PA を使用するデバイスから受信する場合以外は、AGC をディスエーブルにし、LNA をイネーブルにすることが推奨されます。

デバイスが受信モードのとき、RSSI_ADR レジスタは、オンチャンネル信号電力の相対信号強度を返します。

受信時には、デバイスは受信中の信号の相対強度を自動的に測定し、5 ビット値として格納します。RSSI 値は、SoP が検出されると自動的に測定されます。また、前の値が RSSI_ADR レジスタから読み出されるたびに新しい RSSI 値が測定されます。これにより、信号を受信していないときに RSSI が読み取られても、特定のチャンネルのバックグラウンド RF エネルギー レベルを簡単に測定できます。新たな測定は、最短で 12 μs ごとに行われます。

図8. VBAT ≦ 2.4V のシステムに対して推奨される回路

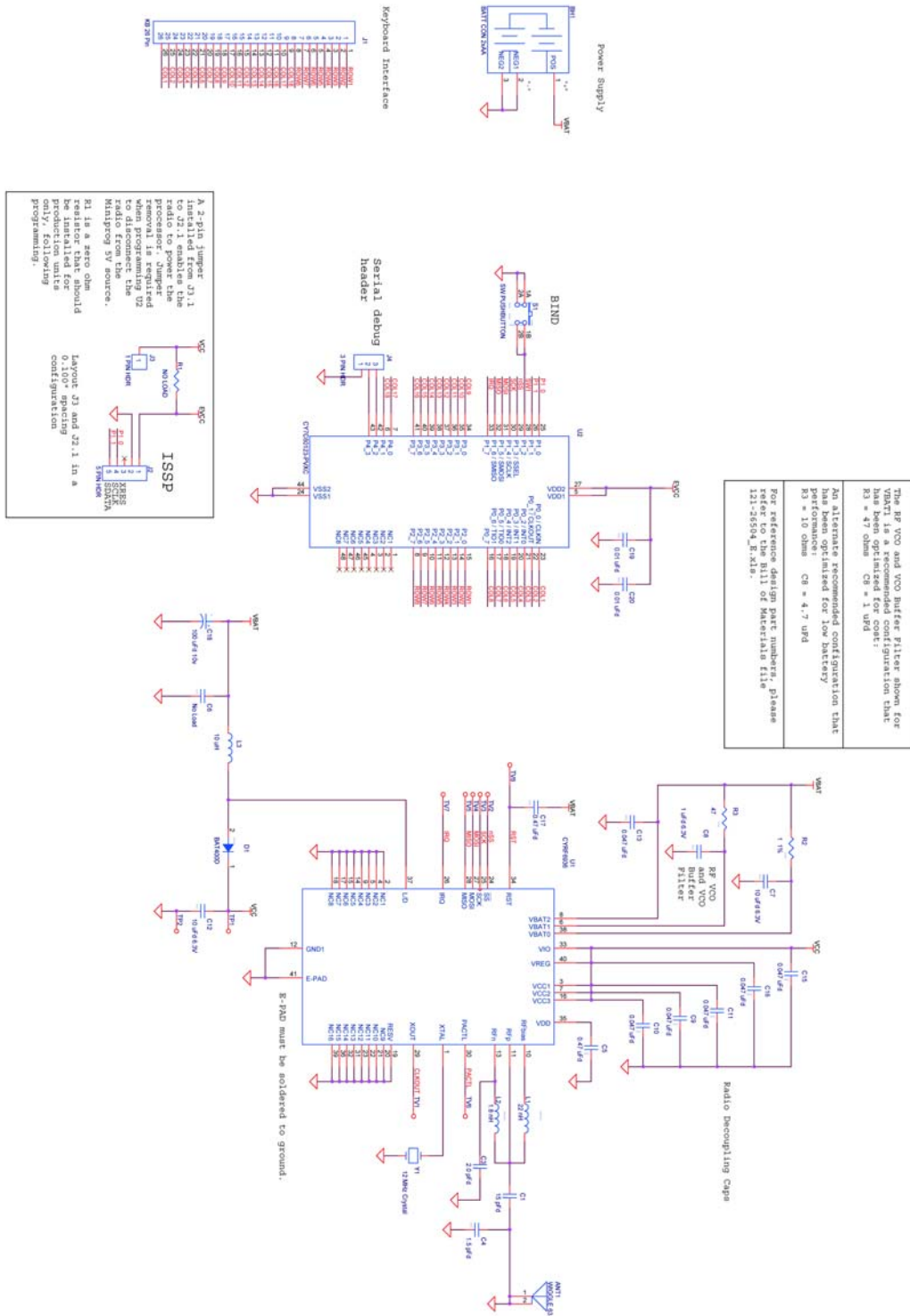


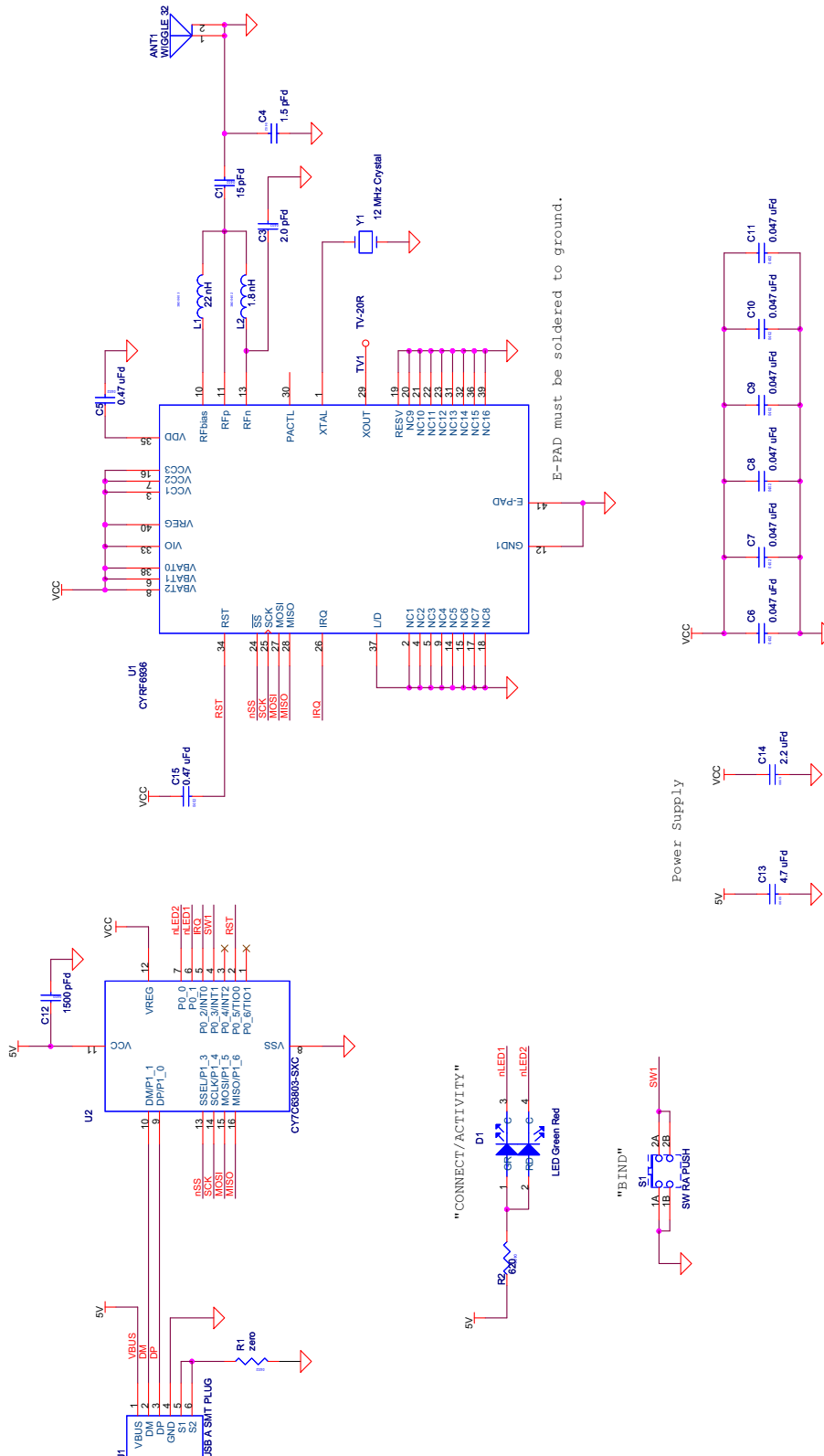
表 4. VBAT ≤ 2.4V のシステムに対して推奨される BoM

項目	数量	CY 部品番号	リファレンス	内容	メーカ	メーカ部品番号
						ECJ-OEC1H150J
4	1	730-11955	C3	CAP 2.0 PF 50V CERAMIC NPO 0402	Kemet	C0402C209C5GACTU
5	1	730-11398	C4	CAP 1.5PF 50V CERAMIC NPO 0402 SMD	Panasonic	ECJ-OEC1H1R5C
6	2	730R-13322	C5、C17	CAP CER .47UF 6.3V X5R 0402	Murata	GRM155R60J474KE19D
7	2	730-13037	C12、C7	CAP CERAMIC 10UF 6.3V X5R 0805	Kemet	C0805C106K9PACTU
8	1	730-13400	C8	CAP 1 uF 6.3V CERAMIC X5R 0402	Panasonic	ECJ-OEB0J105M
9	6	730-13404	C9、C10、 C11、C13、 C15、C16	CAP 0.047 uF 16V CERAMIC X5R 0402	AVX	0402YD473KAT2A
10	1	710-13201	C18	CAP 100UF 10V ELECT FC	Panasonic - ECG	EEU-FC1A101S
11	2	730-10794	C20、C19	CAP 10000PF 16V CERAMIC 0402 SMD	Panasonic - ECG	ECJ-OEB1C103K
12	1	800-13317	D1	DIODE SCHOTTKY 0.5A 40V SOT23	DIODES INC	BAT400D-7-F
13	1	適用外	J1	PCB COPPER PADS	なし	
14	1	420-11496	J2	CONN HDR BRKWAY 5POS STR AU PCB	AMP/Tyco	103185-5
15	1	420-11964	J3	HEADER 1 POS 0.230 HT MODII .100CL	AMP/Tyco	103185-1
16	1	800-13401	L1	INDUCTOR 22NH 2% FIXED 0603 SMD	Panasonic - ECG	ELJ-RE22NGF2
17	1	800-11651	L2	INDUCTOR 1.8NH +/- .3NH FIXED 0402 SMD	Panasonic - ECG	ELJ-RF1N8DF
18	1	800-10594	L3	COIL 10UH 1100MA CHOKE 0805	Newark	30K5421
19	1	630-11356	R2	RES 1.00 OHM 1/8W 1% 0805 SMD	Yageo	9C08052A1R00FKHFT
20	1	610-13402	R3	RES 47 OHM 1/16W 5% 0402 SMD	Panasonic - ECG	ERJ-2GEJ470X
21	1	800-13368	S1	LT SWITCH 6MM 100GF H=7MM TH	Panasonic - ECG	EVQ-PAC07K
22	1	CYRF6936-40LFC	U1	IC、LP 2.4 GHz ラジオ SoC QFN-40	サイプレス セミコンダクタ	CYRF6936 Rev A5
23	1	CY7C60123-PVXC	U2	IC ワイヤレス EnCore II コントローラ SSOP48	サイプレス セミコンダクタ	CY7C60123-PVXC
24	1	800-13259	Y1	CRYSTAL 12.00MHZ HC49 SMD	eCERA	GF-1200008
25	1	PDC-9265-*B	PCB	プリント基板	サイプレス セミコンダクタ	PDC-9265-*B
26	1	920-11206	LABEL1	シリアル番号		
27	1	920-26504 *A	LABEL2	PCA 番号		121-26504 *A

(つづき)

ロードしないコンポーネント - インストールしないでください						
28	1	730-13403	C6	CAP 47UF 6.3V CERAMIC X5R 1210	Panasonic	ECJ-4YB0J476M
29	1	630-10242	R2	RES CHIP 0.0 OHM 1/10W 5% 0805 SMD	Phycomp USA Inc	9C08052A0R00JLHFT
30	1	730-13404	C7	CAP 0.047 uF 50V CERAMIC X5R 0402	AVX	0402YD473KAT2A
31	1	420-10921	J4	HEADER 3POS FRIC STRGHT MTA 100	AMP/Tyco	644456-3
32	1	620-10519	R1	RES ZERO OHM 1/16W 5% 0603 SMD	Panasonic - ECG	ERJ-3GEY0R00V

BAT が 2.4V ~ 3.6V (PMU はディスエーブル) のシステムに対して推奨される回路



レジスタ

特に注記のない場合は、すべてのレジスタは読み取りおよび書き込み可能です。レジスタは個々に、または連続したグループとして、書き込みおよび読み取りを行うことができます。^{[2], [3]}

表 6. レジスタマップの概要

アドレス	ニーモニック	b7	b6	b5	b4	b3	b2	b1	b0	デフォルト ^[2]	アクセス	
0x00	CHANNEL_ADR	未使用	チャンネル							-1001000	-bbbbbbb	
0x01	TX_LENGTH_ADR	TX 長									00000000	bbbbbbb
0x02	TX_CTRL_ADR	TX GO	TX CLR	TXB15 IRQEN	TXB8 IRQEN	TXB0 IRQEN	TXBERR IRQEN	TXC IRQEN	TXE IRQEN	00000011	bbbbbbb	
0x03	TX_CFG_ADR	未使用	未使用	データコード長	データモード		PA 設定			-000101	-bbbbbb	
0x04	TX_IRQ_STATUS_ADR	OS IRQ	LV IRQ	TXB15 IRQ	TXB8 IRQ	TXB0 IRQ	TXBERR IRQ	TXC IRQ	TXE IRQ	-----	rTTTTTT	
0x05	RX_CTRL_ADR	RX GO	RSVD	RXB16 IRQEN	RXB8 IRQEN	RXB1 IRQEN	RXBERR IRQEN	RXC IRQEN	RXE IRQEN	00000111	bbbbbbb	
0x06	RX_CFG_ADR	AGC EN	LNA	ATT	HILO	FAST TURN EN	未使用	RXOW EN	VLD EN	10010-10	bbbbbb	
0x07	RX_IRQ_STATUS_ADR	RXOW IRQ	SOPDET IRQ	RXB16 IRQ	RXB8 IRQ	RXB1 IRQ	RXBERR IRQ	RXC IRQ	RXE IRQ	-----	brTTTTT	
0x08	RX_STATUS_ADR	RX ACK	PKT ERR	EOP ERR	CRCO	不正 CRC	RX コード	RX データモード		-----	rTTTTTT	
0x09	RX_COUNT_ADR	RX カウント									00000000	rTTTTTT
0x0A	RX_LENGTH_ADR	RX 長									00000000	rTTTTTT
0x0B ^[2]	PWR_CTRL_ADR	PMU EN	LVIQ EN	PMU モード強制	PFET ディスエーブル ^[4]	LVI TH		PMU OUTV		10100000	bbbbbbb	
0x0C	XTAL_CTRL_ADR	XOUT FN		XSIRQ EN	未使用	未使用	FREQ			000-100	bbb-bbb	
0x0D	IO_CFG_ADR	IRQ OD	IRQ POL	MISO OD	XOUT OD	PACTL OD	PACTL GPIO	SPI 3PIN	IRQ GPIO	00000000	bbbbbbb	
0x0E	GPIO_CTRL_ADR	XOUT OP	MISO OP	PACTL OP	IRQ OP	XOUT IP	MISO IP	PACTL IP	IRQ IP	0000----	bbbrrrr	
0x0F	XACT_CFG_ADR	ACK EN	未使用	FRC EN	END STATE			ACK TO		1-000000	b-bbbbb	
0x10	FRAMING_CFG_ADR	SOP EN	SOP LEN	LEN EN	SOP TH					10100101	bbbbbbb	
0x11	DATA32_THOLD_ADR	未使用	未使用	未使用	未使用	TH32					---0100	---bbbb
0x12	DATA64_THOLD_ADR	未使用	未使用	未使用	TH64					---01010	---bbbb	
0x13	RSSI_ADR	SOP	未使用	LNA	RSSI					0-100000	r-TTTTT	
0x14	EOP_CTRL_ADR ^[5]	HEN	HINT			EOP					10100100	bbbbbbb
0x15	CRC_SEED_LSB_ADR	CRC SEED LSB									00000000	bbbbbbb
0x16	CRC_SEED_MSB_ADR	CRC SEED MSB									00000000	bbbbbbb
0x17	TX_CRC_LSB_ADR	CRC LSB									-----	rTTTTTT
0x18	TX_CRC_MSB_ADR	CRC MSB									-----	rTTTTTT
0x19	RX_CRC_LSB_ADR	CRC LSB									11111111	rTTTTTT
0x1A	RX_CRC_MSB_ADR	CRC MSB									11111111	rTTTTTT
0x1B	TX_OFFSET_LSB_ADR	STRIM LSB									00000000	bbbbbbb
0x1C	TX_OFFSET_MSB_ADR	未使用	未使用	未使用	未使用	STRIM MSB					---0000	---bbbb
0x1D	MODE_OVERRIDE_ADR	RSVD	RSVD	FRC SEN	FRC AWAKE		未使用	未使用	RST	00000-0	wwwww-w	
0x1E	RX_OVERRIDE_ADR	ACK RX	RXTX DLY	MAN RXACK	FRC RXDR	DIS CRCO	DIS RXCRC	ACE	未使用	0000000-	bbbbbbb-	
0x1F	TX_OVERRIDE_ADR	ACK TX	FRC PRE	RSVD	MAN TXACK	OVRD ACK	DIS TXCRC	RSVD	TX INV	00000000	bbbbbbb	
0x26	XTAL_CFG_ADR	RSVD	RSVD	RSVD	RSVD	START DLY	RSVD	RSVD	RSVD	00000000	wwwwwww	
0x27	CLK_OVERRIDE_ADR	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RXF	RSVD	00000000	wwwwwww	
0x28	CLK_EN_ADR	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RXF	RSVD	00000000	wwwwwww	
0x29	RX_ABORT_ADR	RSVD	RSVD	ABORT EN	RSVD	RSVD	RSVD	RSVD	RSVD	00000000	wwwwwww	
0x32	AUTO_CAL_TIME_ADR	AUTO_CAL_TIME									00000011	wwwwwww
0x35	AUTO_CAL_OFFSET_ADR	AUTO_CAL_OFFSET									00000000	wwwwwww
0x39	ANALOG_CTRL_ADR	RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	RX INV	ALL SLOW	00000000	wwwwwww	
レジスタファイル												
0x20	TX_BUFFER_ADR	TX バッファファイル									-----	wwwwwww
0x21	RX_BUFFER_ADR	RX バッファファイル									-----	rTTTTTT
0x22	SOP_CODE_ADR	SOP コードファイル									注 5	bbbbbbb
0x23	DATA_CODE_ADR	データコードファイル									注 6	bbbbbbb
0x24	PREAMBLE_ADR	プリアンブルファイル									注 7	bbbbbbb
0x25	MFG_ID_ADR	MFG ID ファイル									適用外	rTTTTTT

- b = 読み取り/書き込み, r = 読み取り専用, w = 書き込み専用, 「-」 = 未使用, デフォルト値は未定義。
- レジスタは、ラジオがアイドルまたはスリープモードのときのみコンフィグレーションまたはアクセスする必要があります。PMU、GPIO、および RSSI レジスタは、アクティブ送信モードおよびアクティブ受信モードでアクセスできます。
- PFET ビット：このビットを「1」にセットすると FET がディスエーブルにされるため、ラジオに対して PMU がディスエーブルにされている場合に、Vbat を Vcc からの別のリファレンスに安全に接続できます。
- EOP_CTRL_ADR[6:4] の値を「000」にすることはできません。つまり、EOP ヒントシンボルカウントが「0」であってはなりません。
- SOP_CODE_ADR のデフォルト = 0x17FF9E213690C782。
- DATA_CODE_ADR のデフォルト = 0x02F9939702FA5CE3012BF1DB0132BE6F。
- PREAMBLE_ADR のデフォルト = 0x333302。カウント値は、DDR では 4 より大きく、SDR では 8 より大きくなければなりません。

絶対最大定格

最大定格を超えると、デバイスの耐用寿命が短くなる可能性があります。ユーザーガイドラインは未テストです。

保管温度	-65 °C ~ +150 °C
通電時の周囲温度	-55 °C ~ +125 °C
V _{SS} を基準とした電源ピンの電源電圧	-0.3V ~ +3.9V
論理入力に対する DC 電圧 ^[8]	-0.3V ~ V _{IO} + 0.3V
High-Z 状態の出力に印加される DC 電圧	-0.3V ~ V _{IO} + 0.3V
静電放電電圧 (デジタル)	>2000V ^[9]
静電放電電圧 (RF)	1,100V ^[9]
ラッチアップ電流	+200 mA, -200 mA

DC 特性

(T = 25 °C, V_{BAT} = 2.4V, PMU ディスエーブル, f_{OSC} = 12.000000 MHz)

パラメータ	内容	条件	最小値	標準値	最大値	単位
		-				
^[10]	PMU 出力電圧	2.4V モード	2.4	2.43		V
V _{REG} ^[10]	PMU 出力電圧	2.7V モード	2.7	2.73		V
V _{IO} ^[11]	V _{IO} 電圧		1.8		3.6	V
V _{CC}	V _{CC} 電圧	0-70 °C	2.4 ^[12]		3.6	V
V _{OH1}	出力 HIGH 電圧条件 1	I _{OH} = -100.0 μA にて	V _{IO} - 0.2	V _{IO}		V
V _{OH2}	出力 HIGH 電圧条件 2	I _{OH} = -2.0 mA にて	V _{IO} - 0.4	V _{IO}		V
V _{OL}	出力 LOW 電圧	I _{OL} = 2.0 mA にて		0	0.45	V
V _{IH}	入力 HIGH 電圧		0.7V _{IO}		V _{IO}	V
V _{IL}	入力 LOW 電圧		0		0.3V _{IO}	V
I _{IL}	入力漏れ電流	0 < V _{IN} < V _{IO}	-1	0.26	+1	μA
C _{IN}	ピン入力容量	XTAL, RF _N , RF _P , RF _{BIAS} を除く		3.5	10	pF
I _{CC} (GFSK) ^[13]	平均送信 I _{CC} , 1 Mbps, 低速チャネル	PA = 5, 2 方向, 4 バイト / 10 ms		0.87		mA
I _{CC} (32-8DR) ^[13]	平均送信 I _{CC} , 250 Kbps, 高速チャネル	PA = 5, 2 方向, 4 バイト / 10 ms		1.2		mA
I _{SB} ^[14]	スリープモード I _{CC}			0.8	10	μA
I _{SB} ^[14]	スリープモード I _{CC}	PMU イネーブル		31.4		μA
IDLE I _{CC}	ラジオ オフ, XTAL アクティブ	XOUT ディスエーブル		1.0		mA
I _{synth}	シンセサイザ起動中の I _{CC}			8.4		mA
TX I _{CC}	送信中の I _{CC}	PA = 5 (-5 dBm)		20.8		mA
TX I _{CC}	送信中の I _{CC}	PA = 6 (0 dBm)		26.2		mA
TX I _{CC}	送信中の I _{CC}	PA = 7 (+4 dBm)		34.1		mA
RX I _{CC}	受信中の I _{CC}	LNA オフ, ATT オン		18.4		mA
RX I _{CC}	受信中の I _{CC}	LNA オン, ATT オフ		21.2		mA
Boost Eff ^[16]	PMU ブースト コンバータ効率	V _{BAT} = 2.5V, V _{REG} = 2.73V, I _{LOAD} = 20 mA		81		%
I _{LOAD_EXT} ^[15, 16]	平均 PMU 外部負荷電流	V _{BAT} = 1.8V, V _{REG} = 2.73V, 0 ~ 50 °C, 受信モード			15	mA

- 入力電流を 1 mA に制限する直列抵抗を介して、V_{IO} を超える電圧を入力に接続することもできます。AC タイミングは保証されません。
- 人体モデル (HBM)。40 ピン QFN パッケージ製品に対して取得されたデータです。38-16015 を参照してください。裸のダイスに対する測定は行われておらず、値は保証されません。
- V_{REG} はバッテリー入力電圧によって異なります。
- スリープモードでは、IO インタフェース電圧リファレンスは V_{BAT} です。
- スリープモードでは、V_{CC} の最小値は 1.8V まで低下することがあります。
- クリスタルの起動、シンセサイザの起動、パケットの送信 (SOP と CRC16 を含む)、受信モードへの変更、および ACK ハンドシェイクの受信中に導出された電流を含みます。このトランザクション中以外、デバイスはスリープ状態です。
- いずれかの IO ピンが V_{IO} を超える電圧に接続されている場合、I_{SB} は保証されません。
- I_{LOAD_EXT} は外部コンポーネントに依存しており、このエントリは L/D に接続されているコンポーネントが、Sumida 製の SS12 シリズダイオードおよび DH53100LC インダクタである場合に適用されます。
- これらのパラメータは、ボンドワイヤの材質の影響を受けます。この表の値は、直径 1 mil の金ボンドワイヤを使用するパッケージ製品上で測定されています。www.cypress.com からアクセスできる「WirelessUSB™ LP 2.4 GHz Radio SoC」データシート (38-16015) の「DC Characteristics」セクションを参照してください。裸のダイスに対する測定は行われておらず、値は保証されません。

動作条件

CC	2.4V ~ 3.6V
V _{IO}	1.8V ~ 3.6V
V _{BAT}	1.8V ~ 3.6V
T _A (バイアス印加時の周囲温度)	0 °C ~ +70 °C
接地電圧	0V
F _{OSC} (クリスタル周波数)	12 MHz ± 30 ppm

(つづき)

($T = 25\text{ }^{\circ}\text{C}$ 、 $V_{\text{BAT}} = 2.4\text{V}$ 、PMU デイスエーブル、 $f_{\text{OSC}} = 12.000000\text{ MHz}$)

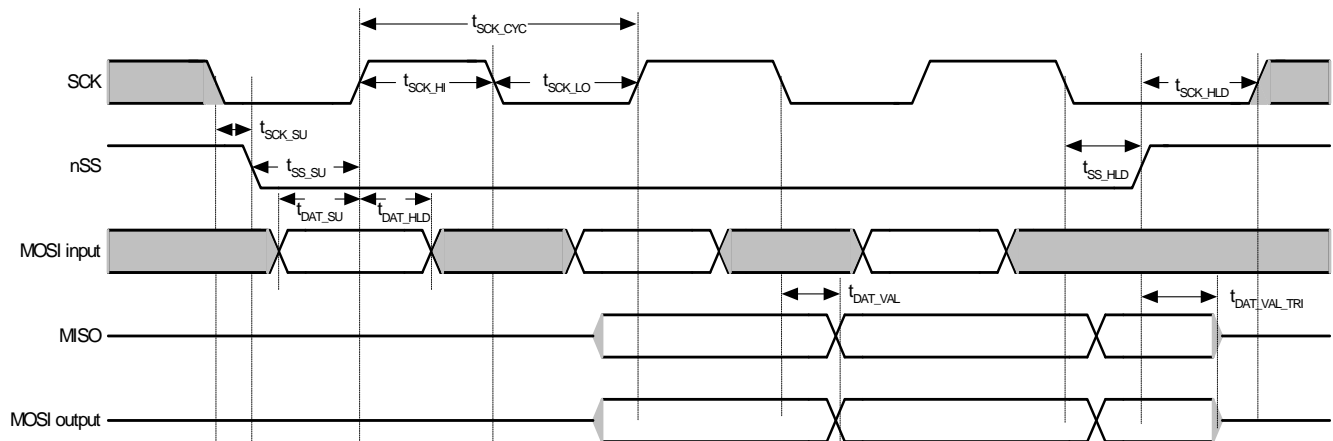
$I_{\text{LOAD_EXT}}^{[15, 16]}$	平均 PMU 外部負荷電流	$V_{\text{BAT}} = 1.8\text{V}$ 、 $V_{\text{REG}} = 2.73\text{V}$ 、 $50 \sim 70\text{ }^{\circ}\text{C}$ 、受信モード			10	mA
-----------------------------------	---------------	--	--	--	----	----

AC 特性

表 7. SPI インタフェース

パラメータ	内容	最小値 ^[17]	最大値	単位
SCK_CYC	SPI クロック周期	238.1		ns
t _{SCK_HI}	SPI クロック High 期間	100		ns
t _{SCK_LO}	SPI クロック Low 期間	100		ns
t _{DAT_SU}	SPI 入力データ セットアップ時間	25		ns
t _{DAT_HLD}	SPI 入力データ ホールド時間	10		ns
t _{DAT_VAL}	SPI 出力データ有効時間	0	50	ns
t _{DAT_VAL_TRI}	SPI 出力データ トライステート (スレーブ選択のデアサートからの MOSI)		20	ns
t _{SS_SU}	SCK の最初のポジティブ エッジの前の SPI スレーブ選択セットアップ時間 ^[19]	10		ns
t _{SS_HLD}	SCK の最後のネガティブ エッジの後の SPI スレーブ選択ホールド時間	10		ns
t _{SS_PW}	SPI スレーブ選択最小パルス幅	20		ns
t _{SCK_SU}	SPI スレーブ選択セットアップ時間	10		ns
t _{SCK_HLD}	SPI SCK ホールド時間	10		ns
t _{RESET}	最小 RST ピン パルス幅	10		ns

図 10. SPI タイミング



17. $C_{LOAD} = 30$ pF。表 7 のデータは、Cypress RDK ハードウェア上の 40 ピン QFN パッケージ 製品で測定されたものです。 www.cypress.com からアクセスできる「WirelessUSB™ LP 2.4 GHz Radio SoC」データシート (38-16015) の「AC Characteristics」セクションを参照してください。裸のダイスに対する測定は行われておらず、値は保証されません。

18. いずれかのピン上の電圧が V_{IO} を超える場合、AC 値は保証されません。

19. SCK は、 \overline{SS} が LOW になるときに LOW で始まる必要があります。そうでない場合、SPI トランザクションの成功は保証されません。

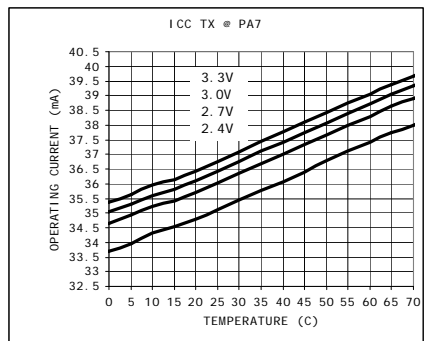
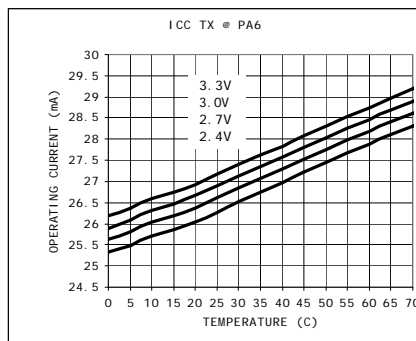
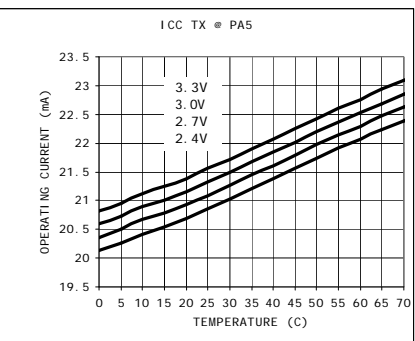
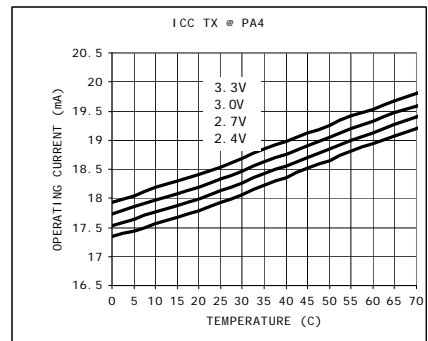
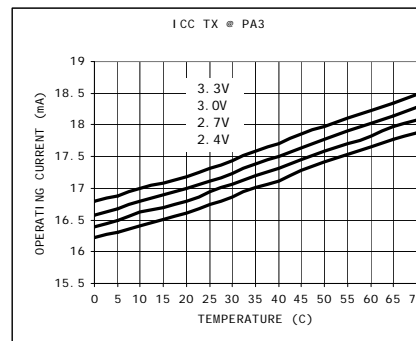
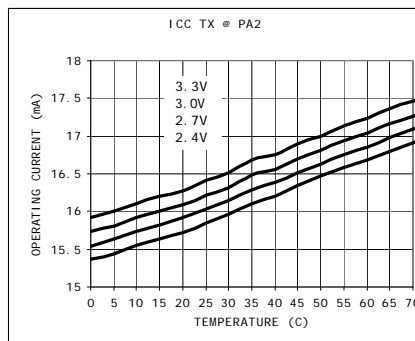
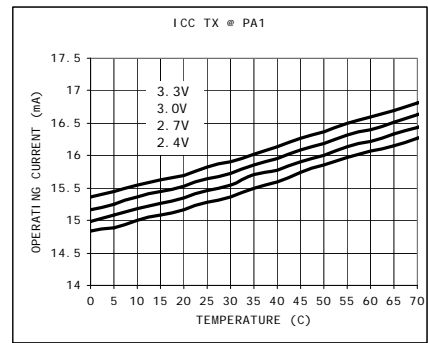
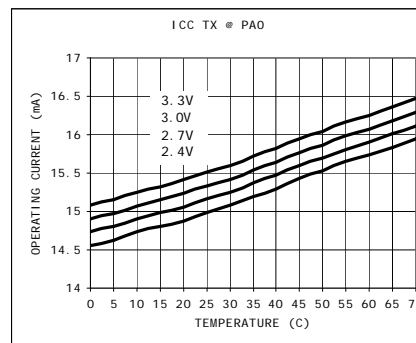
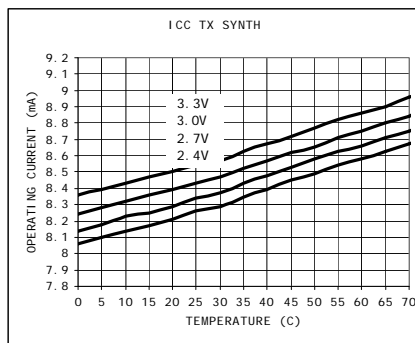
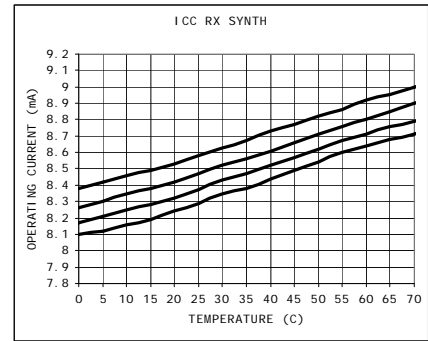
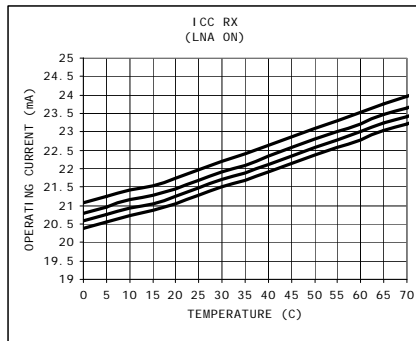
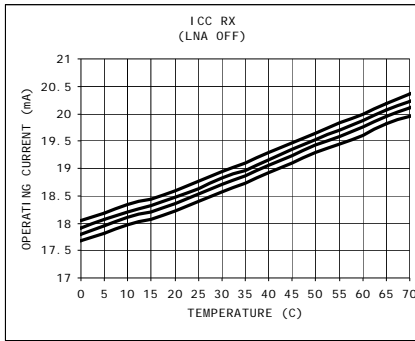
RF 特性

表 8. ラジオ パラメータ

パラメータの説明	条件	最小値	標準値	最大値	単位
レシーバ					
干渉性能					
同一チャンネル干渉除去 搬送波対干渉波 (C/I)	C = -60 dBm		9		dB
隣接 (± 1 MHz) チャンネル選択度 C/I 1 MHz	C = -60 dBm		3		dB
隣接 (± 2 MHz) チャンネル選択度 C/I 2 MHz	C = -60 dBm		-30		dB
隣接 (≥ 3 MHz) チャンネル選択度 C/I ≥ 3 MHz	C = -67 dBm		-38		dB
帯域外ブロック 30 MHz ~ 12.75 MHz ^[22]	C = -67 dBm		-30		dBm
相互変調	C = -64 dBm、 $\Delta f = 5、10$ MHz		-36		dBm
受信スプリアス発射					
			-		
			-		
			-		
トランスミッタ					
送信スプリアス発射					
帯域内スプリアス二次チャンネル電力 (± 2 MHz)			-38		dBm
帯域内スプリアス三次チャンネル電力 (≥ 3 MHz)			-44		dBm
非高調波軌跡 (800 MHz)			-38		dBm
非高調波軌跡 (1.6 GHz)			-34		dBm
非高調波軌跡 (3.2 GHz)			-47		dBm
高調波軌跡 (二次高調波)			-43		dBm
高調波軌跡 (三次高調波)			-48		dBm
四次以上の高調波			-59		dBm
パワー マネージメント					
					μ
					μ
					μ
					μ
					μ
					μ
					μ

注：
 規制の対象となります。
 21. これらのパラメータは、パッケージ、適合するネットワーク、およびアンテナの影響を受けます。Cypress RDK ハードウェア上の 40 ピン QFN パッケージ製品で測定された値については、www.cypress.com からアクセスできる「WirelessUSB™ LP 2.4 GHz Radio SoC」データシート (38-16015) の「RF Characteristics」セクションを参照してください。
 22. F/3 と 5C/3 は例外です。

代表的な動作特性

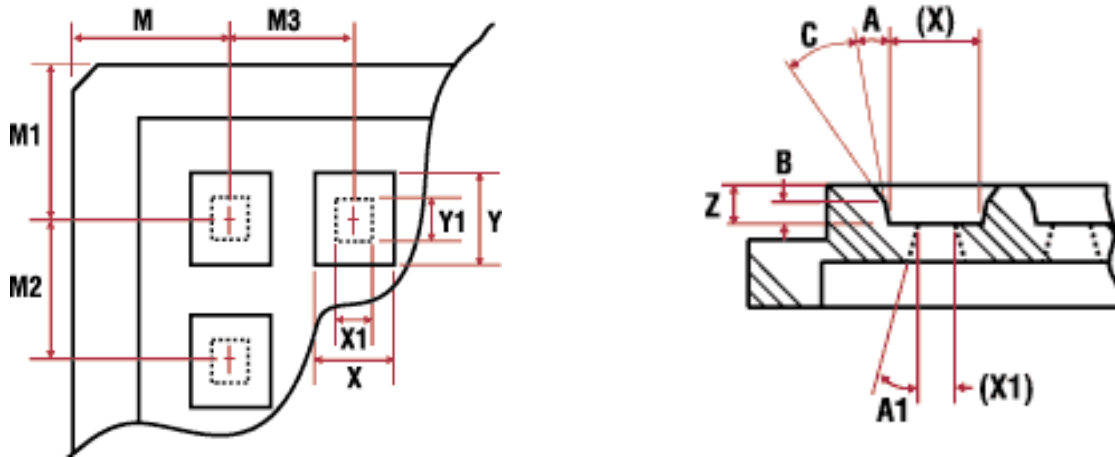


オーダ情報

部品番号	ラジオ	パッケージ名	パッケージタイプ	動作範囲
		該当なし	ワッフルパック	民生用

パッケージ説明

図 11. ワッフルパック



アレイ = 12x12 (144)

ポケット詳細

X = 0.111 インチ ± 0.002 インチ ポケット サイズ

Y = 0.115 インチ ± 0.002 インチ ポケット サイズ

Z = 0.020 インチ ± 0.002 インチ ポケット 深さ

A = 15 ± ° ± 1/2 ± ° ポケット 抜き 勾配

ポケット底は EDM 仕上げ

十字スロットなし

トレイ外形寸法

サイズ = 2.000 インチ ± 0.004 インチ

高さ = 0.156 インチ +0.002 インチ -0.003 インチ

平面度 = 0.004 インチ

改訂履歴

Description Title: CYRF6936 WirelessUSB™ LP 2.4 GHz SoC COB Document Number: 001-63305				
REV.	ECN	Orig. of Change	Submission Date	Description of Change
**	2996795	VED	7/30/2010	New datasheet
*A	3076058	VED	11/01/2010	Minor ECN to correct the ECN number in the original release of the document.

セールス、ソリューション、および法律情報

世界中にわたるセールスおよびデザイン サポート

サイプレスは、オフィス、ソリューション センタ、メーカ代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、サイプレスの Web サイト cypress.com/sales をご覧ください。

製品

© Cypress Semiconductor Corporation (サイプレス セミコンダクタ コーポレーション)、2010。本文書に記載される情報は、事前の予告なく変更されることがあります。サイプレス セミコンダクタ コーポレーションは、サイプレス製品に組み込まれた回路以外のいかなる回路を使用することに対しても一切の責任を負いません。かつ、サイプレス セミコンダクタ コーポレーションは、特許またはその他の権利に基づくライセンスを譲渡することも、又は含意することはありません。サイプレス製品は、サイプレスとの書面による明示的な合意に基づくものではない限り、医療、生命維持、救命、重要な管理、または安全の用途のために使用することを保証するものではなく、また使用することを意図したものではありません。さらにサイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される、生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

PSoC Designer™、Programmable System-on-Chip™、および PSoC Creator™ はサイプレス セミコンダクタ コーポレーションの商標であり、PSoC® は、サイプレス セミコンダクタ コーポレーションの登録商標です。本文書で言及するその他全ての商標または登録商標は、各社の所有物です。

全てのソースコード (ソフトウェアおよび/またはファームウェア) はサイプレス セミコンダクタ コーポレーション (以下サイプレス) が所有し、全世界の特許権保護 (米国およびその他の国)、米国の著作権法ならびに国際協定の条項により保護され、かつそれらに従います。サイプレスが本書面によりライセンシーに付与するライセンスは、個人的、非独占的かつ譲渡不能のライセンスであって、適用される契約で指定されたサイプレスの集積回路と併用されるライセンシーの製品のみをサポートするカスタムソフトウェアおよび/またはカスタムファームウェアを作成する目的に限って、サイプレスのソースコードの派生著作物をコピー、使用、変更そして作成するためのライセンス、ならびにサイプレスのソースコードおよび派生著作物をコンパイルするためのライセンスです。上記で指定された場合を除き、サイプレスの書面による明示的な許可なくして本ソースコードを複製、変更、変換、コンパイル、または表示することは全て禁止されます。

免責事項：サイプレスは、明示的または黙示的を問わず、本資料に関するいかなる種類の保証も行いません。これには、商品性または特定目的への適合性の黙示的な保証が含まれますが、これに限定されません。サイプレスは、本文書に記載される資料に対して今後予告なく変更を加える権利を留保します。サイプレスは、本文書に記載されるいかなる製品または回路を適用または使用したことによって生ずるいかなる責任も負いません。サイプレスは、誤動作や故障によって使用者に重大な傷害をもたらすことが合理的に予想される生命維持システムの重要なコンポーネントとしてサイプレス製品を使用することを許可していません。生命維持システムの用途にサイプレス製品を供することは、製造者がそのような使用におけるあらゆるリスクを負うことを意味し、その結果サイプレスはあらゆる責任を免除されることを意味します。

ソフトウェアの使用は、適用されるサイプレス ソフトウェア ライセンス契約によって制限され、かつ制約される場合があります。